

Titre: Développement de l'unité centrale d'un système d'acquisition
simultanée d'électroencéphalogrammes et de données de
tomographie d'impédance électrique

Auteur: Arno Patrice Moumbe
Author:

Date: 2011

Type: Mémoire ou thèse / Dissertation or Thesis

Référence: Moumbe, A. P. (2011). Développement de l'unité centrale d'un système
d'acquisition simultanée d'électroencéphalogrammes et de données de
tomographie d'impédance électrique [Mémoire de maîtrise, École Polytechnique
de Montréal]. PolyPublie. <https://publications.polymtl.ca/707/>

 **Document en libre accès dans PolyPublie**
Open Access document in PolyPublie

URL de PolyPublie: <https://publications.polymtl.ca/707/>
PolyPublie URL:

**Directeurs de
recherche:** Robert Guardo, & Hervé Gagnon
Advisors:

Programme: Génie biomédical
Program:

UNIVERSITÉ DE MONTRÉAL

DÉVELOPPEMENT DE L'UNITÉ CENTRALE D'UN SYSTÈME D'ACQUISITION
SIMULTANÉE D'ÉLECTROENCÉPHALOGRAMMES ET DE DONNÉES DE
TOMOGRAPHIE D'IMPÉDANCE ÉLECTRIQUE

ARNO PATRICE MOUMBE
INSTITUT DE GÉNIE BIOMÉDICAL
ÉCOLE POLYTECHNIQUE DE MONTRÉAL

MÉMOIRE PRÉSENTÉ EN VUE DE L'OBTENTION
DU DIPLÔME DE MAÎTRISE ÈS SCIENCES APPLIQUÉES
(GÉNIE BIOMÉDICAL)
DÉCEMBRE 2011

UNIVERSITÉ DE MONTRÉAL

ÉCOLE POLYTECHNIQUE DE MONTRÉAL

Ce mémoire intitulé :

DÉVELOPPEMENT DE L'UNITÉ CENTRALE D'UN SYSTÈME D'ACQUISITION
SIMULTANÉE D'ÉLECTROENCÉPHALOGRAMMES ET DE DONNÉES DE
TOMOGRAPHIE D'IMPÉDANCE ÉLECTRIQUE

présenté par : MOUMBE Arno Patrice

en vue de l'obtention du diplôme de : Maîtrise ès sciences appliquées

a été dûment accepté par le jury d'examen constitué de :

M. BERTRAND Michel, Ph.D., président

M. GUARDO Robert, Ph.D., membre et directeur de recherche

M. GAGNON Hervé, Ph.D., membre et codirecteur de recherche

M. DAVID Jean-Pierre, Ph.D., membre

À ma famille.

REMERCIEMENTS

J'aimerais témoigner ma reconnaissance à toutes les personnes qui, de diverses façons, ont rendu possible la réalisation de ce projet de maîtrise.

Je désire remercier plus particulièrement mes codirecteurs, Dr Robert Guardo et Dr Hervé Gagnon, pour leurs enseignements, leurs conseils et leur soutien moral tout au long de ce projet. J'ai pu grâce à eux m'initier au domaine fascinant de l'instrumentation biomédicale. Je les remercie également pour leur soutien financier, rendu possible par une subvention d'équipe octroyée par le Conseil de recherches en sciences naturelles et en génie du Canada (CRSNG) et les Instituts de recherche en santé du Canada (IRSC).

Je remercie M. Claude Turcotte, technicien responsable des systèmes informatiques pour la section génie biomédical du département de génie électrique, pour son souci constant de nous assurer l'accès à des outils informatiques fiables et performants. Je remercie M. Jacques Girardin, technicien au département de génie électrique, pour sa franche camaraderie et sa disponibilité.

Je remercie mes camarades du laboratoire : Elizabeth, Jean-Christophe, Julien, Maria, Mathieu, Qingyi, Yannick et les autres qui ont contribué à créer une atmosphère de travail agréable et enrichissante.

Je remercie enfin ma famille pour leur soutien de tous les jours, autant dans les bons moments que dans les moments plus difficiles.

RÉSUMÉ

La tomographie d'impédance électrique (TIE) est une technique non invasive qui permet d'imager les changements de conductivité électrique des tissus d'une section du corps à partir de mesures d'impédance réalisées avec des électrodes de surface. L'Institut de génie biomédical (IGB) de l'École Polytechnique de Montréal participe au développement de cette technique d'imagerie depuis 1987. Les projets récents de l'IGB incluent le développement d'un système de monitoring de patients épileptiques admissibles à la chirurgie. Ce système est conçu pour acquérir simultanément des données de TIE et d'électroencéphalographie (EEG).

Le but recherché en combinant les données de TIE et d'EEG est d'améliorer la précision avec laquelle on peut localiser les zones du cerveau qui déclenchent les crises d'épilepsie. L'identification de ces foyers permet, dans plusieurs cas, de guérir le patient de l'épilepsie en retirant chirurgicalement ces zones du cerveau. Bien que la détection des foyers épileptiques s'effectue présentement par une combinaison de tests cliniques et de techniques d'imagerie médicale, la confirmation de leur position requiert souvent des enregistrements de l'activité électrique du cerveau au moyen d'électrodes intracrâniennes. Cette approche directe est hautement invasive et comporte des risques importants d'hémorragie. Le système que nous développons pourrait remplacer éventuellement les enregistrements faits au moyen d'électrodes intracrâniennes par une technique d'imagerie non invasive qui peut être mise en œuvre à relativement faible coût.

Le système d'acquisition combinée de données de TIE et d'EEG comporte quatre composants : 1) un réseau de 24 électrodes disposées sur le cuir chevelu, 2) un module d'électrodes actives (MEA) contenant les circuits de première ligne nécessaires pour mesurer les impédances des tissus cérébraux et enregistrer les EEG, 3) une unité centrale (UC) comportant un réseau de portes programmable (FPGA) qui effectue le traitement numérique des signaux et contrôle le système, et 4) un ordinateur qui reçoit les données de l'UC et reconstruit les images de changements de conductivité du cerveau. L'objectif principal de ce projet de maîtrise est de développer l'UC du système. Pour ce faire, les travaux suivants ont été réalisés :

1. Nous avons développé le programme de configuration du FPGA d'une carte d'UC préalablement réalisée à l'IGB. Ce programme a été écrit en VHDL, un langage de haut niveau, afin d'en faciliter la maintenance et la portabilité à de nouveaux systèmes de TIE.
2. Le fonctionnement de l'UC a été validé au niveau de la carte et du système en évaluant quatre critères de performance : a) la plage dynamique exempte de parasites (SFDR), b) le rapport signal sur bruit (SNR), c) la précision globale et d) la dérive thermique.

3. Les critères de performance du nouveau système ont été comparés à ceux d'un système antérieur qui utilise des puces spécialisées pour le traitement des signaux.
4. Des essais *in vivo* préliminaires ont été réalisés avec le nouveau système.

Le SFDR a été mesuré à l'aide d'un analyseur de réseau/spectre, tandis que le SNR et la précision globale ont été évalués par des fonctions intégrées à l'interface graphique du système. Le SNR et la précision globale ont été obtenus à partir de données acquises sur un fantôme résistif qui inclut des circuits émulant les impédances de contact électrode-peau. Le fantôme était relié au MEA par les mêmes câbles d'électrodes utilisés pour l'acquisition de données *in vivo*. Ce banc d'essai permet d'obtenir des conditions de test reproductibles tout en tenant compte des interférences et des sources de bruit présentes lors d'enregistrements en milieu clinique. Les comparaisons entre l'ancien et le nouveau système ont été réalisées avec des données acquises à 5 images/s, en appliquant aux électrodes un courant de 2 mA crête à 50 kHz.

Les résultats des comparaisons entre les systèmes montrent des améliorations pour tous les critères de performance. Le SFDR moyen pour la plage de fréquences allant de 20 à 65 kHz a progressé de 52,1 dBm pour l'ancien système à 57,7 dBm pour le nouveau. Le SNR moyen est passé de 61,5 dB à 64,5 dB et la précision globale de 99,8 % à 99,9 %. La dérive thermique est sensiblement la même pour les deux systèmes.

Des essais *in vivo* préliminaires ont été faits avec 24 électrodes placés autour du thorax au niveau du 8^e espace intercostal. Ces essais ont démontré qu'on pouvait reconstruire en temps réel des images de la ventilation pulmonaire à une cadence de 20 images/s. Nous avons aussi enregistré avec les mêmes 24 électrodes des électrocardiogrammes (ECG) au taux de 1,3 kHz par canal en réduisant le gain en tension des amplificateurs d'EEG. Toutefois, en plaçant les électrodes autour de la tête, nous n'avons pas été en mesure d'obtenir des images de TIE cohérentes. De plus, à gain élevé, le signal de sortie des amplificateurs d'EEG était dominé par l'interférence du secteur.

Les causes de cette incapacité à obtenir des images de changements de conductivité cérébrale et enregistrer des EEG ont été identifiées. Elles sont dues en partie au fait que nous avons choisi de ne pas utiliser des câbles d'électrodes avec écran asservi lors de la conception du MEA. Ce choix, en rétrospective mal avisé, avait été fait pour des considérations ergonomiques. Une révision du circuit imprimé du MEA sera nécessaire pour corriger ce problème. En ce qui a trait à l'UC, nous décrivons dans le dernier chapitre du mémoire cinq projets visant à améliorer le SNR du système.

En conclusion, nous avons contribué par ce projet au développement d'une technique non invasive permettant d'obtenir des images de changements de volume et de débit sanguin dans le cerveau tout en monitorant l'activité électrique cérébrale. L'application de cette

technique à la localisation de foyers épileptiques est un projet à long terme. Pour y parvenir, d'importants progrès devront être accomplis dans les systèmes de mesure et les algorithmes de reconstruction d'images. Une étude pilote sur des patients épileptiques en attente de chirurgie devra également être réalisée. Si cette validation s'avère positive, le monitoring combiné de la TIE et l'EEG devrait constituer un outil d'investigation préopératoire de choix en raison de l'innocuité de l'approche, de son faible coût de mise en œuvre et de sa grande résolution temporelle.

ABSTRACT

Electrical impedance tomography (EIT) is a non-invasive technique for imaging changes in the electrical conductivity of tissues within a body section from impedance measurements performed with surface electrodes. The Institut de génie biomédical (IGB) at École Polytechnique de Montréal has been involved in the development of this technique since 1987. Recent projects of the IGB include developing a system for monitoring epileptic patients that are candidates for surgery. This system is designed to acquire EIT and electroencephalographic (EEG) data simultaneously.

The rationale for combining EIT and EEG data is to improve the accuracy with which areas of the brain responsible for triggering epileptic seizures can be localized. Accurate localization of these foci allows, in many cases, to cure the patient from epilepsy by surgically removing these areas of the brain. Although various clinical tests and medical imaging procedures are presently used to localize epileptic foci, confirmation of their positions often require a direct electrophysiological investigation with implanted electrodes. This is a highly invasive procedure that carries a significant risk of hemorrhage. The system we are developing could eventually replace direct investigations with intracranial electrodes by a simple non-invasive imaging technique that can be deployed at relatively low cost.

The combined EIT-EEG data acquisition system has four components: 1) an array of 24 scalp electrodes, 2) a scan head module containing the front-end circuits required to measure the impedance of cerebral tissues and record EEG signals, 3) a base station based on a field programmable gate array (FPGA) that performs all digital signal processing and system control operations, and 4) a computer that receives the data from the base station and reconstructs images of brain conductivity changes. The primary goal of this master's project was to develop the base station module. This was achieved by performing the following tasks.

1. We developed the configuration code for the FPGA of a base station module previously built by the IGB. The code was written in VHDL, a high-level language, in order to facilitate maintenance and portability to future systems.
2. The base station module was tested at the board and system level by measuring three performance indicators: a) spurious-free dynamic range (SFDR), b) signal to noise ratio (SNR), c) overall accuracy, and d) thermal drift.
3. The performance indicators measured on the new system were compared to those of an older system that uses discrete specialized chips for signal processing.
4. Preliminary *in vivo* tests were done with the new system.

SFDR was measured with a network/spectrum analyzer, while SNR and overall accuracy were evaluated with functions built in the user interface. SNR and overall accuracy were obtained from data acquired on a precision resistor mesh phantom that includes circuits to emulate electrode-skin contact impedances. The phantom was connected to the scan head module with the same electrode leads used for *in vivo* data acquisition. This setup provides reproducible test conditions while accounting for the interference and noise sources encountered in clinical recording environments. Comparisons with the older system were done with data acquired at 5 frames/s, using an applied current of 2 mA peak at 50 kHz.

Results for the system comparisons showed improvements in all performance indicators. The average SFDR for the 20 to 65 kHz frequency range increased from 52.1 dBm for the older system to 57.7 dBm for the new system. The average SNR increased from 61.5 dB to 64.5 dB, and overall accuracy from 99.8% to 99.9%. Thermal drift was about the same in the two systems.

Preliminary *in vivo* tests were done with 24 electrodes surrounding the torso at the level of the 8th intercostal space. These tests showed that images of lung ventilation could be reconstructed in real time at up to 20 frames/s. We were able to record electrocardiograms (ECG) at a sampling rate of 1,3 kHz per channel from the same 24 electrodes by reducing the voltage gain of the EEG amplifiers. However, with electrodes placed around the head we were unable to obtain coherent EIT images. Also, at high gain, signals from the EEG amplifiers were dominated by interference from the power mains.

Causes for failure to image brain conductivity changes and to record EEG have been identified. Part of the problem lies in having omitted in the scan head design to use shielded electrode leads with shield drivers. This choice was, in retrospect, wrongly justified by ergonomic considerations. A revision of the scan head module will be required to correct this problem. For the base station module, we describe in the final chapter of the dissertation five projects aimed at improving the SNR of the system.

In conclusion, we have contributed with this project in developing a non-invasive technique for imaging changes in brain blood flow and volume, while monitoring brain electrical activity. The application of this technique to the localization of epileptic foci is a long-term goal. It will require further advances in system hardware and image reconstruction algorithms, as well as a pilot study on patients admitted to the epilepsy unit for a presurgical evaluation. If this validation is successful, combined EIT and EEG monitoring could be at the fore-front of non-invasive presurgical tools, due to its safety, low-cost, and high temporal resolution.

TABLE DES MATIÈRES

DÉDICACE	iii
REMERCIEMENTS	iv
RÉSUMÉ	v
ABSTRACT	viii
TABLE DES MATIÈRES	x
LISTE DES TABLEAUX	xiii
LISTE DES FIGURES	xiv
LISTE DES SIGLES ET ABRÉVIATIONS	xvi
CHAPITRE 1 INTRODUCTION	1
1.1 Principes de la tomographie d'impédance électrique	1
1.2 Composantes matérielles d'un système de TIE	2
1.3 Applications médicales de la TIE	3
1.3.1 Monitoring de la fonction respiratoire	3
1.3.2 Dépistage du cancer du sein	5
1.3.3 Applications en neurologie	6
1.4 Contexte du projet de maîtrise	6
1.5 Problématique spécifique au projet de maîtrise	7
1.6 Objectifs spécifiques du projet de maîtrise	9
1.7 Contenu du mémoire	9
CHAPITRE 2 REVUE DE LITTÉRATURE	11
2.1 Historique du développement de la TIE	11
2.2 Architecture type d'un système de TIE	13
2.2.1 Systèmes sériels	14
2.2.2 Systèmes semi-parallèles	15
2.2.3 Systèmes parallèles	16
2.3 Versions commerciales de systèmes de TIE	16

2.3.1	<i>Maltron International</i>	17
2.3.2	<i>Impedance Medical Technologies</i>	17
2.3.3	<i>CareFusion</i>	18
2.3.4	<i>Dräger Medical</i>	19
2.4	Systèmes de TIE développés à l'École Polytechnique de Montréal	19
2.4.1	Première génération (1987 - 1991)	20
2.4.2	Deuxième génération (1992 - 1996)	21
2.4.3	Troisième génération (1997 - 2001)	23
2.4.4	Quatrième génération (2002 - 2006)	24
2.4.5	Cinquième génération	25
2.5	UC du système TIE4-USB	25
CHAPITRE 3	MÉTHODES	27
3.1	Description globale du système	27
3.1.1	Unité centrale	29
3.1.2	Barrière d'isolation	31
3.1.3	Module d'électrodes actives	31
3.1.4	Pilotes de courant de TIE	33
3.1.5	Chaîne de conditionnement du signal de TIE	33
3.1.6	Chaîne de conditionnement de l'EEG	34
3.2	Description de l'UC du système	35
3.2.1	Synthétiseur de la porteuse de référence	37
3.2.2	Démodulateur de la porteuse de mesures	42
3.2.3	Interface au MEA	49
3.2.4	Filtres moyenneurs	54
3.2.5	Multiplexeur de données	55
3.2.6	Récepteur de données d'EEG	56
3.2.7	Interface au port USB	59
3.3	Description des logiciels de test	60
3.3.1	Panneau de contrôle	61
3.3.2	Interface graphique avancée	64
CHAPITRE 4	RÉSULTATS	66
4.1	Instruments utilisés pour les tests	66
4.2	Plage dynamique exempte de parasites (SFDR)	68
4.2.1	Mesure du SFDR du signal REF_OUT	68
4.2.2	SFDR en divers points de la chaîne de synthèse de REF_OUT	70

4.2.3	SFDR du signal REF_OUT en fonction de la fréquence	72
4.3	Rapport signal sur bruit	73
4.4	Précision globale	76
4.5	Dérive thermique	76
4.6	Facteurs qui affectent le SNR	78
4.6.1	Période d'inactivité des filtres moyennneurs	79
4.6.2	Cadence d'images	81
4.7	Comparaison de deux systèmes de TIE	83
4.7.1	Comparaison du SFDR des deux systèmes	84
4.7.2	Comparaison du SNR des deux systèmes	84
4.8	Premiers résultats <i>in vivo</i>	86
4.8.1	Vérification de la chaîne d'acquisition de données de TIE	86
4.8.2	Vérification de la chaîne d'acquisition de données d'EEG	87
CHAPITRE 5	CONCLUSION	89
5.1	Synthèse des travaux réalisés	89
5.2	Suggestions de travaux à réaliser	92
5.2.1	Optimisation de la séquence de mesures	92
5.2.2	Optimisation de la chaîne de synthèse	93
5.2.3	Optimisation de la chaîne de démodulation	95
5.2.4	Optimisation de la barrière d'isolation	97
5.2.5	Optimisation de l'intégration matérielle	98
5.2.6	Imagerie quasi-statique	99
5.3	Perspectives	101
RÉFÉRENCES	104

LISTE DES TABLEAUX

Tableau 4.1	Valeurs du SFDR des signaux apparaissant aux quatre points de test.	70
Tableau 4.2	SNR pour le système TIE5-USB 2.0.	75
Tableau 4.3	Quelques valeurs des périodes d'inactivité et d'activité qui permettent de faire correspondre la commutation des électrodes à des passages par zéro de la porteuse de référence.	83
Tableau 4.4	Valeurs du SNR pour des périodes d'inactivité variant autour de 395 cycles d'horloge de 2 MHz.	84
Tableau 4.5	Mesure du SFDR pour les systèmes TIE4-USB et TIE5-USB 2.0. . .	85
Tableau 5.1	Conductivité (σ) et permittivité relative (ϵ) de différents tissus biologiques mesurés à 100 et 150 kHz.	100

LISTE DES FIGURES

Figure 1.1	Deux systèmes développés à l'École Polytechnique de Montréal. . . .	3
Figure 1.2	Conductivité moyenne des tissus du thorax aux fréquences couramment utilisées en tomographie d'impédance électrique.	4
Figure 1.3	Conductivité moyenne des tissus de la tête aux fréquences couramment utilisées en tomographie d'impédance électrique.	8
Figure 2.1	Architecture type d'un système de TIE.	13
Figure 2.2	Système d'IMT pour le dépistage de cancers du sein.	18
Figure 2.3	Système de TIE de première génération.	20
Figure 2.4	Système de TIE de deuxième génération.	22
Figure 2.5	Schéma-bloc de l'UC du système TIE4-USB.	26
Figure 3.1	Système d'acquisition de données de TIE et d'EEG.	28
Figure 3.2	Chronogramme d'acquisition de données de TIE et d'EEG.	28
Figure 3.3	Vue du dessus du circuit imprimé de l'UC.	30
Figure 3.4	Schéma-bloc de l'UC du système.	30
Figure 3.5	Schéma-bloc du MEA.	32
Figure 3.6	Schéma-bloc d'une électrode active.	32
Figure 3.7	Vues des deux faces du circuit imprimé du MEA.	35
Figure 3.8	Schéma-bloc des sept modules qui constituent l'UC.	36
Figure 3.9	Schéma-bloc d'un DDS élémentaire.	37
Figure 3.10	Résultat de la compilation du cœur IP qui réalise le DDS.	39
Figure 3.11	Circuits connexes au DDS externes au FPGA.	40
Figure 3.12	Circuits connexes au DDS internes au FPGA.	40
Figure 3.13	Schéma-bloc d'un DDC élémentaire.	42
Figure 3.14	Structure logique d'un filtre FIR.	45
Figure 3.15	Résultat de la compilation du cœur IP qui réalise les filtres FIR. . . .	47
Figure 3.16	Réponse en fréquence des filtres FIR.	48
Figure 3.17	Circuits connexes au DDC externes au FPGA.	48
Figure 3.18	Chronogramme pour le mode détection du MEA.	50
Figure 3.19	Chronogramme pour le mode réception de commande du MEA. . . .	50
Figure 3.20	Chronogramme pour le mode retour d'état du MEA.	51
Figure 3.21	Circuits externes connexes à l'interface au MEA.	53
Figure 3.22	Module récepteur de données d'EEG.	58
Figure 3.23	Circuits externes connexes au récepteur de données d'EEG.	58

Figure 3.24	Entrées et sorties de l'interface au port USB.	59
Figure 3.25	Panneau de contrôle du système TIE5-USB 2.0.	61
Figure 3.26	Interface graphique avancée.	63
Figure 4.1	Fantôme résistif.	67
Figure 4.2	Schéma-bloc des circuits connexes au DDS avec points de test pour l'évaluation du SFDR.	68
Figure 4.3	Spectre de la porteuse de référence mesuré au point de test TP_REF.	69
Figure 4.4	Spectres des signaux à quatre points de test de la chaîne de synthèse.	71
Figure 4.5	Amplitude (a) et SFDR (b) du signal au point de test TP7.	73
Figure 4.6	Moyenne, écart-type et SNR calculés à partir de 1000 trames de don- nées acquises à la cadence de 5 trames/s.	74
Figure 4.7	Précision globale en fonction de la cadence d'acquisition.	77
Figure 4.8	Variation du SNR durant les trois premières heures.	78
Figure 4.9	Variation du SNR sur 18 heures de fonctionnement continu.	79
Figure 4.10	Transitoires dans le signal AM_IN causées par la commutation des électrodes.	80
Figure 4.11	Effet de la période d'inactivité sur le SNR du système.	80
Figure 4.12	Cadence d'images en fonction de la période d'activité.	82
Figure 4.13	SNR en fonction de la cadence d'images pour les systèmes TIE4-USB et TIE5-USB 2.0.	85
Figure 4.14	Images fonctionnelles de ventilation pulmonaire (gauche) et de perfu- sion pulmonaire (droite).	86
Figure 4.15	Électrocardiogrammes acquis par les 24 canaux d'EEG.	88
Figure 5.1	Carte servant à remplacer les deux transformateurs large bande par des amplificateurs isolés optiquement.	98

LISTE DES SIGLES ET ABRÉVIATIONS

$\Delta\Phi$	Incrément de phase
Δf_{OUT}	Résolution en fréquence de sortie
ϵ	Permittivité relative
θ	Position angulaire de l'électrode
$\theta(t)$	Phase du signal en fonction du temps
μC	Microcontrôleur
μs	Microseconde
μV	Microvolt
Σ	Additionneur
σ	Conductivité
σ_{m_i}	Écart-type de la i^{e} mesure d'une trame
Φ	Phase instantanée
φ	Nombre de bits les plus significatifs
Ω	Ohm
ω	Fréquence angulaire
a_i	i^{e} coefficient du dénominateur de $H(z)$
A+	Composante positive de la porteuse modulée en amplitude
A-	Composante négative de la porteuse modulée en amplitude
AC	<i>Alternating Current</i>
ADC	<i>Analog Digital Converter</i>
ADC_CONVST	Signal de début de conversion de l'ADC
ADC_DATA	Données d'EEG qui parviennent à l'ADC
Ag	Symbole chimique de l'argent
AgCl	Formule chimique du chlorure d'argent
AM_IN	<i>Amplitude Modulated Input</i>
b_i	i^{e} coefficient du numérateur de $H(z)$
BGA	<i>Ball Grid Array</i>
CLK+	<i>HDMI Clock +</i>
CLK-	<i>HDMI Clock -</i>
cm	Centimètre
CMOS	<i>Complementary Metal-Oxide-Semiconductor</i>
CMRR	<i>Common Mode Rejection Ratio</i>
CRSNG	Conseil de recherches en sciences naturelles et en génie du Canada

CT	<i>Computed Tomography</i>
DAC	<i>Digital Analog Converter</i>
DAT+	<i>HDMI Data +</i>
DAT-	<i>HDMI Data -</i>
dB	Décibel
dBm	Décibel entre la puissance mesurée et un milliwatt
DC	<i>Direct Current</i>
DDC	<i>Digital Down Converter</i>
DDS	<i>Direct Digital Synthesizer</i>
DLL	<i>Dynamic Linked Library</i>
DSCIN	Signal d'entrée de la connexion en guirlande du MEA
DSCOUT	Signal de sortie de la connexion en guirlande du MEA
DSP	<i>Digital Signal Processor</i>
E	Bus analogique qui transporte les échantillons d'EEG
EA	Électrode active
ECG	Électrocardiogramme
EEG	Électroencéphalogramme
EEG	Électroencéphalographie
EEG_FRMSYNC	Signal délimitant les trames de N échantillons d'EEG
EEG_SERCLK	Horloge des données sérielles d'EEG
EEG_SERDAT	Données sérielles d'EEG
EEG_WRDSYNC	Signal délimitant les mots de 16 bits des données d'EEG
EEPROM	<i>Electrically-Erasable Programmable Read-Only Memory</i>
EIT	<i>Electrical Impedance Tomography</i>
EPROM	<i>Erasable Programmable Read-Only Memory</i>
f	Fréquence
f	Nombre de bits
f_{CLK}	Fréquence de l'horloge
f_{mes}	Fréquence de mesure
f_{OUT}	Fréquence de sortie
$f_{\text{OUT, MAX}}$	Fréquence maximale de sortie
$f_{\text{OUT, MIN}}$	Fréquence minimale de sortie
f_{ref}	Fréquence de la porteuse de référence
f_{samp}	Fréquence d'échantillonnage
f_c	Fréquence de coupure
FCD	Fréquence cardiaque dominante

FI	<i>Functional Imaging</i>
FIFO	<i>First-In, First-Out</i>
FIR	<i>Finite Impulse Response</i>
FPB	Filtre passe-bas
FPGA	<i>Field Programmable Gate Array</i>
FR	<i>Frame Rate</i>
FRD	Fréquence respiratoire dominante
FSY+	<i>HDMI Frame Sync +</i>
FSY-	<i>HDMI Frame Sync -</i>
$H(z)$	Fonction de transfert d'un filtre numérique
HAL	<i>Hardware Abstraction Layer</i>
HDMI	<i>High-Definition Multimedia Interface</i>
HIPOT	<i>High Potential</i>
Hz	Hertz
IA	<i>Instrumentation Amplifier</i>
IEC	<i>International Electrotechnical Commission</i>
IGB	Institut de génie biomédical
IIR	<i>Infinite Impulse Response</i>
IM	Isolateur MEMS
IMT	<i>Impedance Medical Technologies</i>
IP	<i>Intellectual Property</i>
IRM	Imagerie par résonance magnétique
IRSC	Instituts de recherche en santé du Canada
ISA	<i>Industry Standard Architecture</i>
ISE	<i>Integrated Software Environment</i>
k	Rapport entier entre f_{ref} et f_{samp}
kHz	Kilohertz
L	Variable indiquant si on inclut les mesures réciproques
LA	<i>Left Arm</i>
LSB	<i>Least Significant Bit</i>
LVDS	<i>Low-Voltage Differential Signaling</i>
LVR	<i>Low-Voltage Differential Signaling</i>
M	Nombre de coefficients au dénominateur de $H(z)$
M	Nombre de mesures par trame
m	Mètre
$m(t)$	Amplitude du signal en fonction du temps

m_i	i^e mesure d'une trame
$\overline{m_i}$	Moyenne de la i^e mesure d'une trame
$m_{i_{\text{mesuré}}}$	Moyenne des valeurs mesurées pour la i^e mesure d'une trame
$m_{i_{\text{théorique}}}$	Valeur calculée pour la i^e mesure d'une trame
$m_I(t)$	Composante en phase de $m(t)$
$m_Q(t)$	Composante en quadrature de phase de $m(t)$
mA	Milliampère
MBits	Megabits
MEA	Module d'électrodes actives
MEMS	<i>MicroElectroMechanical System</i>
MEMTA	<i>Modular Expandable Multi-Threaded Architecture</i>
MHz	Megahertz
MI	<i>Magnetic Isolator</i>
mm	Millimètre
mS	Millisiemens
MSB	<i>Most Significant Bit</i>
MSD	Module de synthèse et de démodulation
mV	Millivolt
N	Nombre d'échantillons
N	Nombre d'électrodes
N	Nombre d'entrées
N	Nombre de canaux
N	Nombre de coefficients au numérateur de $H(z)$
N	Nombre de démodulateurs
n	Temps discrétisé
NaCl	Chlorure de sodium
ns	Nanoseconde
OC	Optocoupleur
P_{act}	Période d'activité des filtres moyennneurs
P_{FIR}	Période de stabilisation des filtres FIR
P_i	Précision de la i^e mesure d'une trame
P_{inact}	Période d'inactivité des filtres moyennneurs
PC	<i>Personal Computer</i>
R	Porteuse de référence
RA	<i>Right Arm</i>
RAM	<i>Random Access Memory</i>

REF_OUT	<i>Reference Output</i>
RESET	Signal de réinitialisation du MEA
RL	<i>Right Leg</i>
RLD	<i>Right Leg Drive</i>
ROM	<i>Read-Only Memory</i>
RS232	<i>Recommended Standard 232</i>
S	Siemens
s	Seconde
$s(t)$	Signal d'entrée en fonction du temps
SCANCLK	Signal d'horloge du MEA
SFDR	<i>Spurious Free Dynamic Range</i>
SMA	<i>SubMiniature version A</i>
SNR	<i>Signal to Noise Ratio</i>
SNR_i	SNR de la i^e mesure d'une trame
SP3	<i>Service Pack 3</i>
SPI	<i>Serial Peripheral Interface</i>
SYNC	Signal de synchronisation du MEA
t	Temps
T_{EEG}	Période dédiée aux enregistrements des signaux d'EEG
T_{mes}	Intervalle de temps entre chaque mesure
T_{samp}	Période d'échantillonnage
T_{TIE}	Période dédiée aux enregistrements des signaux de TIE
T8	Huitième vertèbre thoracique
TI	Transformateur d'isolation
TIE	Tomographie d'impédance électrique
TIE-3D	TIE tridimensionnelle
TIE-CF	TIE par courants de Foucault
TIE-MF	TIE multifréquence
TIE4-USB	Système de TIE de 4 ^e génération supportant USB 1.0
TIE4-USB-i	Système de TIE de 4 ^e génération intégré supportant USB 1.0
TIE5-USB 2.0	Système de TIE de 5 ^e génération supportant USB 2.0
TN	Traducteur de niveau logique
TP_DDS	<i>Test Point for DDS output</i>
TP_REF	<i>Test Point for REF_OUT signal</i>
TP14	<i>Test Point 14</i>
TP7	<i>Test Point 7</i>

TTL	<i>Transistor-Transistor Logic</i>
UA	Unités arbitraires de conductivité
UC	Unité centrale
USA	<i>United States of America</i>
USB	<i>Universal Serial Bus</i>
USB_IFCLK	Horloge pour l'écriture des données dans les FIFO USB
USB_SLWR	Contrôle d'écriture des données dans les FIFO USB
V	Volt
$V_{\text{out_I}}(t)$	Tension de sortie en phase en fonction du temps
$V_{\text{out_Q}}(t)$	Tension de sortie en quadrature de phase en fonction du temps
V_{rms}	<i>Volt Root Mean Square</i>
VCCS	<i>Voltage-Controlled Current Source</i>
VHDL	<i>VHSIC Hardware Description Language</i>
VHSIC	<i>Very High Speed Integrated Circuit</i>
WCT	<i>Wilson Central Terminal</i>
WSY+	<i>HDMI Word Sync +</i>
WSY-	<i>HDMI Word Sync -</i>
X	Multiplicateur
$X(z)$	Transformée en Z de $x[n]$
$x[n]$	Signal d'entrée d'un filtre numérique en fonction de n
x_n	Signal d'entrée d'un filtre numérique en fonction de n
$Y(z)$	Transformée en Z de $y[n]$
$y[n]$	Signal de sortie d'un filtre numérique en fonction de n
y_n	Signal de sortie d'un filtre numérique en fonction de n
z	Variable complexe utilisée pour la transformée en Z

CHAPITRE 1

INTRODUCTION

Le terme tomographie désigne toute technique qui permet d’imager la distribution spatiale d’une propriété physique à l’intérieur d’un objet selon un plan de coupe donné à partir de mesures effectuées à sa surface. On retrouve des applications de techniques tomographiques dans plusieurs domaines scientifiques : géophysique, médecine, évaluation non destructive des matériaux, etc. En médecine, le terme tomographie est généralement associé à des techniques d’imagerie qui permettent d’établir un diagnostic telles que la tomodensitométrie, l’imagerie par résonance magnétique et la tomographie à émission de positrons.

L’épanouissement des techniques d’imagerie médicale au cours des dernières décennies a permis d’améliorer significativement la précision des diagnostics et la qualité du suivi des traitements. Elles ont fait rapidement progresser la recherche médicale en fournissant des données de grande précision sur l’anatomie des organes (imagerie structurelle) et leur physiologie (imagerie fonctionnelle). La plupart de ces techniques demeurent cependant très coûteuses et leur accès demeure relativement restreint, même dans les pays industrialisés, comme en font foi les longues listes d’attente pour accéder à ces tests.

Bien que moins connus du grand public, d’autres techniques d’imagerie médicale ont été développées durant cette même période. La résolution spatiale de ces techniques émergentes est en général inférieure à celle des techniques citées plus haut. Par contre, certaines de ces techniques offrent d’importants avantages pratiques, tels la portabilité des systèmes, la production d’images en temps réel ainsi qu’un faible coût d’acquisition et d’exploitation. Ces avantages peuvent éventuellement leur assurer une place dans des contextes cliniques particuliers. La tomographie d’impédance électrique (TIE), qui fait l’objet du présent mémoire, constitue l’une de ces techniques en émergence.

1.1 Principes de la tomographie d’impédance électrique

La tomographie d’impédance électrique est une technique qui permet d’imager la distribution de conductivité électrique d’une section du corps à partir d’un ensemble de mesures de potentiels et/ou de courants effectuées à la surface du corps. Pour l’acquisition des données, on dispose à la surface du thorax N (habituellement 16 ou 32) électrodes uniformément réparties autour d’un plan qui coupe la région à imager. On applique ensuite un courant alternatif de faible intensité par une paire d’électrodes adjacentes. Ceci engendre une distri-

bution de potentiel à l'intérieur du milieu qui est fonction de la distribution de conductivité. On évalue cette distribution de potentiel en mesurant les $(N - 3)$ différences de potentiel aux paires d'électrodes adjacentes qui n'ont pas été utilisées pour appliquer le courant. On répète ensuite le même processus en utilisant une autres paire d'électrodes adjacentes pour appliquer le courant jusqu'à ce que toutes les combinaisons possibles de paires d'électrodes adjacentes aient été utilisées. On obtiendra ainsi $N(N - 3)$ mesures de potentiel dont seulement la moitié sont indépendantes à cause du principe de réciprocité. Ces mesures sont enfin converties en images de la distribution de conductivité en utilisant un des nombreux algorithmes de reconstruction d'images décrits dans la littérature (Holder, 2005). La majorité de ces algorithmes s'appuient sur la résolution des équations de Maxwell qui, combinées à certaines hypothèses, régissent la répartition de courant électrique dans un volume conducteur. Certains de ces algorithmes font intervenir dans les calculs des connaissances *a priori* du volume conducteur. Par exemple, on peut utiliser les valeurs limites des conductivités physiologiques des divers tissus biologiques ainsi que la position approximative des organes dans le thorax.

1.2 Composantes matérielles d'un système de TIE

Quelle que soit leur architecture, tous les systèmes de TIE comprennent trois unités de base : 1) des circuits frontaux qui servent d'interface aux électrodes en appliquant le courant de mesure et en mesurant les différences de potentiel résultantes, 2) des circuits de traitement de signaux qui servent à démoduler les mesures de potentiel captées par les électrodes et à générer une porteuse de référence qui contrôle l'amplitude et la fréquence du courant appliqué, et 3) un ordinateur. Ce dernier exécute un programme d'interface usager qui permet de contrôler les différents paramètres de fonctionnement du système, de recevoir, d'afficher et d'enregistrer les données provenant du démodulateur, pour enfin reconstruire et afficher les images. Selon la complexité des algorithmes utilisés, la reconstruction des images peut être faite en temps réel ou en temps différé.

La plupart des systèmes décrits dans la littérature regroupent les deux premières unités dans un même boîtier. Ces systèmes nécessitent plusieurs câbles de deux à trois mètres pour relier les électrodes à l'unité centrale (UC). Les systèmes développés par notre laboratoire depuis la fin des années 1990, dont deux sont montrés à la figure 1.1, utilisent trois câbles d'environ 2 m qui relient l'UC à un second boîtier contenant les circuits frontaux. Les électrodes sont reliées à ce boîtier par des fils d'environ 30 cm. Cette configuration est moins encombrante pour les usagers et permet d'avoir des câbles d'électrodes courts qui diminuent l'effet des capacités parasites et le couplage d'interférence électromagnétique du secteur.

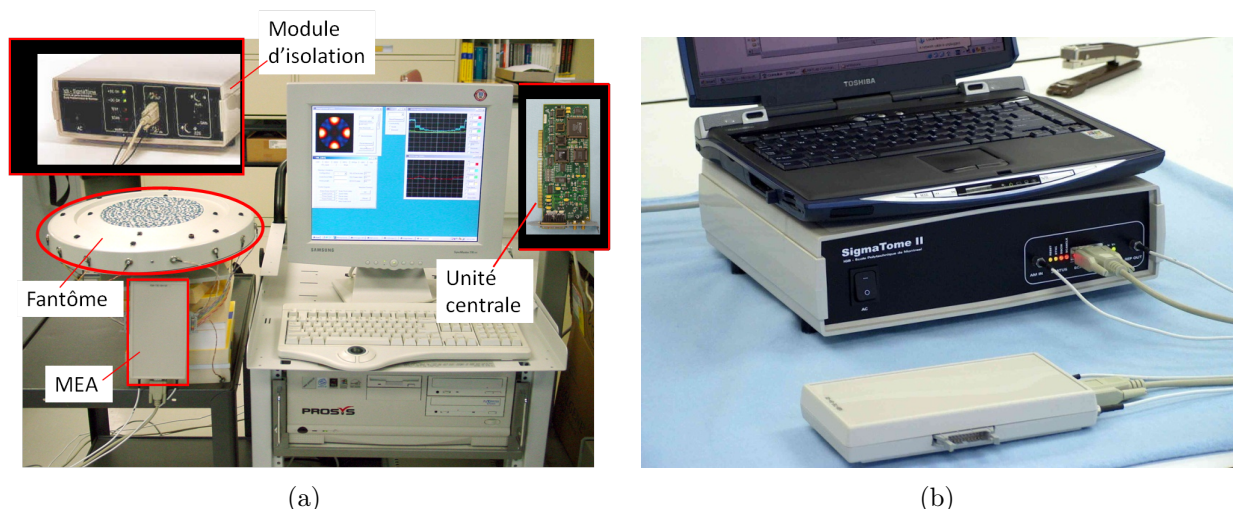


Figure 1.1 Deux systèmes de TIE développés à l'École Polytechnique de Montréal. a) Système développé à la fin des années 1990. L'UC du système est réalisée par une carte qui s'insère dans le PC. b) Système plus récent, utilisé comme référence pour les tests décrits dans ce mémoire.

1.3 Applications médicales de la TIE

De nombreuses applications médicales ont été proposées pour la TIE au cours des années. Actuellement, d'importants travaux de recherche et de développement sont déployés dans les domaines suivants :

1. Le monitoring de la fonction respiratoire.
2. Le dépistage du cancer du sein.
3. Les applications en neurologie.

1.3.1 Monitoring de la fonction respiratoire

Le monitoring respiratoire de patients ventilés mécaniquement est considéré l'application la plus prometteuse de la TIE. Les particularités de l'anatomie conductrice du thorax et plusieurs avantages pratiques de la TIE favorisent grandement cette application. Comme le montre la figure 1.2, la conductivité électrique des poumons est beaucoup plus faible que celle des tissus qui les entourent. Quand le sujet respire, les variations du volume d'air dans les poumons modifient de façon significative la distribution de conductivité. L'amplitude des changements de potentiel est de l'ordre de 10 à 15 % de la valeur moyenne. Les signaux de TIE acquis pendant la respiration ont un rapport signal sur bruit relativement élevé, ce qui permet de reconstruire des images de bonne qualité. Précisons qu'on utilise principalement pour cette

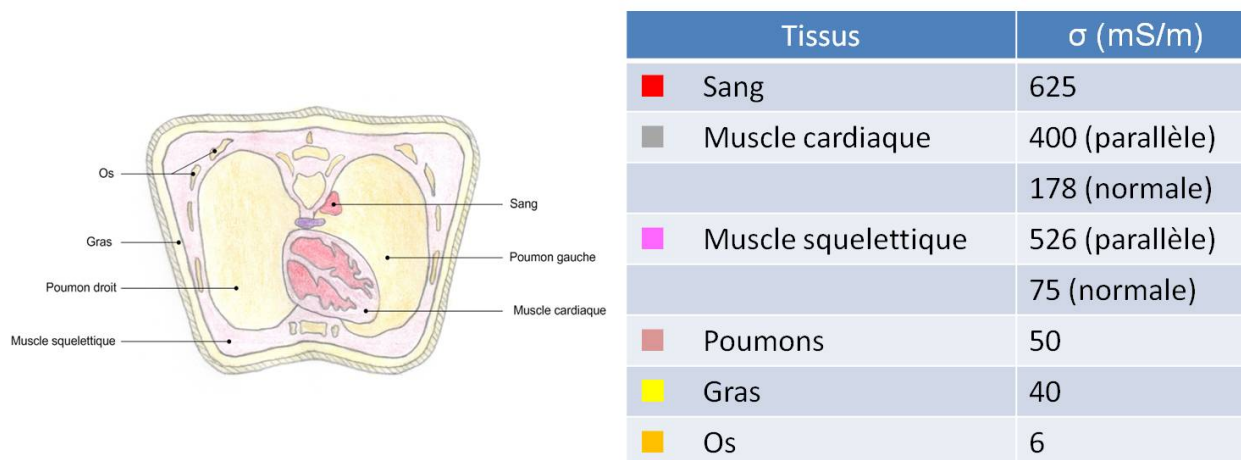


Figure 1.2 Conductivité moyenne des tissus du thorax aux fréquences couramment utilisées en tomographie d'impédance électrique (Malmivuo et Plonsey, 1995).

application des techniques d'imagerie différentielle (anciennement appelée *dynamique* dans la littérature) qui produisent des images des changements dans la distribution de conductivité du thorax entre deux instants. La possibilité qu'offre la TIE de visualiser en temps réel la répartition d'air dans les poumons peut aider le personnel médical à optimiser les paramètres du ventilateur mécanique, tout en réduisant les risques de traumatismes aux poumons du patient.

Les principaux avantages de la TIE pour cette application sont les suivants :

- **Sécurité** : Le courant appliqué lors de l'acquisition de données de TIE a une amplitude comprise entre 0,5 et 2 mA crête et se situe dans la plage de 10 à 100 kHz. Un courant de 2 mA crête à 50 kHz est cent fois inférieur au seuil de perception cutanée pour 95 % de la population. À cette fréquence, le seuil de fibrillation ventriculaire est cent fois supérieur au seuil de perception cutanée (Polk et Postow, 1996).
- **Faible encombrement** : Les systèmes de TIE utilisés pour le monitoring pulmonaire sont habituellement composés d'un ordinateur et d'une UC qu'on place au chevet du patient. Dans un contexte de soins intensifs, où le patient est relié à de nombreux appareils, il est essentiel de minimiser l'encombrement des systèmes. Malgré la nécessité d'avoir plusieurs câbles d'électrodes, l'encombrement est généralement considéré acceptable compte tenu que les images apportent une information instantanée sur la distribution d'air dans les poumons.
- **Faibles coûts d'exploitation et d'acquisition** : Les coûts d'exploitation de la TIE se limitent essentiellement au remplacement des électrodes à chaque patient. On utilise

généralement des électrodes d'Ag/AgCl jetables, du même type que celles utilisées pour l'enregistrement d'électrocardiogrammes (ECG). En ce qui concerne les coûts des systèmes, il est difficile de les chiffrer étant donné que l'utilisation de la TIE n'est pas encore répandue dans la pratique médicale et que l'offre de systèmes commerciaux est très limitée. Quatre compagnies offrent présentement des systèmes à des prix variant entre quarante et cent mille dollars canadiens.

1.3.2 Dépistage du cancer du sein

Plusieurs groupes de recherche étudient la possibilité d'utiliser la TIE comme technique alternative ou complémentaire à la mammographie et à l'imagerie par résonance magnétique (IRM) pour le dépistage du cancer du sein (Halter *et al.*, 2008). La faible spécificité de la mammographie et de l'IRM dans ce type de test produit un taux élevé de faux positifs (Piccoli, 1997; Huynh *et al.*, 1998). Ceci occasionne une certaine détresse psychologique chez les patientes concernées qui doivent alors subir d'autres tests et/ou des biopsies pour confirmer ou infirmer le diagnostic initial. Ces inconvénients, ainsi que les risques reliés à l'exposition aux rayons X pour la mammographie et aux agents de contraste utilisés en IRM (*e.g.* le Gadolinium), soupçonnés de néphrotoxicité, justifient la recherche de techniques alternatives.

Des études réalisées avec des tissus mammaires excisés lors de biopsies ont démontré que les propriétés électriques passives (la conductivité σ et la permittivité relative ϵ) des tissus cancéreux sont suffisamment différentes de celles des tissus sains pour justifier l'utilisation de la TIE comme technique de dépistage. Ces différences dans les propriétés électriques s'expliquent par les modifications structurelles (changements du volume des électrolytes et des membranes cellulaires, vascularisation de la tumeur, etc.) que les cellules subissent lorsqu'elles sont envahies par un cancer. Ces modifications affectent la façon dont un courant alternatif appliqué par des électrodes de surface se répartit dans le corps en courant de conduction (proportionnel à la conductivité σ) et en courant de déplacement (proportionnel à la permittivité relative ϵ et à la fréquence d'excitation). Une technique appelée TIE multifréquence (TIE-MF), permet de mesurer à différentes fréquences les potentiels résultant des deux composantes du courant appliqué et de produire une signature d'impédance caractéristique des tissus. Le dépistage du cancer du sein par TIE-MF s'appuie sur l'hypothèse que chaque tissu a, pour un état physiologique donné, un profil de conductivité complexe qui lui est propre et qui le différencie des autres tissus et des autres états physiologiques du même tissu.

1.3.3 Applications en neurologie

Diverses applications de la TIE à l'étude du fonctionnement du cerveau ont été proposées : détection et monitoring d'ischémie cérébrale (diminution de l'apport sanguin artériel au cerveau) et d'hémorragie cérébrale (écoulement de sang en dehors de son circuit naturel), localisation de foyers épileptiques, étude de l'activité neuronale durant des tâches cognitives ou motrices, etc. À ce jour, les travaux dans ces domaines ont donné des résultats mitigés, sauf pour quelques études sur des modèles animaux où les mesures étaient effectuées avec des électrodes intracrâniennes. Comme il sera expliqué dans les pages suivantes, le principal obstacle à la réussite de ces applications est la très faible sensibilité des mesures d'impédance aux variations de conductivité du cerveau, due au fait que la boîte crânienne agit comme une barrière isolante aux courants appliqués par des électrodes de surface. Tout simplement, le rapport signal sur bruit obtenu avec les systèmes actuels est insuffisant pour produire des images cohérentes du cerveau. Malgré tout, plusieurs groupes de recherche continuent à travailler au développement de ces applications parce qu'elles présentent un potentiel très grand de bénéfices pour la société. En particulier, la localisation de foyers épileptiques assistée par la TIE permettrait d'augmenter le taux de réussite des chirurgies visant à éliminer la source de crises chez les patients (environ 30 % de la population de patients épileptiques) qui ne répondent pas à un traitement pharmacologique.

1.4 Contexte du projet de maîtrise

Le présent projet de maîtrise s'inscrit dans le cadre d'un projet d'envergure qui a débuté à l'École Polytechnique de Montréal en 2006. La problématique et les objectifs de ce projet d'envergure seront décrits dans cette section alors que la problématique et les objectifs spécifiques du présent projet de maîtrise seront décrits dans les sections suivantes.

L'épilepsie est un désordre neurologique qui affecte environ 1 % de la population. À chaque année, 15 500 canadiens en moyenne apprennent qu'ils souffrent d'épilepsie. Le contrôle médicamenteux des crises est largement privilégié mais s'avère malheureusement inefficace pour environ 30 % des patients. Ces patients doivent alors envisager le recours à la chirurgie de l'épilepsie qui consiste à extirper le foyer épileptique, *i.e.* la zone du cerveau d'où origine les crises. La localisation précise du foyer épileptique est essentielle au succès de ce type de chirurgie afin de retirer complètement la zone épileptique tout en s'assurant de ne pas atteindre de fonctions cérébrales essentielles. Ceci requiert une évaluation exhaustive qui comprend de nombreux tests cliniques, l'utilisation de diverses techniques d'imagerie médicale et une séance d'enregistrement de vidéo-électroencéphalographie (EEG) sur des périodes variant de quelques heures à quelques jours. Lorsque ces études ne réussissent pas à localiser le foyer

épileptique, une étude invasive avec des électrodes intracrâniennes est parfois nécessaire. L'implantation d'électrodes intracrâniennes comporte des risques importants d'infection et d'hémorragie.

Afin d'améliorer le pronostic des patients candidats à la chirurgie de l'épilepsie, nous proposons une nouvelle approche au problème de localisation des foyers épileptiques basée sur l'acquisition combinée de l'EEG et de la TIE. Alors que l'EEG fournit un indicateur fiable de l'activité neurologique prémonitrice des crises d'épilepsie, les images de TIE révèlent des variations locales de conductivité électrique qui sont reliées à des changements de débit et/ou de volume sanguin dans certaines parties du cerveau. Les variations locales de conductivité électrique qui se produiraient en même temps que des tracés d'électroencéphalogrammes (EEG) anormaux, permettent de considérer comme foyer épileptique potentiel la région du cerveau identifiée par la TIE. Cette localisation peut ensuite être confirmée par l'utilisation de techniques d'imagerie médicale utilisées de façon ciblée. La technique proposée pourrait ainsi réduire le nombre de cas nécessitant une étude par électrodes intracrâniennes et se traduire par une augmentation du taux de succès des chirurgies d'épilepsie. L'objectif principal du projet est donc de combiner la TIE avec le monitoring d'EEG pour améliorer la localisation des foyers épileptiques des patients candidats à la chirurgie. Les objectifs spécifiques sont les suivants :

1. Développer un système pour acquérir simultanément les données de TIE et d'EEG en utilisant les mêmes électrodes de surface.
2. Développer des algorithmes pour localiser le foyer épileptique en utilisant les données combinées de TIE et d'EEG.
3. Développer des fantômes physiques de la tête qui permettront d'évaluer en laboratoire les performances du système et des algorithmes.
4. Réaliser une étude à petite échelle (une dizaine de patients) pour évaluer l'utilité du système pour le monitoring de patients épileptiques.

1.5 Problématique spécifique au projet de maîtrise

Ce projet de maîtrise s'inscrit dans le cadre de la réalisation du premier objectif spécifique du projet décrit à la section précédente, soit le développement d'un système d'acquisition de données de TIE et d'EEG. La double exigence de simultanéité dans les mesures (requis pour vérifier l'hypothèse de travail) et celle d'utiliser un même réseau d'électrodes (pour minimiser l'encombrement du patient) introduisent d'importants défis techniques qui sont expliqués en détail dans les paragraphes suivants.

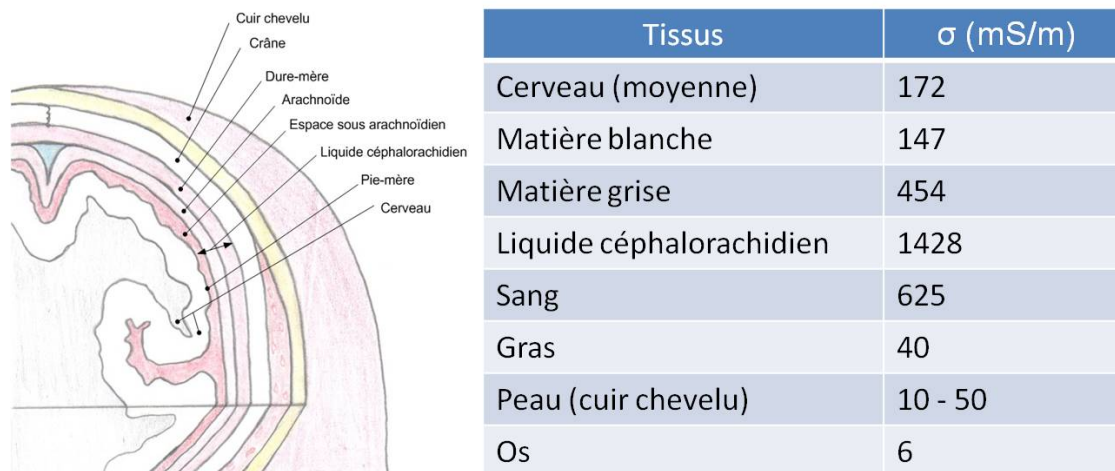


Figure 1.3 Conductivité moyenne des tissus de la tête aux fréquences couramment utilisées en tomographie d'impédance électrique (Malmivuo et Plonsey, 1995).

L'anatomie conductrice de la tête, représentée à la figure 1.3, ne favorise pas *a priori* l'emploi de la TIE. D'une part, la faible conductivité des os du crâne fait que les courants appliqués par les électrodes de surface sont fortement atténués avant de parvenir aux tissus du cerveau. En effet, la conductivité relativement élevée de la peau favorise le passage de la majorité du courant dans le cuir chevelu. Étant donné le peu de courant disponible pour sonder les variations de conductivité du cerveau, on peut s'attendre à ce que le rapport signal sur bruit soit faible, ce qui affectera évidemment la qualité des images.

L'utilisation d'un seul ensemble d'électrodes pour enregistrer les données de TIE et d'EEG nécessite le développement de circuits de première ligne plus complexes que ceux des systèmes de TIE conventionnels. Les spectres d'intérêt de ces deux signaux sont disjoints : 0,1 à 100 Hz pour l'EEG et 10 à 100 kHz pour la TIE, ce qui facilite la mise en œuvre de traitements propres à chacun. Toutefois, la principale difficulté réside dans la grande plage dynamique requise des circuits de première ligne pour traiter précisément ces deux types de signaux. En effet, l'amplitude crête des EEG se situe entre 1 et 100 μV , alors que celle des signaux de TIE varie de 1 à 500 mV aux électrodes qui n'appliquent pas de courant. Elle peut atteindre quelques volts aux électrodes qui appliquent le courant. Les circuits de première ligne doivent donc fonctionner sans saturation avec des signaux dont l'amplitude varie de plus de cinq ordres de grandeur.

En planifiant la réalisation du projet principal, il est apparu évident que les défis techniques décrits plus haut ne pourraient pas être relevés dans le cadre d'un seul projet de maîtrise. Il fut donc décidé de diviser le développement de l'instrumentation en deux projets. Un premier portant sur l'électronique de première ligne qui a été réalisé dans le cadre d'un

autre projet de maîtrise (Jéhanne-Lacasse, 2011) et un second portant sur l'UC du système qui fait l'objet du présent projet de maîtrise. En résumé, le système qui est réalisé par la combinaison de deux projets de maîtrise comprend trois unités : un module d'électrodes actives (MEA), une UC, et un ordinateur (PC). Le MEA contient les circuits de première ligne nécessaires à l'amplification et au conditionnement des signaux de TIE et d'EEG. Pour sa part, l'UC comprend des circuits mixtes (analogiques et numériques) pour effectuer les opérations suivantes :

1. Le contrôle du système par une interface graphique exécutée par le PC.
2. La synthèse de la porteuse de référence qui contrôle le courant appliqué au patient pour mesurer l'impédance des tissus.
3. La démodulation de la porteuse qui contient les informations nécessaires à la reconstruction d'images de TIE.
4. La synchronisation des acquisitions de données de TIE et d'EEG.
5. La transmission des données au PC via un port USB 2.0.

1.6 Objectifs spécifiques du projet de maîtrise

L'UC du système est une carte électronique dont le principal composant est un réseau de portes programmables (*Field Programmable Gate Array* ou FPGA). Ce FPGA communique avec un ensemble de circuits intégrés qui assurent la transformation de domaine des signaux (*i.e.* le passage du domaine analogique à numérique et *vice versa*), leur mise en forme et le transfert au PC. La quasi-totalité des opérations de traitement des signaux s'effectue dans le domaine numérique par des modules réalisés dans le FPGA. Les objectifs spécifiques du projet de maîtrise sont les suivants :

1. Concevoir et programmer les modules du FPGA.
2. Caractériser les performances individuelles des modules.
3. Vérifier le fonctionnement des modules dans l'environnement global du système de TIE.

Lors du développement de l'UC, un grand soin sera porté à la portabilité et à la modularité du design afin de faciliter l'utilisation éventuelle de FPGA provenant d'autres manufacturiers et l'ajout de fonctions utiles à d'autres applications de la TIE.

1.7 Contenu du mémoire

Ce mémoire se divise en cinq chapitres. Le premier chapitre situe la TIE parmi les techniques d'imagerie médicale et expose son principe de fonctionnement ainsi que ses principaux

domaines d'application. Le cadre général du projet de maîtrise et ses objectifs sont présentés. Au chapitre deux, une revue de la littérature orientée principalement vers les publications qui traitent d'instrumentation est présentée. À la fin du chapitre deux, le système TIE4-USB, développé par notre laboratoire, qui servira de référence aux tests de caractérisation du nouveau système est décrit brièvement. Le troisième chapitre présente le nouveau système, dénoté TIE5-USB 2.0, qui a été développé au cours de cette maîtrise. La configuration et le fonctionnement de chaque étage de l'UC de ce système y sont décrits en détail. Au chapitre quatre, les tests réalisés sur le nouveau système pour mesurer divers critères de performance sont décrits. Le chapitre cinq évalue l'atteinte des objectifs du projet et propose des travaux qui permettraient d'améliorer les performances du nouveau système.

CHAPITRE 2

REVUE DE LITTÉRATURE

Bien que présentée comme une technique d'imagerie émergente, la tomographie d'impédance électrique (TIE) jouit déjà d'un historique de plus de 30 ans. Les publications parues durant cette période couvrent quatre sujets : 1) l'instrumentation, 2) les algorithmes de reconstruction d'images, 3) la validation de l'instrumentation et des algorithmes par des essais sur des fantômes et 4) les études *in vivo*. Sans généraliser, les articles parus durant les 20 premières années ont principalement traité des trois premiers sujets, alors que ceux de la dernière décennie portent surtout sur les applications cliniques. Puisque l'objectif de notre projet est de développer un nouveau système de TIE, nous avons orienté la revue de littérature présentée dans ce chapitre vers les articles qui traitent principalement d'instrumentation.

Ce chapitre comprend cinq sections. La première section présente un bref aperçu des origines de la TIE. La deuxième décrit l'architecture type d'un système de TIE et les principales façons dont elle peut être réalisée. La troisième section présente des systèmes de TIE clé en main offerts par quatre compagnies. La quatrième section décrit les systèmes de TIE qui ont été développés par notre laboratoire à l'École Polytechnique de Montréal. La dernière section décrit l'UC du système TIE4-USB avec un certain niveau de détail. Celle-ci constitue le point de départ de l'UC qui a été réalisée au cours de notre maîtrise pour le système TIE5-USB 2.0.

2.1 Historique du développement de la TIE

Il est toujours risqué d'attribuer l'invention d'une nouvelle technique à un individu ou à un groupe de personnes. Toutefois, il existe un large consensus que le concept d'utiliser des mesures d'impédance pour cartographier les propriétés électriques d'un milieu à partir de sa surface aurait été développé initialement par les frères Schlumberger. Conrad Schlumberger était un physicien diplômé de l'École Polytechnique de Paris en 1900 ; son frère, Marcel, était un ingénieur diplômé de l'École Centrale de Paris en 1906. En 1912, Conrad, alors professeur à l'École des Mines de Paris, proposa de développer une technique d'exploration de gisements de minerais métallifères basée sur la différence de conductivité électrique entre ce type de minerai et celle des roches et sédiments qui les entourent. Une première vérification expérimentale de ce concept fut faite avec des mesures d'impédance réalisées avec des électrodes à la surface d'une baignoire contenant des roches de divers types. Les travaux subséquents des deux frères, notamment une série de relevés géophysiques réalisés avec cette technique,

conduisirent à la commercialisation d'un système de prospection minière connu sous le nom de *Schlumberger array*. Aujourd'hui, la multinationale Schlumberger, poursuit le développement de cette technique et de ses applications à la prospection de ressources minérales, pétrolières et gazières.

Le crédit pour ce qui est possiblement la première application de la technique des frères Schlumberger au domaine médical revient à un groupe de chercheurs de l'université Wisconsin-Madison (USA) dirigé par John G. Webster. Un article du groupe, paru en 1978, décrit une caméra d'impédance qui permettait de cartographier l'admittance des tissus du thorax avec une résolution de 100 pixels à une cadence de 32 trames par seconde (Henderson et Webster, 1978). Le système comprenait : 1) une matrice de 144 électrodes disposées sur la surface avant du thorax selon une grille de 20 cm de côté, 2) une électrode de 20 cm de côté placée au milieu du dos, 3) un générateur de signal pour appliquer une tension sinusoïdale à 100 kHz entre l'électrode dorsale et la masse, 4) 144 convertisseurs tension-courant (des ampli-ops en montage trans-résistance) pour mesurer le courant circulant entre chaque électrode frontale et la masse, 5) douze démodulateurs composés de redresseurs simple alternance (des ampli-ops en montage super-diode suivis de filtres passe-bas), et 6) des multiplexeurs pour traiter de façon séquentielle, par les douze démodulateurs, les signaux provenant des 144 électrodes. L'affichage des cartes d'iso-admittance thoracique était fait en temps réel sur un oscilloscope analogique ; un champ de balayage était généré à partir des bits d'adresse des multiplexeurs et l'intensité de la trace était contrôlée par les signaux provenant des démodulateurs. Les principales applications visées par les concepteurs du système étaient le monitoring non invasif de la ventilation et de la perfusion pulmonaire.

La réalisation de la caméra d'impédance en 1978 est un jalon important dans l'histoire de la TIE. Toutefois, la majorité des observateurs du domaine s'accordent pour dire que l'essor connu par cette technique depuis les années 1980 est largement dû aux travaux de deux chercheurs de l'Université de Sheffield (Royaume-Uni), les professeurs David C. Barber et Brian H. Brown. Leur article séminal *Applied potential tomography*, paru en 1984, est parmi les plus cités de la littérature de la TIE (Barber et Brown, 1984). Très prolifiques en termes de production scientifique, ces chercheurs ont fait d'importantes contributions à tous les aspects de la TIE : modélisation, instrumentation, applications *in vivo*, etc. Il n'est pas exagéré de dire que leurs travaux ont inspiré plusieurs jeunes chercheurs à s'intéresser au développement de cette technique. Un indice de cela est le fait que le nombre de groupes universitaires travaillant en TIE est passé de trois au début des années 1980 à plus de trente moins de dix ans plus tard (Teschner et Imhoff, 2009).

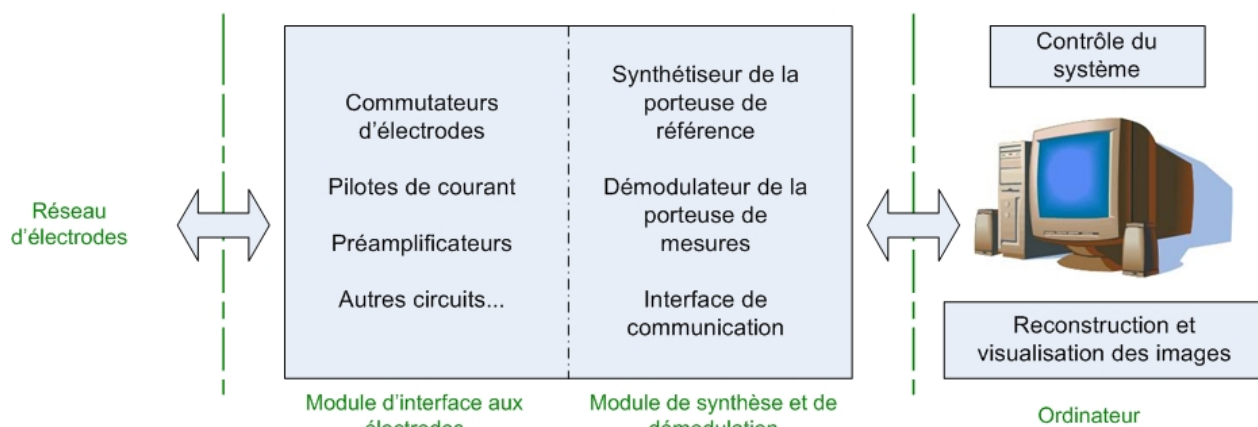


Figure 2.1 Architecture type d'un système de TIE.

2.2 Architecture type d'un système de TIE

Une revue de la littérature de TIE, orientée sur l'instrumentation, révèle une grande diversité dans les réalisations de systèmes d'acquisition de données. Afin de faciliter les comparaisons entre systèmes, il est utile de définir une architecture type et de définir quelques attributs pour distinguer les réalisations pratiques sans entrer dans les détails techniques. La figure 2.1 montre le schéma-bloc de ce qu'on peut considérer être l'architecture type d'un système de TIE constitué de quatre modules principaux :

- Un réseau d'électrodes qui sont distribuées sur la partie du corps à imager. Ces électrodes servent à appliquer un courant sinusoïdal aux tissus du corps et à échantillonner le champ de potentiel qui en résulte.
- Un MEA qui comprend des commutateurs analogiques, des sources de courant et des préamplificateurs. Ces circuits de première ligne servent à mesurer l'impédance des tissus selon une séquence préétablie qu'on désigne couramment de *protocole de mesure*. Dans certains systèmes, le protocole de mesure est géré localement par des microprocesseurs, de sorte que la sélection d'électrodes pour chaque mesure s'effectue avec un minimum d'interventions du reste du système.
- Une UC, aussi appelée *module de synthèse et de démodulation* (MSD), qui comprend le synthétiseur du signal qui contrôle le courant appliqué au corps et un (ou des) démodulateur(s) qui traitent les signaux captés par les électrodes. En général, l'UC comprend aussi une interface de communication avec un ordinateur. Cette interface peut utiliser divers supports physiques (fils, fibres optiques, ondes radio) et divers protocoles de communication (e.g. RS232, internet, USB, etc.).

- Un ordinateur, chargé d'exécuter l'interface usager, de recevoir les données, de reconstruire et d'afficher les images ainsi que de sauvegarder les données brutes sur disque pour traitement ultérieur.

La description ci-dessus est suffisamment générale pour convenir à la majorité des systèmes de TIE. C'est pourquoi, il est utile d'utiliser des attributs pour distinguer les diverses réalisations pratiques. Les attributs suivants sont les plus utilisés :

- Le type de système : sériel, semi-parallèle et parallèle. Cet attribut est basé sur la simultanéité d'exécution des opérations d'application de courant et de mesure des potentiels. Les différences entre ces types sont expliquées plus en détail ci-dessous.
- La configuration du système : regroupée, semi-distribuée et distribuée. Cet attribut décrit la répartition physique des modules. La configuration regroupée rassemble tous les modules dans un même boîtier. À l'opposé, la configuration distribuée associe à chaque électrode un module qui contient les circuits de première ligne qui la desservent. Le reste du système peut être réparti en plusieurs boîtiers interconnectés.
- La fonction du système : simple fréquence, bifrèquence et multifrèquence. Cet attribut réfère au nombre de fréquences utilisées simultanément pour faire les mesures d'impédance. Le type d'images qu'on peut reconstruire avec les données acquises, et donc l'utilité du système, dépend de ce nombre.

Dans les sections suivantes, nous utiliserons les termes *canal d'excitation* et *canal de mesure* pour désigner respectivement la chaîne de circuits qui servent à appliquer un courant sinusoïdal par une paire d'électrodes et la chaîne de circuits qui servent à mesurer la différence de potentiel entre deux électrodes. La majorité des systèmes de TIE acquièrent les données de cette façon. Toutefois, l'approche réciproque est aussi possible : une différence de potentiel est appliquée entre deux électrodes et le courant résultant est mesuré par deux autres électrodes. Quelques systèmes multifréquences utilisent cette approche car elle présente certains avantages aux hautes fréquences.

2.2.1 Systèmes sériels

Les systèmes de type sériel ont un seul canal d'excitation et un seul canal de mesure. L'acquisition de données est forcément séquentielle. Dans sa forme la plus simple, un tel système comprendrait : quatre multiplexeurs à N entrées et une sortie (les entrées des multiplexeurs étant directement reliées à N électrodes), une source de courant contrôlée par un générateur de signal, un amplificateur différentiel, un démodulateur et un séquenceur. Les sorties de deux multiplexeurs vont aux sorties du canal d'excitation et celles des deux autres multiplexeurs aux entrées du canal de mesure. Les performances d'un tel système seront affectées par les capacités parasites des multiplexeurs ; la fréquence d'excitation devra donc être limitée à une

dizaine de kilohertz. En pratique, la majorité des systèmes sériels associent à chaque électrode des circuits de première ligne, comme une source de courant contrôlée par tension et un préamplificateur. Les sorties des multiplexeurs sont alors déplacés aux entrées des sources de courant et aux sorties des préamplificateurs, qui sont des nœuds de faible impédance. L'effet des capacités parasites des multiplexeurs est ainsi réduit et ces systèmes peuvent fonctionner à des fréquences d'excitation plus élevées.

Le principal avantage des systèmes sériels est la simplicité de leurs circuits de traitement de signaux. Ce sont généralement des systèmes compacts, qui nécessitent peu d'énergie pour fonctionner. Cependant, comme les mesures sont séquentielles, il faut plus de temps pour acquérir une trame. Par exemple, pour des systèmes sériels à seize électrodes la cadence d'images est habituellement limitée à 25 trames/s. Des exemples de systèmes sériels sont présentés dans (Jossinet *et al.*, 1993; Rigaud *et al.*, 1993; Jossinet *et al.*, 1994; Record, 1994; Koukourlis *et al.*, 1995; Chauveau *et al.*, 1996; Riu *et al.*, 1996).

2.2.2 Systèmes semi-parallèles

Les systèmes semi-parallèles comportent un canal d'excitation et autant de canaux de mesure et de démodulateurs qu'il y a d'électrodes. Un système ayant un seul canal de mesure et plusieurs canaux d'excitation serait aussi considéré semi-parallèle mais cette configuration est rarement utilisée.

Pour des systèmes à N électrodes, un système semi-parallèle peut acquérir les données d'une trame jusqu'à $(N - 3)$ fois plus rapidement qu'un système sériel. Autrement dit, la cadence d'images d'un système semi-parallèle peut être $(N - 3)$ supérieure à celle d'un système sériel équivalent. Pour une cadence d'images donnée, un système semi-parallèle bénéficiera d'un temps d'observation du signal capté par les électrodes $(N - 3)$ fois plus long que celui d'un système sériel. Cet avantage peut servir à améliorer le rapport signal sur bruit (SNR) des mesures en moyennant plusieurs échantillons du signal démodulé. L'amélioration du SNR est proportionnelle à la racine carrée de $(N - 3)$, s'il s'agit de bruit blanc additif de moyenne nulle. Par exemple, pour un système à seize électrodes, l'amélioration du SNR pourrait atteindre 11 dB.

Le principal désavantage des systèmes semi-parallèles est la plus grande complexité des circuits de traitement de signaux. Le fait d'utiliser N démodulateurs plutôt qu'un seul rend difficile le contrôle de l'uniformité des fonctions de transfert. Une procédure de calibration et des dispositifs d'ajustement des canaux de mesure sont nécessaires. L'encombrement physique, la consommation d'énergie et le coût de fabrication sont aussi plus grands que pour les systèmes sériels. Les articles suivants décrivent des systèmes semi-parallèles (Rosell *et al.*, 1989; Smith, 1990; Smith *et al.*, 1990, 1995; Casas *et al.*, 1996; Li *et al.*, 1996).

2.2.3 Systèmes parallèles

Les systèmes parallèles ont autant de canaux d'excitation et de canaux de mesure que d'électrodes. Un courant sinusoïdal est appliqué simultanément à toutes les électrodes. Ces courants sont de même fréquence et ont un déphasage constant, mais leur amplitude crête varie d'une électrode à l'autre selon une fonction trigonométrique appelée *profil d'amplitude*. Par exemple, si θ désigne la position angulaire de l'électrode, les profils d'amplitude seront de la forme $\sin(\theta)$, $\cos(\theta)$, $\sin(2\theta)$, $\cos(2\theta)$ et ainsi de suite. Une fois fixé le profil de courant, les différences de potentiel entre les électrodes périphériques et une électrode de référence sont mesurées simultanément par les N canaux. Une trame comprend les données (*i.e.* les différences de potentiel démodulées) obtenues avec un nombre prédéterminé de profils de courant. Ce nombre dépend de la résolution spatiale recherchée dans les images.

Les systèmes parallèles peuvent atteindre des cadences d'images deux à cinq fois supérieures à celles de systèmes semi-parallèles équivalents. Des cadences de 100 trames/s et plus sont possibles pour des systèmes à seize électrodes. Cet avantage est obtenu au prix d'une complexité accrue des circuits de traitement de signaux. Ceci se répercute sur l'encombrement physique du système, sa consommation d'énergie et son coût de fabrication.

Deux inconvénients de ce type de système sont à considérer. Premièrement, le profil d'amplitude du courant appliqué aux électrodes doit être ajusté avec grande précision pour que la somme instantanée des courants soit toujours égale à zéro. Si ce n'est pas le cas, le courant excédentaire devra passer par l'électrode de référence pour revenir à la masse flottante du système. L'impédance de contact aux interfaces électrode-peau étant finie, il en résulte un potentiel mode commun. Ceci exigera des canaux de mesure qui ont un taux de rejet du mode commun (CMRR) très élevé. Deuxièmement, contrairement aux autres types de systèmes, un système parallèle effectue les mesures de différences de potentiel aux mêmes électrodes qui appliquent du courant au corps. Une partie de cette mesure représente la chute de potentiel dans l'impédance de contact électrode-peau. Cette impédance de contact est très variable et difficile à contrôler, même par une préparation de la peau (abrasion) ou par l'utilisation de gels conducteurs sous l'électrode. Des exemples de systèmes parallèles sont présentés dans (Cook *et al.*, 1994; Edic *et al.*, 1995; Casas *et al.*, 1996; McLeod *et al.*, 1996; Halter *et al.*, 2008).

2.3 Versions commerciales de systèmes de TIE

Quatre compagnies offrent présentement des systèmes de TIE clé en main : *Maltron International*, *Impedance Medical Technologies*, *CareFusion* et *Dräger Medical*. Nous nous sommes intéressés à leur documentation disponible sur internet en espérant trouver des indications

utiles à notre projet. Plus particulièrement, nous recherchions des mesures de critères de performance : SNR, précision globale, stabilité, etc. afin de les comparer aux indicateurs de performance du système TIE5-USB 2.0. Malheureusement, la documentation commerciale donne peu d'informations de cette nature. Dans certains cas, nous avons pu obtenir des critères de performance par l'intermédiaire d'articles décrivant des prototypes réalisés par des groupes universitaires impliqués dans le développement des systèmes commerciaux.

2.3.1 *Maltron International*

Maltron International existe depuis le début des années 1990. Elle offre une gamme de systèmes de TIE issus de systèmes développés à l'Université de Sheffield (Royaume-Uni) par le groupe de Barber et Brown.

- MK1 - Système sériel à 16 électrodes simple fréquence (50 kHz).
- SAPT - Version miniaturisée du système MK1. De dimensions comparables à une cassette vidéo, ce système est alimenté à batterie et les données sont enregistrées sur mémoire *flash*. Ce système a été développé à l'origine pour étudier l'effet de l'apesanteur sur la distribution de fluides corporels lors de vols paraboliques.
- MK2 - Système à 16 électrodes simple fréquence (20 kHz) comme le MK1, mais effectuant le traitement de signaux avec des processeurs de signaux numériques (en anglais, *Digital Signal Processor* ou DSP) plutôt que des circuits analogiques. Cette version permet l'acquisition de données à la cadence de 25 trames/s.
- MK2.5 - La connexion RS232 permettant la liaison avec l'ordinateur dans la version MK2 a été remplacée par une connexion *Bluetooth*.
- MK3a - Système à 16 électrodes pouvant fonctionner à 8 fréquences comprises entre 9,6 kHz et 1,2 MHz.
- MK3b - Version à 64 électrodes du système MK3a.
- MK3.5 - Système multifréquence à 8 électrodes. Utilise jusqu'à 30 fréquences (non simultanées) programmables entre 2 kHz et 1,6 MHz.

Les systèmes les plus utilisés sont les versions MK1 et SAPT. Le prototype du MK2, le système *Mark II Sheffield* décrit dans (Smith *et al.*, 1995), atteint un SNR de 68 dB à une cadence d'images de 25 trames/s.

2.3.2 *Impedance Medical Technologies*

Impedance Medical Technologies (IMT) commercialise un système semblable à la caméra d'impédance de Henderson et Webster (1978) pour afficher la distribution de conductivité complexe des tissus du sein à différentes fréquences. Le système, illustré à la figure 2.2,

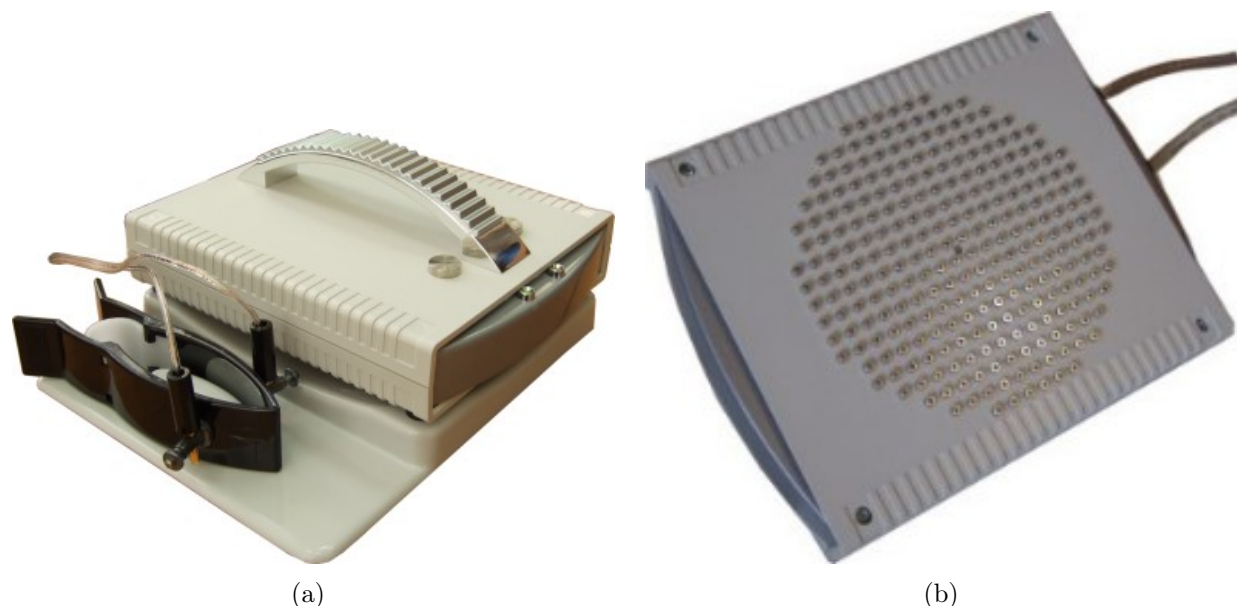


Figure 2.2 Système d'IMT pour le dépistage de cancers du sein. a) UC et électrode de référence. b) Matrice d'électrodes de surface. Ces images sont tirées de <http://medimpedance.com> et sont reproduites avec permission.

comprend une UC, une électrode de référence qu'on place autour d'un poignet de la patiente et une matrice de 256 électrodes qu'on place au dessus du sein à examiner. Les circuits de l'UC appliquent une tension sinusoïdale de fréquence programmable entre une électrode de la matrice et l'électrode de référence, et mesurent le courant qui en résulte. Il s'agit d'un système sériel puisque les électrodes de la matrice sont activées une à la fois.

Le système de IMT est l'aboutissement des prototypes développés par l'Institut de recherche et de l'électronique Radiotechnique de l'Académie des Sciences de Russie à Moscou (Korjnevsky, 2010). À l'origine, seule une projection bidimensionnelle de la conductivité des tissus était affichée. Dans le système actuel, un algorithme est utilisé pour reconstruire des images de conductivité dans des plans situés à différentes profondeurs. Ce système est destiné principalement au dépistage de cancers du sein chez les patientes plus jeunes, pour lesquelles la mammographie classique est moins bien adaptée en raison de la plus grande densité des tissus.

2.3.3 *CareFusion*

CareFusion est une compagnie de technologie médicale spécialisée dans deux secteurs : la réduction des erreurs médicales et la prévention des infections associées aux soins de santé. Elle produit des systèmes de distribution automatisés, des systèmes d'identification de pa-

tients, des produits de surveillance d'infections et des systèmes d'assistance respiratoire. Leur système de TIE, désigné *Goe-MF II*, est destiné principalement au monitoring respiratoire de patients ventilés mécaniquement. Ce système est issu de prototypes développés à l'université de Göttingen en Allemagne.

D'après le mode de classification présenté à la section 2.2, le *Goe-MF II* serait un système sériel, regroupé et simple fréquence. L'UC comprend des circuits de première ligne pour seize électrodes, des multiplexeurs, des convertisseurs analogique numérique (ADC) et numérique analogique (DAC) et un DSP. Le transfert de données à un PC se fait par un port USB 1.0 et un port sériel. Trois cadences d'acquisition sont disponibles : 13, 25 et 44 trames/s. Chaque trame comporte 208 mesures et les images sont représentées par des matrices de 32×32 pixels (Dudykevych *et al.*, 2005).

2.3.4 *Dräger Medical*

Dräger Medical est une division de la multinationale *Drägerwerk AG* dont le siège social est à Lübeck en Allemagne. La division *Dräger Medical* est spécialisée dans le domaine des technologies médicales. En 2006, elle a mis sur le marché un système de TIE désigné *EIT Evaluation Kit 2* qui a été remplacé en 2011 par le système *Dräger PulmoVista 500*. Les deux systèmes utilisent seize électrodes et sont conçus principalement pour le monitoring respiratoire de patients ventilés mécaniquement. Le *Dräger PulmoVista 500* permet l'acquisition de données à la cadence maximale de 50 trames/s.

2.4 Systèmes de TIE développés à l'École Polytechnique de Montréal

L'Institut de génie biomédical (IGB) de l'École Polytechnique de Montréal participe au développement de la TIE depuis 1987. Au moment d'écrire cette revue de littérature, quatre thèses de doctorat et plus de 25 mémoires de maîtrise ont été réalisés par des étudiant(e)s de l'IGB sur divers aspects de cette technique : modélisation des problèmes direct et inverse, algorithmes de reconstruction d'images, systèmes d'acquisition de données, interfaces système-usager, développement de dispositifs de test (fantômes), et études *in vivo*. Les applications de la TIE présentement étudiées sont le monitoring de la ventilation pulmonaire, le dépistage de cancers de la peau, et la localisation de foyers épileptiques. Des projets antérieurs ont porté sur les applications suivantes : le dépistage de cancers du sein, la caractérisation de la vidange gastrique, et la détection d'œdèmes pulmonaires.

Cinq générations de systèmes de TIE ont été développés par l'IGB au rythme d'une génération tous les cinq ans environ. Les caractéristiques des systèmes représentatifs de chaque génération sont décrites aux sections suivantes.

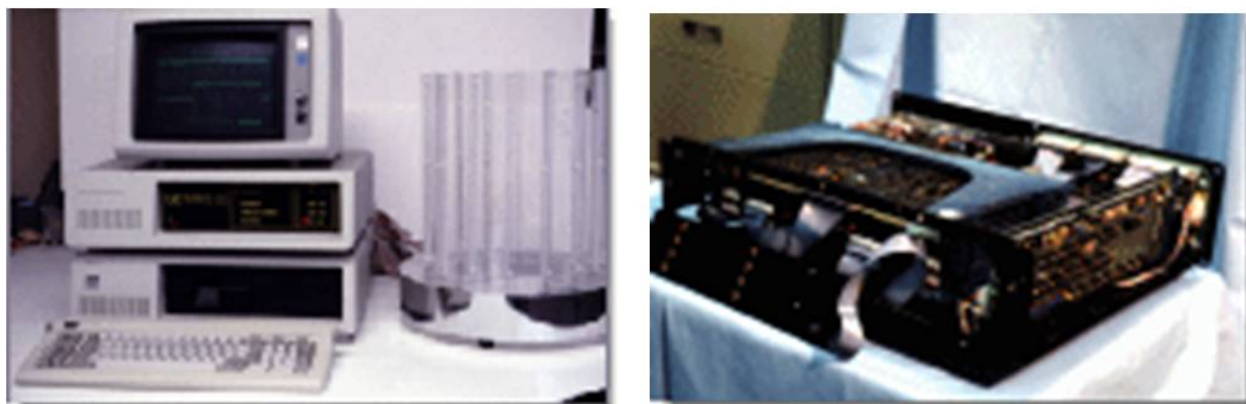


Figure 2.3 Système de TIE de première génération.

2.4.1 Première génération (1987 - 1991)

La figure 2.3 montre le premier système de TIE réalisé par l'IGB. La photo de gauche est une vue d'ensemble du système, incluant un PC et un fantôme physique constitué d'un bassin cylindrique et de 64 électrodes réparties sur quatre plans de seize électrodes. La photo de droite montre l'intérieur du boîtier situé sous l'écran cathodique, qui contient le système de TIE proprement dit. Selon le mode de classification de la section 2.2, il s'agit d'un système semi-parallèle, regroupé et simple fréquence. Il comprend les modules suivants :

- Un générateur de signal constitué d'une mémoire morte (EPROM), d'un DAC et d'un compteur binaire activé par une horloge programmable. La fréquence du signal sinusoïdal qui est produit, appelé *porteuse de référence*, peut être choisie parmi 64 valeurs comprises entre 800 Hz et 30 kHz.
- Une source de courant flottante, *i.e* entièrement isolée du reste du système. Cette source est reliée à deux multiplexeurs à une entrée et seize sorties, qui peuvent être connectées à 16 ou à 32 électrodes. Le signal sinusoïdal qui contrôle la source est isolé par un transformateur large bande, les bits d'adresse des multiplexeurs sont isolés par des optocoupleurs et l'alimentation DC du circuit est produite par un convertisseur statique. Ce circuit offre une grande flexibilité pour le choix des électrodes qui appliquent le courant d'excitation.
- Seize démodulateurs en quadrature de phase réalisés par 32 redresseurs synchrones analogiques répartis sur deux cartes. Ces redresseurs sont des amplificateurs dont le gain prend deux valeurs : $+1 \text{ V/V}$ et -1 V/V , selon l'état d'un signal logique. Seize redresseurs sont contrôlés par une onde carrée en phase avec la porteuse de référence et les seize autres par une onde carrée déphasée de 90 degrés. Chaque redresseur synchrone est

précédé d'un amplificateur d'instrumentation et suivi d'un filtre passe-bas du deuxième ordre. Deux ADC de 10 bits, un par carte, complètent la chaîne de démodulation. Les entrées des amplificateurs d'instrumentation associés aux redresseurs peuvent être connectées à 16 ou 32 électrodes.

- Une UC comprenant un DSP (*TMS 32010, Texas Instruments*) fonctionnant à 20 MHz, une mémoire statique de 8 kilooctets pour le programme du DSP, une mémoire de 512 kilooctets pour les données et un port sériel isolé optiquement pour les communications avec le PC.

Ce système a uniquement été utilisé pour des essais sur des fantômes. Aucun essai *in vivo* n'a été fait malgré que la barrière d'isolation du système respectait les normes de sécurité pour équipements médicaux. L'article de Guardo *et al.* (1991) décrit une série d'expériences ayant pour but de vérifier expérimentalement certaines caractéristiques de la TIE prédites par modélisation. Par exemple, en utilisant comme cibles des sphères de plastique (non conductrices) immergées dans une solution de NaCl contenue dans le bassin cylindrique illustré à la figure 2.3, on a pu étudier comment le contraste dans les images varie en fonction du volume de la cible, de sa position radiale et de sa position verticale relativement au plan des électrodes de mesure.

2.4.2 Deuxième génération (1992 - 1996)

Le deuxième système de TIE réalisé par l'IGB est du type semi-parallèle, semi-distribué et simple fréquence. La figure 2.4 montre trois modules développés pour ce système. Dans le sens horaire, à partir du haut : 1) l'UC du système, 2) un des huit modules contenant les circuits d'interface aux électrodes, et 3) une carte de communication par fibre optique conçue pour s'insérer dans le bus du PC. Les paragraphes suivants décrivent les principales différences entre le premier et le deuxième système.

- La barrière d'isolation hybride a été remplacée par une barrière d'isolation numérique réalisée par une paire de fibres optiques. Ceci a permis d'augmenter le débit de données entre l'UC et le PC de 32 à 120 kilobauds. De plus, les fibres optiques permettent de placer le PC jusqu'à 30 m du système de TIE. Ceci améliore le SNR en réduisant le couplage d'interférence électromagnétique générée par le PC et l'écran cathodique.
- L'UC a été améliorée : la fréquence d'opération du DSP est passée de 20 à 40 MHz et la capacité de la mémoire dynamique servant à stocker les données est passée de 512 kilooctets à 64 megaoctets.
- La source de courant flottante a été remplacée par des circuits réalisant soit une source de courant, un puits de courant ou un circuit ouvert selon l'état de 2 bits. Quatre de ces pilotes de courant, de même que quatre canaux de démodulation et un ADC de 12 bits

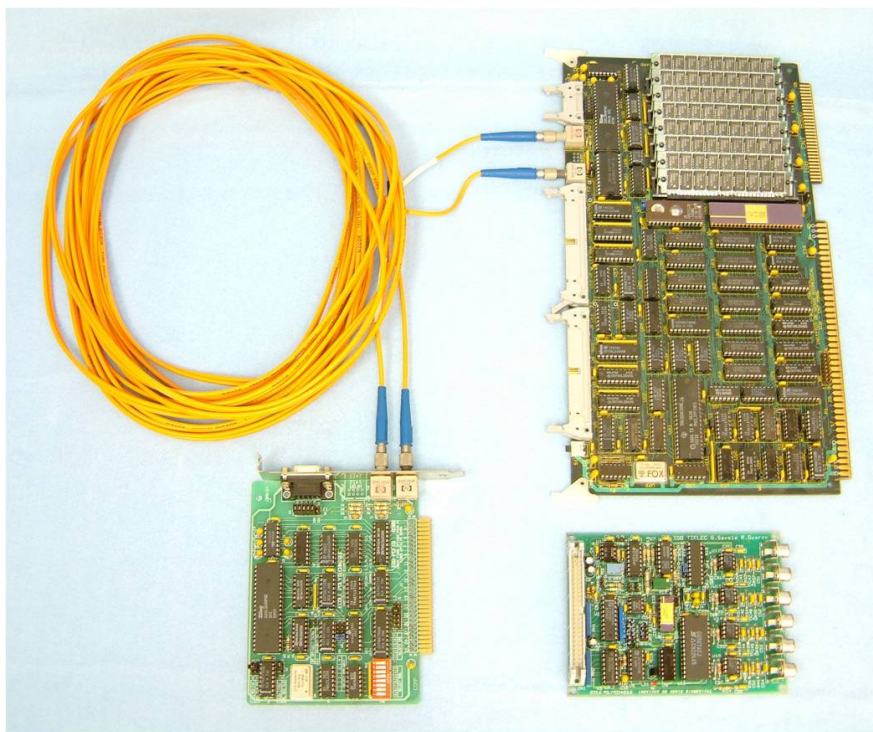


Figure 2.4 Système de TIE de deuxième génération.

ont été regroupés sur des modules qui desservent quatre électrodes. Un maximum de huit modules peut être relié à l'UC par un bus formé d'un câble plat de 40 conducteurs.

- Les redresseurs synchrones ont été remplacés par des multiplicateurs analogiques, plus précis. La plage de fréquences pour la porteuse de référence a été augmentée à 100 kHz et sa résolution améliorée.
- Deux modes d'acquisition de données ont été implantés : le mode continu où les données acquises sont directement transmises au PC et enregistrées sur disque, et le mode différé où les données sont stockées dans la mémoire de l'UC puis transmises au PC. Pour un système de seize électrodes, générant 208 mesures par trame, ces modes permettent l'acquisition de données aux cadences maximales de 8 et 25 trames/s respectivement.

Ce système a permis à l'IGB de réaliser ses premières images de TIE *in vivo*. Il a été utilisé dans divers projets : 1) le développement de nouveaux algorithmes de reconstruction d'images (Adler et Guardo, 1994; Adler *et al.*, 1996; Adler et Guardo, 1996), 2) des études de la ventilation et de la perfusion pulmonaire sur des animaux de laboratoire (Adler, 1995; Adler *et al.*, 1995, 1996; Adler et Guardo, 1996; Adler *et al.*, 1997, 1998), et 3) la caractérisation de la vidange gastrique sur des volontaires (Trudelle, 1995).

2.4.3 Troisième génération (1997 - 2001)

La photo de gauche à la figure 1.1 montre un de trois systèmes de TIE développés par l'IGB à la fin des années 1990. Cette troisième génération marque des changements importants dans la conception des systèmes :

- La configuration semi-parallèle est délaissée en faveur d'une configuration sérielle. Ce changement est motivé par la difficulté d'uniformiser les performances de multiples canaux de mesure sans devoir recourir à des procédures de calibration. Les démodulateurs analogiques multiples sont remplacés par un seul canal de mesure utilisant la technique de conversion numérique par abaissement (*digital down-conversion*).
- Les circuits servant à générer la porteuse de référence (mémoire morte, DAC, compteur, etc.) sont remplacés par un synthétiseur numérique direct intégré sur une puce. Ceci permet de programmer la fréquence de la porteuse sur une plus grande plage avec une résolution inférieure à 1 Hz.
- L'interface de communication basée sur un port sériel asynchrone couplé à des fibres optiques est abandonnée, malgré que ces dernières constituent une barrière d'isolation quasi-idéale. Pour la remplacer, on développe des cartes qui s'insèrent dans le PC et donnent directement accès aux bus d'adresses et de données du PC. Ceci augmente considérablement le débit de données, préalablement limité à 120 kilobauds pour la carte de communication par fibres optiques. Dans le système illustré à la figure 1.1, la carte qu'on insère dans le PC contient la presque totalité de l'UC du système de TIE ; seule la barrière d'isolation se trouve dans un boîtier externe.
- Le concept d'électrodes actives (EA) est développé. Dans une EA, tous les circuits d'interface à une électrode (*i.e.* le pilote de courant, le préamplificateur et des portes linéaires) sont associés à un microprocesseur qui détermine le rôle que ces circuits doivent jouer à chaque phase du processus d'acquisition de données.
- Des prototypes d'une ceinture d'électrodes actives sont réalisés. Il s'agit de petites cartes électroniques directement connectées à des électrodes Ag/AgCl jetables, éliminant ainsi les câbles d'électrodes. Bien que cette approche améliore le SNR, la solution n'est pas retenue pour des raisons d'ergonomie et de confort pour les patients. On opte plutôt pour des MEA constitués de seize EA logés dans un petit boîtier qu'on place près du patient pour minimiser la longueur des câbles d'électrodes.
- Le logiciel d'exploitation des systèmes est grandement amélioré. L'interface système-usager se fait maintenant en mode graphique et les images de TIE sont reconstruites et affichées en temps réel (Gagnon, 2003).

Le système montré dans la photo de gauche à la figure 1.1 a été utilisé pour une étude *in vivo* visant à développer un modèle paramétrique de la relation entre les variations totales

de conductivité thoracique obtenues par TIE et les variations de volume d'air pulmonaire obtenues en intégrant le débit d'air mesuré avec un spiromètre. L'étude portait sur 26 sujets normaux (14 hommes et 12 femmes) et a permis de vérifier l'influence de sept paramètres anthropométriques (sexe, âge, poids, taille, circonférence thoracique au niveau de la vertèbre T10 et deux mesures de l'épaisseur des plis cutanés), de l'amplitude respiratoire (normale et grande) et de la position des sujets pendant l'enregistrement (debout, assis, incliné, couché). Les résultats de l'étude ont été publiés par Coulombe (2003) et Coulombe *et al.* (2005).

2.4.4 Quatrième génération (2002 - 2006)

La photo de droite à la figure 1.1 montre le système TIE4-USB, représentant la quatrième génération de systèmes de TIE développés par l'IGB. L'UC de ce système est décrite à la section 2.5. Nous décrivons ici les principales améliorations qui ont été apportées en définissant cette nouvelle génération :

- Amélioration de la connectivité à l'ordinateur hôte. Les systèmes de deuxième et troisième génération nécessitaient l'insertion d'une carte spéciale dans le PC. Ces cartes étaient conçues pour le standard ISA (*Industry Standard Architecture*). L'abandon du bus ISA par l'industrie des PC au début des années 2000 a rendu ces systèmes désuets. L'émergence du *Universal Serial Bus* (USB) comme standard d'interconnexion de périphériques aux ordinateurs personnels a motivé l'IGB à adopter l'USB comme interface de communication dans ses systèmes de TIE.
- Amélioration de la portabilité des systèmes. Les photos de la figure 1.1 sont éloquentes à ce sujet. Une valise matelassée, comme celles utilisées pour les instruments électroniques, permet de transporter facilement le système TIE4-USB en dehors du laboratoire, par exemple, pour des études sur des patients hospitalisés.
- Interchangeabilité des MEA. Un standard interne a été établi pour l'interface entre le MEA et l'UC des systèmes. Ce standard porte sur quatre éléments : a) les caractéristiques des porteuses servant à mesurer l'impédance de tissus, b) les caractéristiques des signaux numériques par lesquels l'UC communique avec le MEA, b) le protocole de communication et d) les caractéristiques des alimentations DC du MEA. Un code d'identification est inscrit dans la mémoire morte des microcontrôleurs de chaque MEA construit. Le logiciel d'exploitation du système de TIE interroge le MEA pour obtenir ce code et déterminer la fonction exacte du MEA, sa génération et sa configuration. De cette façon, le logiciel peut ajuster l'interface graphique et activer les fonctions de traitement de signaux qui sont requis par le MEA.

L'interchangeabilité des MEA a été utilisée dans deux projets de maîtrise portant sur la TIE tridimensionnelle (TIE-3D) (Forest, 2005) et la TIE par courants de Foucault (TIE-CF)

(Tanguay, 2004; Tanguay *et al.*, 2007). Dans le deux cas, on a réalisé des périphériques qui apparaissent à l'UC comme un MEA mais qui sont en fait des modules de traitement des signaux provenant ou allant à des MEA conventionnels. Pour la TIE-3D, le périphérique est un multiplexeur qui permet d'utiliser quatre MEA conventionnels pour acquérir des données avec 64 électrodes réparties sur quatre plans. Pour la TIE-CF, le périphérique dirige la porteuse de référence soit à l'entrée d'un MEA conventionnel ou bien à un amplificateur de puissance relié à tour de rôle à huit bobines. Ces bobines créent un champ magnétique variant dans le temps qui induit dans les tissus le courant d'excitation nécessaire aux mesures d'impédance. On peut ainsi choisir de faire de la TIE conventionnelle ou de la TIE par courants de Foucault à partir de l'interface usager.

Les publications suivantes décrivent d'autres projets réalisés avec le système TIE4-USB (Gagnon, 2003; Maurice, 2005; Nassiri, 2005; Hartinger, 2006; Hartinger *et al.*, 2006, 2007, 2009).

2.4.5 Cinquième génération

Deux systèmes sont considéré comme faisant partie de la cinquième génération : un système multifréquence et le système TIE5-USB 2.0 décrit dans ce mémoire de maîtrise.

Le système multifréquence a été développé dans le cadre d'un projet de grande envergure visant à réaliser un système non invasif de détection d'œdèmes pulmonaires chez des patients en soins intensifs. Ce système est décrit en détail dans la thèse de Robitaille (2007) et dans un article de revue (Robitaille *et al.*, 2009).

Le développement du système TIE5-USB 2.0 a commencé en 2002 par la réalisation d'un prototype désigné TIE4-USB-i (Dazé, 2004). La différence avec les systèmes des générations antérieures est l'adoption d'une approche intégrée, par laquelle le traitement numérique des signaux de TIE est fait par des modules réalisés dans un FPGA, plutôt que par un ensemble de puces spécialisées. Précisons que les circuits imprimés de l'UC des systèmes TIE4-USB-i et TIE5-USB 2.0 sont différents. Ce dernier comporte plusieurs améliorations, notamment le remplacement du microcontrôleur USB 1.0 par un microcontrôleur USB 2.0.

2.5 UC du système TIE4-USB

Nous revenons brièvement sur le système TIE4-USB parce que nous utiliserons au chapitre 4 de ce mémoire des critères de performance mesurés sur ce système pour jauger les progrès réalisés en développant le système TIE5-USB 2.0. Le schéma-bloc de l'UC du système TIE4-USB est présenté à la figure 2.5. Les informations suivantes complètent ce schéma-bloc :

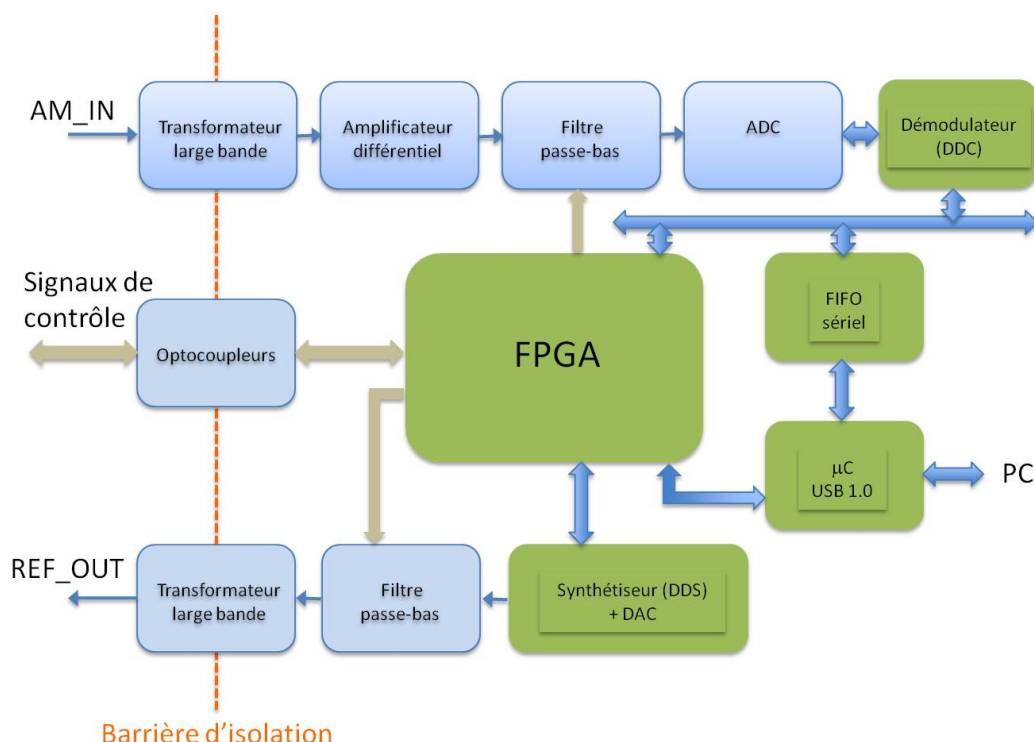


Figure 2.5 Schéma-bloc de l'UC du système TIE4-USB.

- L'interface au MEA se trouve à gauche de la barrière d'isolation. Le signal AM_IN est la porteuse de mesures et REF_OUT est la porteuse de référence.
- Le FPGA est utilisé uniquement pour programmer et contrôler les puces périphériques.
- La porteuse de référence est générée par une puce de DDS (*Direct Digital Synthesizer*). Un DAC de 10 bits est intégré à cette puce.
- La porteuse de mesures est démodulée par une puce de DDC (*Digital Down Converter*).
- La communication avec le PC s'effectue par un port USB 1.0. L'interface entre le DDC et le microcontrôleur USB nécessite un FIFO à entrée sérielle et sortie parallèle.

Quatre exemplaires du système TIE4-USB ont été construits pour permettre la réalisation parallèle de plusieurs projets de maîtrise dans les années 2002 à 2007. Le fait que ces systèmes sont toujours opérationnels en 2011 est indicatif de la qualité du design. Toutefois, on ne peut envisager développer de nouvelles applications de la TIE avec ces systèmes pour la simple raison que cinq composants-clés (représentés en vert dans le schéma-bloc) ne sont plus fabriqués. Aux objectifs spécifiques de notre projet, définis à la section 1.6, s'ajoute donc celui de faire du système TIE5-USB 2.0 une plate-forme de développement ouverte et puissante, mais aussi résistante à la menace perpétuelle de l'obsolescence des composants.

CHAPITRE 3

MÉTHODES

Ce chapitre décrit le système d'acquisition de données de TIE et d'EEG qui a été développé durant notre maîtrise. Le chapitre comprend trois sections. La première section donne une description globale du système dans le but de nous faciliter par la suite l'explication du fonctionnement de circuits plus complexes. Ainsi, cette section contient une brève description du MEA réalisé dans un projet connexe (Jéhanne-Lacasse, 2011). La deuxième section porte entièrement sur l'UC du système. La réalisation de ce module étant l'objectif principal de notre projet de maîtrise, nous en donnons une description détaillée. La troisième section présente les logiciels que nous avons développés pour vérifier le fonctionnement de l'UC et pour mesurer ses performances.

3.1 Description globale du système

Le système d'acquisition de données de TIE et d'EEG comprend deux unités : un MEA et une UC. Ces modules apparaissent respectivement au centre et à droite de la figure 3.1. Le MEA contient les circuits d'interface à 24 électrodes qu'on dispose sur la tête du sujet pour enregistrer les EEG et pour mesurer les impédances qui serviront à produire des images de TIE. L'UC contient les circuits suivants : 1) un synthétiseur numérique pour générer le signal qui contrôle le courant appliqué par les électrodes, 2) un démodulateur en quadrature de phase pour démoduler les potentiels captés par les électrodes, 3) des circuits pour synchroniser l'acquisition des deux types de données, et 4) un microcontrôleur USB 2.0 pour gérer les communications avec un ordinateur. Celui-ci exécute le programme d'interface graphique par lequel l'utilisateur contrôle le système, reçoit les données que lui transmet l'UC, les enregistre sur disque, reconstruit les images de TIE et affiche ces images ainsi que les EEG.

Le chronogramme à la figure 3.2 illustre la façon dont le système acquiert les données de TIE et d'EEG au moyen des mêmes électrodes. Des périodes d'acquisition d'une milliseconde sont divisées en deux phases, T_{TIE} et T_{EEG} , réservées respectivement au traitement des signaux de TIE et d'EEG. Durant T_{TIE} , les circuits de TIE sont actifs et le système effectue une mesure d'impédance. On prévient la saturation des canaux d'EEG pendant la phase T_{TIE} en réduisant leur gain par un facteur 100 au moyen d'étages commandés numériquement.

Lorsque la phase d'acquisition T_{EEG} débute, les circuits de TIE sont désactivés afin qu'aucun courant ne soit appliqué par les électrodes. Le gain des canaux d'EEG est alors remis

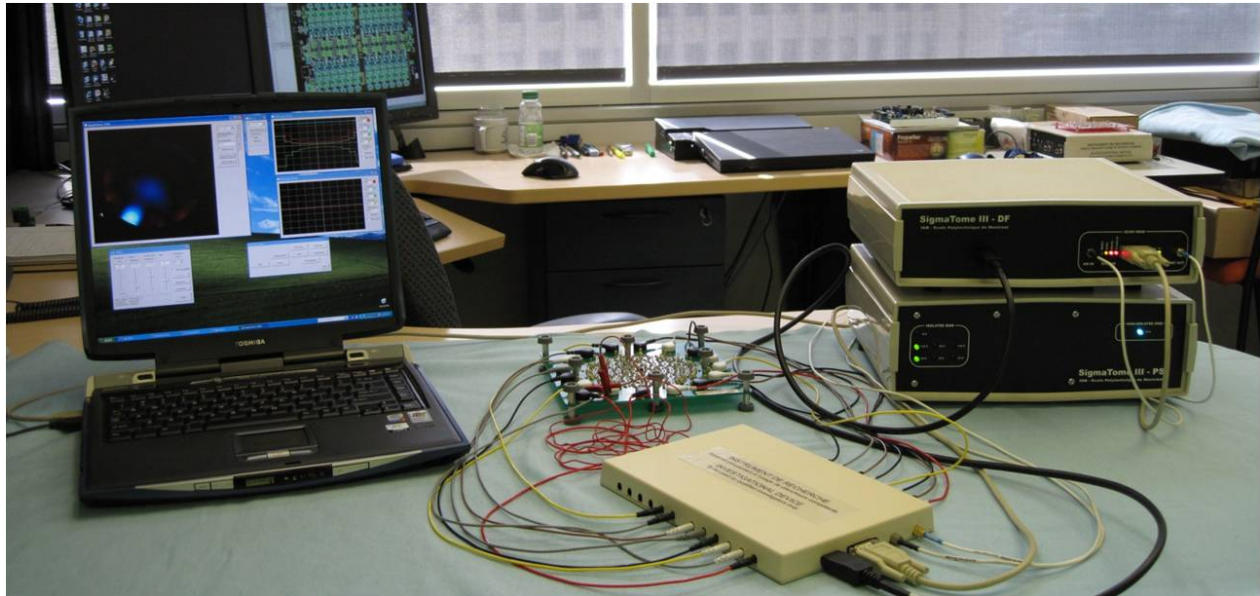


Figure 3.1 Système d'acquisition de données de TIE et d'EEG.

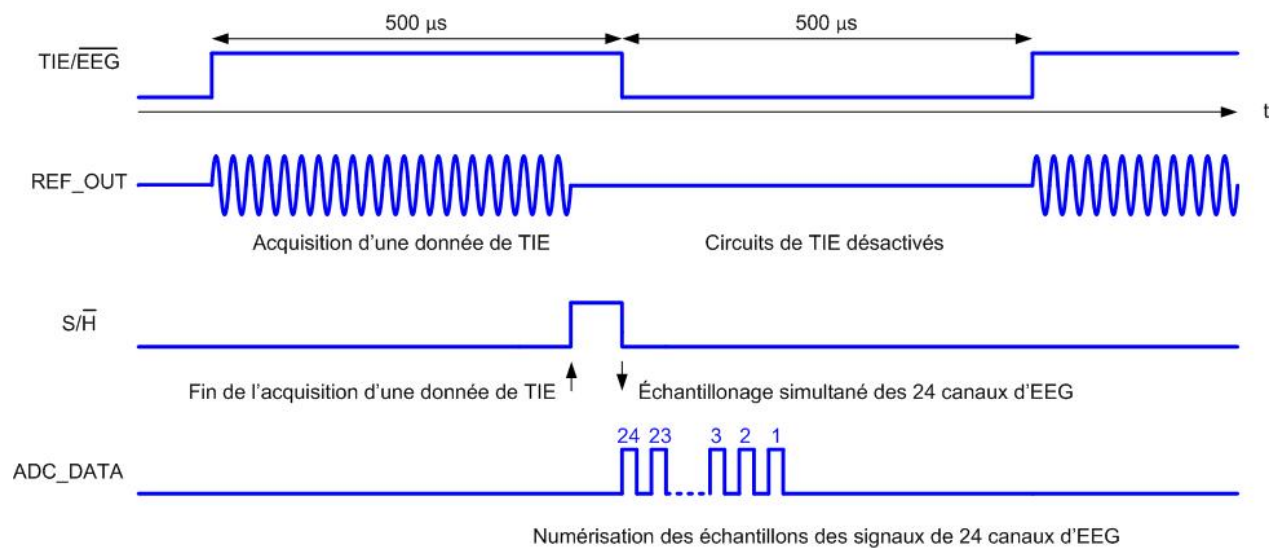


Figure 3.2 Chronogramme d'acquisition de données de TIE et d'EEG.

à sa valeur normale (généralement, 10 000 V/V) et, après un court délai de stabilisation, les sorties des 24 canaux sont échantillonnées simultanément. Puis, un ADC numérise ces échantillons. Cette séquence est répétée 250 fois pour chaque trame de TIE. On obtient ainsi des images de TIE à la cadence de 4 trames/s, tandis que chacun des 24 canaux d'EEG est échantillonné à 1 kHz. Les paramètres du chronogramme sont programmables et l'utilisateur peut choisir d'autres modes de fonctionnement, incluant l'acquisition exclusive de données de TIE ou d'EEG.

3.1.1 Unité centrale

L'UC du système comprend deux boîtiers interreliés pour former un appareil mesurant $31 \times 30 \times 24$ cm. Le boîtier du haut contient l'électronique de l'UC, réalisée par le circuit imprimé représenté à la figure 3.3. Le boîtier du bas contient des blocs d'alimentation isolés qui fournissent les tensions DC. Le MEA est conçu pour être placé près du sujet afin de minimiser la longueur des câbles d'électrodes. L'UC est généralement placée au chevet du patient. Les deux modules sont interconnectés par quatre câbles d'environ 2 m. Deux câbles coaxiaux conduisent les porteuses de référence et de mesures de TIE. Un câble multiconducteur transfère les signaux de contrôle et les tensions DC qui alimentent les circuits du MEA. Un autre câble multiconducteur conduit quatre signaux numériques qui encodent les données d'EEG.

La figure 3.4 présente un schéma-bloc simplifié de l'UC du système. Les signaux portés par les câbles décrits ci-dessus apparaissent à gauche du schéma. Ces signaux franchissent d'abord une barrière d'isolation dont le rôle et la réalisation sont décrits plus bas. Les signaux passent ensuite par des circuits de conditionnement et de conversion. On y retrouve notamment un ADC qui numérise la porteuse de mesures de TIE et un DAC qui produit la porteuse de référence à partir de données générées par un synthétiseur numérique direct. Le composant central de l'UC est un réseau de portes programmables (FPGA) de grande capacité. Ce FPGA est programmé pour effectuer toutes les opérations de traitement numérique nécessaires au fonctionnement du système. Les principales fonctions réalisées sont : 1) la synthèse de la porteuse de référence de TIE, 2) la démodulation de la porteuse de mesures de TIE, 3) la synchronisation de l'acquisition des données de TIE et d'EEG, 4) la réception des données d'EEG et 5) la gestion des communications avec le PC. Les circuits utilisés pour réaliser ces fonctions, à la fois ceux internes au FPGA et ceux externes sont décrits en détail à la section 3.2.

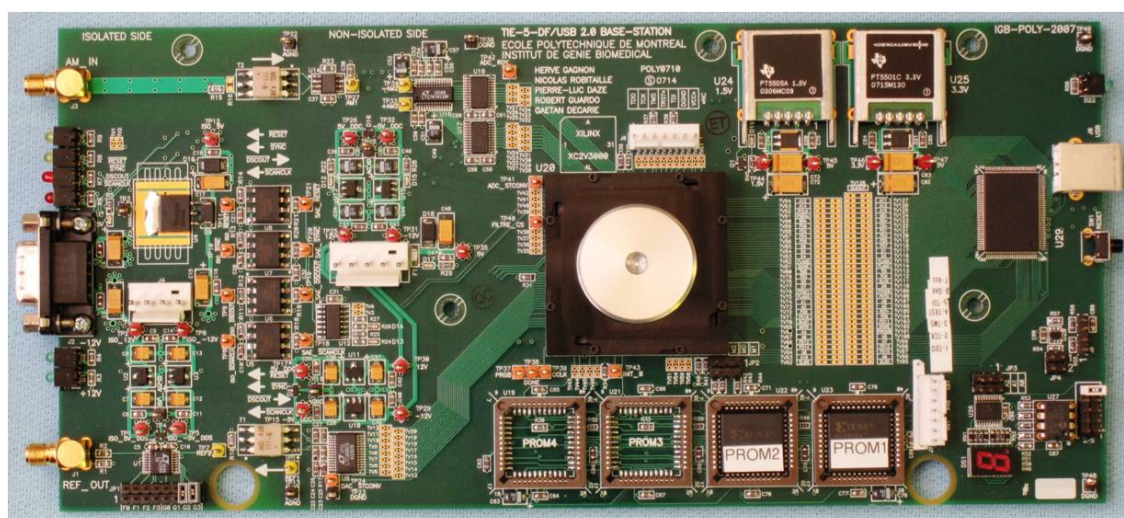


Figure 3.3 Vue du dessus du circuit imprimé de l'UC.

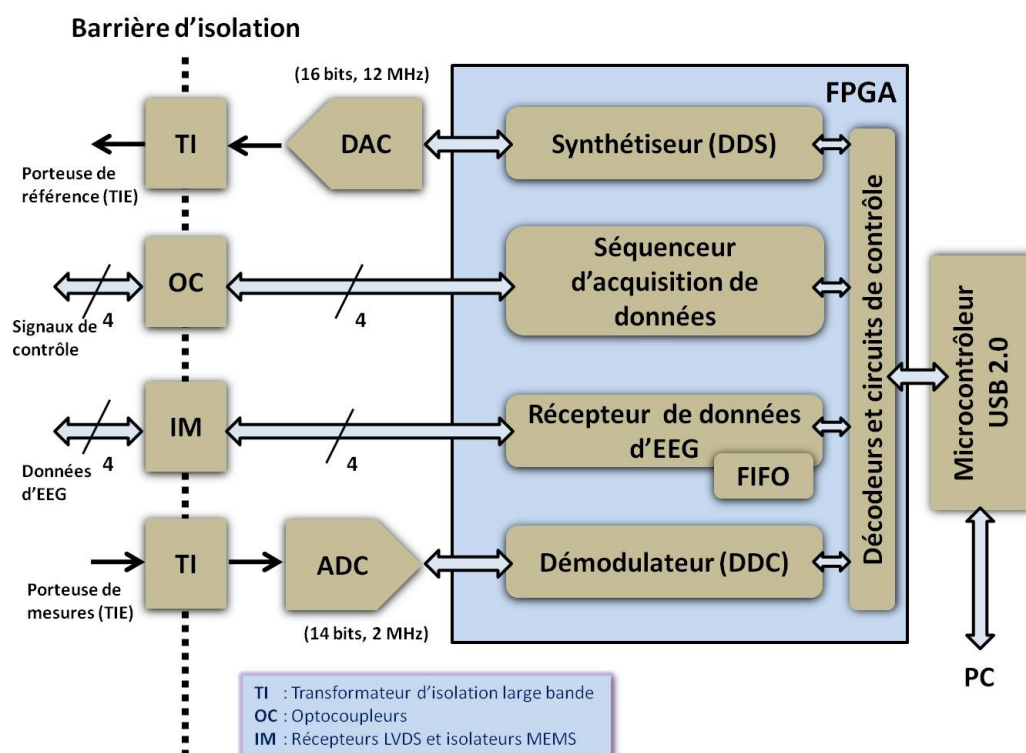


Figure 3.4 Schéma-bloc de l'UC du système.

3.1.2 Barrière d'isolation

La barrière d'isolation sert à créer une rupture galvanique entre les circuits qui sont directement reliés au patient (via les électrodes) et les circuits qui sont reliés au secteur par des connexions externes (par exemple, une connexion USB à un ordinateur). Cette barrière est souvent l'élément central des dispositifs utilisés dans les appareils médicaux pour assurer la sécurité du patient en cas de défaillance des composants électroniques. Dans notre système, la barrière d'isolation est située sur le circuit imprimé de l'UC et consiste en une région de 7 mm qui n'est traversée par aucun conducteur sur les six couches de la carte. Afin de transmettre les signaux d'un côté à l'autre de cette barrière, on utilise trois dispositifs d'isolation différents. Les porteuses de référence et de mesures de TIE, qui sont des signaux analogiques de fréquence intermédiaire (10 à 150 kHz), sont isolées au moyen de transformateurs large bande. Les quatre signaux numériques pour le contrôle du MEA, dont la fréquence de commutation ne dépasse pas 10 kHz, sont isolées par des optocoupleurs. Enfin, on utilise des coupleurs numériques basés sur une technologie MEMS pour les quatre signaux qui encodent les données d'EEG. Ces signaux ont des fréquences de commutation de l'ordre de 10 MHz et nécessitent donc des isolateurs plus rapides que les optocoupleurs. Pour être efficace, la barrière d'isolation doit s'étendre aux alimentations DC. Pour cela, nous utilisons deux blocs d'alimentation distincts, l'un pour les circuits du MEA et l'autre pour les circuits de l'UC. Il s'agit de blocs d'alimentation de qualité médicale, conçus pour satisfaire aux normes de sécurité pour les équipements biomédicaux (e.g. norme IEC-60601).

3.1.3 Module d'électrodes actives

La figure 3.5 présente le schéma-bloc du MEA. Afin de simplifier le schéma, les 24 circuits d'interface aux électrodes sont représentés par des blocs identifiés *Électrode active* et numérotés E1 à E24. Une description de ces circuits sera donnée plus loin. Les flèches bidirectionnelles à gauche de chaque bloc EA symbolisent les connecteurs d'électrodes. Le bloc *Circuits Auxiliaires* représente les circuits qui génèrent le signal de référence WCT (*Wilson Central Terminal*) et le signal d'asservissement RLD (*Right Leg Drive*). Les circuits auxiliaires nécessitent trois électrodes supplémentaires (RL, LA et RA).

L'interconnexion des 24 circuits d'électrodes actives (EA), des circuits auxiliaires et des circuits d'interface à l'UC s'effectue par deux bus, un numérique et un autre analogique. Le bus numérique comprend neuf signaux, dont quatre sont produits par un séquenceur réalisé dans le FPGA et cinq autres sont générés localement. Le bus analogique comprend cinq signaux : R, A+, A-, E et WCT. Le signal R est la porteuse de référence qui contrôle le courant appliqué par les électrodes lors des mesures d'impédance. Les signaux A+ et A- sont

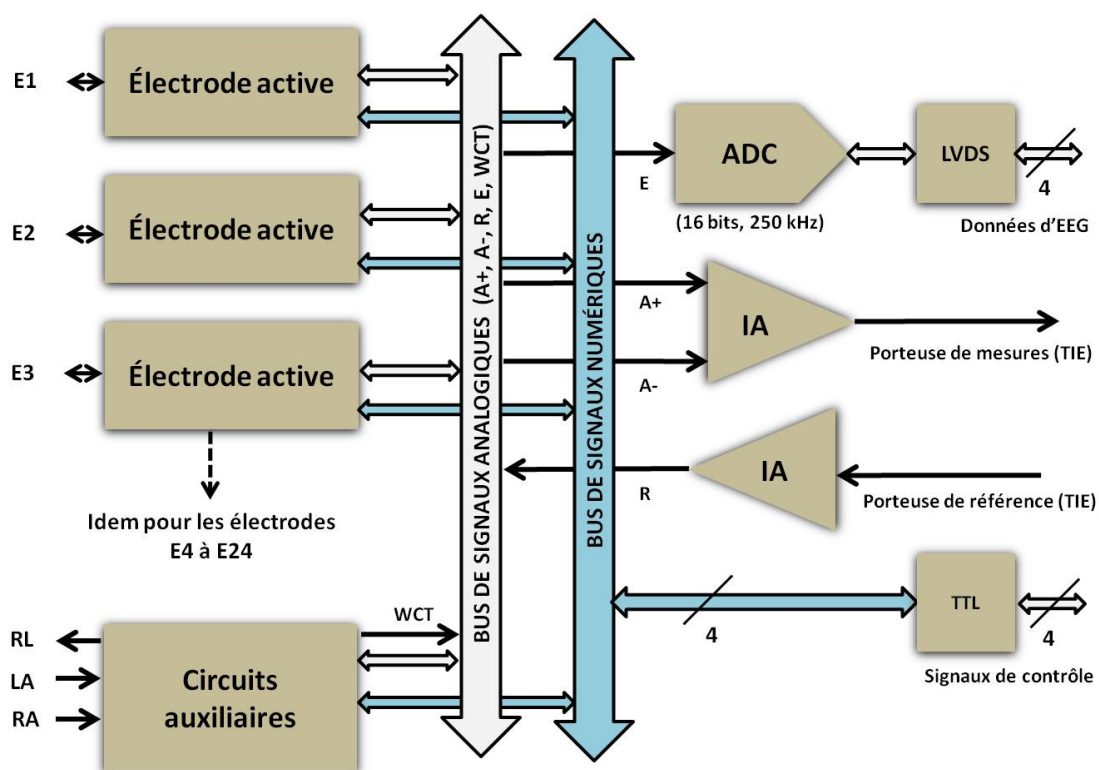


Figure 3.5 Shéma-bloc du MEA.

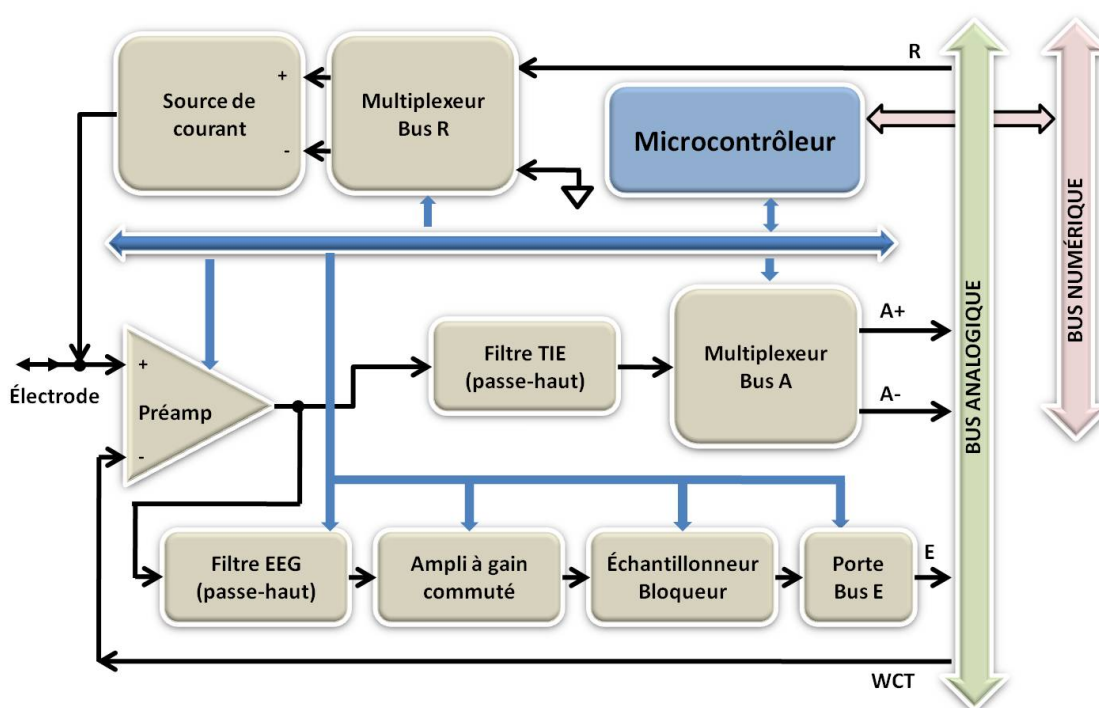


Figure 3.6 Schéma-bloc d'une électrode active.

des porteuses modulées en amplitude et en phase qui proviennent des deux EA désignées à un instant donné de la séquence d'acquisition pour mesurer la différence de potentiel produite par le passage du courant dans les tissus du corps. Le signal identifié *porteuse de mesures* est la différence entre A+ et A- produite par un amplificateur d'instrumentation large bande (IA). Cette porteuse est transmise à l'UC où elle est numérisée et démodulée pour obtenir les données de TIE. La ligne E du bus analogique est utilisée pour transmettre à un ADC des échantillons du signal de sortie des 24 canaux d'EEG. Enfin, la ligne WCT conduit un signal de référence aux entrées inverseuses des préamplificateurs. Ce signal de référence est une approximation du potentiel mode commun du corps

La figure 3.6 montre les circuits d'une électrode active. On peut regrouper ces circuits en trois entités : 1) le pilote de courant de TIE, 2) la chaîne de conditionnement du signal de TIE, et 3) la chaîne de conditionnement de l'EEG.

3.1.4 Pilotes de courant de TIE

Les pilotes de courant de TIE (en anglais, *EIT current drivers*) de chaque circuit d'électrode active comprennent une source de courant contrôlée par une tension (en anglais, *voltage-controlled current source* ou VCCS) et un multiplexeur. Les entrées du multiplexeur sont la porteuse de référence de TIE (le signal R du bus analogique) et la masse analogique. Les sorties sont les entrées différentielles de la VCCS. Pendant l'acquisition de données de TIE le microcontrôleur modifie, selon une séquence prédéterminée, le mode de fonctionnement du pilote de courant pour qu'il agisse en tant que : a) source de courant, b) puits de courant, et c) circuit ouvert. Le mode source de courant est réalisé en connectant l'entrée + de la VCCS au signal R et l'entrée - de la VCCS à la masse. Le mode puits de courant est obtenu en inversant ces connexions. Le mode circuit ouvert est obtenu en déconnectant le signal R dès son entrée dans le multiplexeur et en connectant les deux entrées de la VCCS à la masse. Durant l'acquisition de données d'EEG (la phase T_{EEG}), tous les pilotes de courant sont en mode circuit ouvert.

3.1.5 Chaîne de conditionnement du signal de TIE

La chaîne de conditionnement du signal de TIE commence au connecteur d'électrode et se termine aux lignes A+ et A- du bus analogique. Le premier étage est un amplificateur d'instrumentation à gain programmable (désigné *Préamp*) qui soustrait du signal capté par l'électrode la tension de référence WCT. Le gain de tension du préamplificateur alterne entre 10 V/V durant la phase T_{EEG} et 1 V/V durant la phase T_{TIE} . Le préamplificateur est suivi d'un filtre passe-haut du premier ordre dont la fréquence de coupure est 1 kHz. Ce filtre

élimine les composantes basses fréquences qui sont sans intérêt dans cette application de la TIE. Le dernier étage est un multiplexeur à une entrée et deux sorties. Comme pour le pilote de courant de TIE, le microcontrôleur modifie le fonctionnement de cette chaîne de circuits selon une séquence prédéterminée pour qu'elle tienne les rôles suivants : a) suiveur, b) inverseur et c) circuit ouvert. Le mode suiveur est obtenu en connectant la sortie du filtre passe-haut à la ligne A+ du bus analogique et le mode inverseur en connectant la sortie du filtre à la ligne A-. Aucune connexion n'est faite aux lignes A+ et A- lorsqu'on est en mode circuit ouvert. Pendant l'acquisition de données de TIE, une électrode active fonctionnera en suiveur, une autre en inverseur et les 22 autres en circuit ouvert. Ainsi, les lignes A+ et A- portent en tout temps les signaux de TIE captés par 2 des 24 électrodes. La différence entre ces signaux est obtenue par un amplificateur d'instrumentation large bande dont les entrées sont reliées aux lignes A+ et A-. Le signal à la sortie de cet amplificateur est la porteuse de mesures de TIE qui est acheminée à l'UC par un câble coaxial.

3.1.6 Chaîne de conditionnement de l'EEG

La chaîne de conditionnement de l'EEG commence au connecteur d'électrode et se termine à la ligne E du bus analogique. Le premier étage de la chaîne est l'amplificateur d'instrumentation (*Préamp*) utilisé par la chaîne de conditionnement du signal de TIE. Comme mentionné plus haut, le gain de tension du préamplificateur alterne entre 10 V/V durant la phase T_{EEG} et 1 V/V durant la phase T_{TIE} afin de maintenir les deux chaînes dans leur plage de fonctionnement linéaire. Le second étage est un filtre passe-haut du premier ordre dont la fréquence de coupure ($f_c = 0,5$ Hz) correspond au début de la bande passante d'intérêt pour l'EEG. Ce filtre élimine la composante DC qui provient du potentiel de polarisation de l'électrode. Un bit du microcontrôleur commande une porte analogique qui permet de court-circuiter le condensateur du filtre passe-haut afin de rétablir rapidement la chaîne de conditionnement après l'apparition d'une surtension à son entrée (par exemple, à la suite d'un artéfact de mouvement). Le troisième étage est un amplificateur inverseur dont le gain est commuté entre 10 V/V durant T_{EEG} et 0,1 V/V durant T_{TIE} . Le quatrième étage est un amplificateur échantillonneur/bloqueur (en anglais, *sample-and-hold amplifier*) dont le gain est fixé à 100 V/V. Un bit du bus numérique est relié à tous les échantillonneurs/bloqueurs du MEA, ce qui permet d'échantillonner simultanément les 24 canaux d'EEG. Le dernier étage de la chaîne est un réseau de portes analogiques qui permet au microcontrôleur de connecter la sortie de l'échantillonneur/bloqueur à la ligne E du bus analogique. Celle-ci est reliée à l'entrée d'un ADC de 16 bits qui numérise les échantillons des 24 canaux d'EEG et transmet les données à l'UC.

La figure 3.7 montre les deux côtés du circuit imprimé de dix couches qui a été réalisé

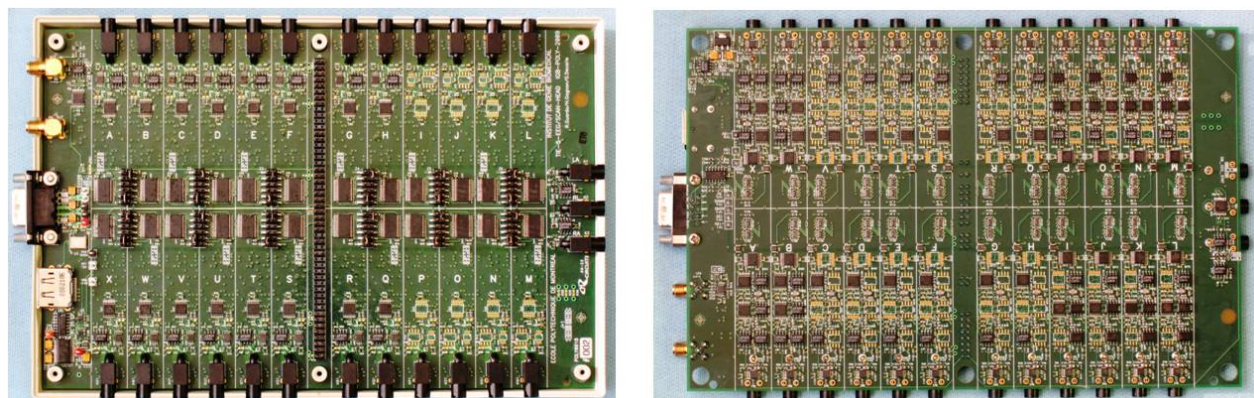


Figure 3.7 Vues des deux faces du circuit imprimé du MEA.

pour le MEA. Les dimensions hors-tout du module, incluant le boîtier, sont $20 \times 15 \times 1,5$ cm. Précisons en terminant que l'architecture modulaire du MEA permet d'appliquer un courant entre n'importe quelle paire d'électrodes et de mesurer par n'importe quelle autre paire d'électrodes la différence de potentiel que produit ce courant en circulant dans les tissus du corps. Avec 24 électrodes on peut ainsi mesurer près de 25 000 transimpédances différentes. Toutefois, il y a une interdépendance entre ces mesures. Un sous-ensemble de 100 à 300 mesures, selon l'application, suffit pour la reconstruction d'images de TIE. Étant donné que l'objectif initial de ce projet est la localisation de foyers épileptiques, il serait avantageux de répartir les 24 électrodes sur la tête de façon à inclure dans un sous-ensemble l'une des configurations standards utilisées en clinique pour l'enregistrement d'EEG. Par exemple, la configuration connue sous l'appellation *Système international 10-20*.

3.2 Description de l'UC du système

Cette section décrit en détail la réalisation de l'UC du système d'acquisition de données de TIE et d'EEG. Cette section ainsi que la section suivante, qui décrit les logiciels de test, constituent le corps principal du mémoire, dans la mesure où ces réalisations ont nécessité près de 75 % du temps consacré au projet de maîtrise. L'autre 25 % du temps a été investi pour valider et caractériser le système.

Pour faciliter la description de l'UC du système, nous avons choisi de la subdiviser en sept modules représentés à la figure 3.8, comme suit :

- Le synthétiseur de la porteuse de référence.
- Le démodulateur de la porteuse de mesures.
- L'interface au module d'électrodes actives.

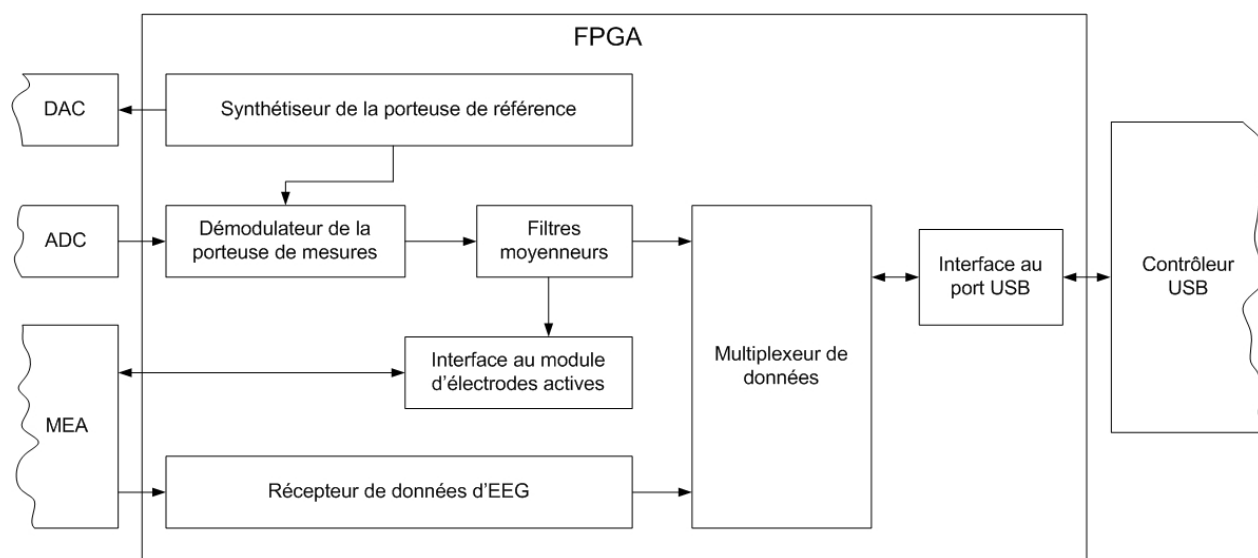


Figure 3.8 Schéma-bloc des sept modules qui constituent l'UC.

- Le récepteur de données d'EEG.
- Les filtres moyenneurs.
- Le multiplexeur de données.
- L'interface au port USB.

La description des modules comprend, en général, quatre sous-sections. Premièrement, une présentation du principe de fonctionnement du module. Deuxièmement, la façon dont le module a été réalisé dans le FPGA. Troisièmement, la description des circuits connexes au module. Enfin, la description des registres qui permettent de modifier, à partir de l'interface graphique, certains paramètres qui règlent le fonctionnement du module.

Pour la réalisation des modules, nous avons utilisé, lorsque cela était possible, des blocs fonctionnels appelés *cœurs IP* (en anglais, *IP Cores*) qui font partie de l'environnement de développement *Xilinx ISE 10.1*. Les cœurs IP sont des modules de librairie qui ont été développés et testés par d'autres programmeurs. Ils sont généralement accompagnés d'une documentation exhaustive et d'outils logiciels pour aider l'utilisateur à les adapter à ses besoins. La plupart des modules du système ont pu être réalisés avec des cœurs IP assortis de circuits d'interface que nous avons programmés en VHDL. Quelques modules ont été entièrement programmés en VHDL.

3.2.1 Synthétiseur de la porteuse de référence

La synthèse numérique directe (en anglais, *Direct Digital Synthesis* ou DDS) consiste à générer directement un signal périodique à partir d'échantillons stockés dans une mémoire. Nous utiliserons dorénavant l'abréviation DDS pour désigner l'ensemble des circuits qui génèrent la porteuse de référence utilisée pour l'acquisition de données de TIE.

Principes de fonctionnement d'un DDS

La figure 3.9 illustre la configuration de base d'un DDS. Le circuit comprend un accumulateur, formé d'un additionneur (Σ) et d'un registre, une mémoire morte (ROM) et un DAC. Sur cette figure $\Delta\Phi$ représente l'incrément de phase, codé sur f bits, Φ est la phase instantanée dont les φ bits les plus significatifs servent d'adresse à la mémoire, et f_{CLK} est la fréquence de l'horloge qui contrôle l'accumulateur.

Supposons que la mémoire contienne 2^φ échantillons représentant un cycle complet du signal périodique à générer, alors la fréquence du signal de sortie sera :

$$f_{\text{OUT}} = f_{\text{CLK}} \frac{\Delta\Phi}{2^\varphi} \quad (3.1)$$

Le terme 2^φ au dénominateur vient de ce que la phase instantanée à la sortie de l'accumulateur reprend la même valeur après 2^φ cycles d'horloge.

Si l'incrément de phase est de 1 LSB, il faut 2^φ cycles d'horloge (f_{CLK}) pour parcourir une période complète du signal, ce qui produit une fréquence de sortie de :

$$f_{\text{OUT, MIN}} = \frac{f_{\text{CLK}}}{2^\varphi} \quad (3.2)$$

Pour un incrément de phase de plus d'un LSB, toutes les valeurs de la mémoire ROM ne seront pas considérées lors de la synthèse d'un cycle du signal. La fréquence de sortie s'exprime

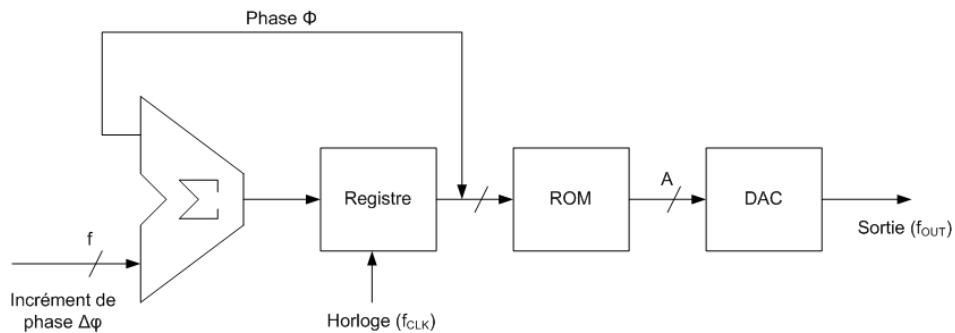


Figure 3.9 Schéma-bloc d'un DDS élémentaire.

alors par l'équation 3.1. La fréquence maximale que le système peut générer correspond à deux échantillons par cycle (critère de Nyquist), ce qui donne :

$$f_{\text{OUT, MAX}} = \frac{f_{\text{CLK}}}{2} \quad (3.3)$$

Pour éviter d'utiliser une mémoire ROM de trop grande capacité, on exploite les symétries du signal à générer. Par exemple, pour une sinusoïde, on utilisera une mémoire ROM qui contient uniquement les échantillons d'un quart de cycle. Les deux MSB de Φ indiquent alors le quadrant dans lequel l'échantillon actuel se situe. Des circuits logiques, opérant sur les autres bits d'adresse de la mémoire ROM et sur la valeur lue de celle-ci, utiliseront ces deux bits pour transmettre au DAC soit : a) la valeur lue de la mémoire, b) son complément-à-deux (valeur négative), c) sa valeur miroir ou d) le complément-à-deux de la valeur miroir.

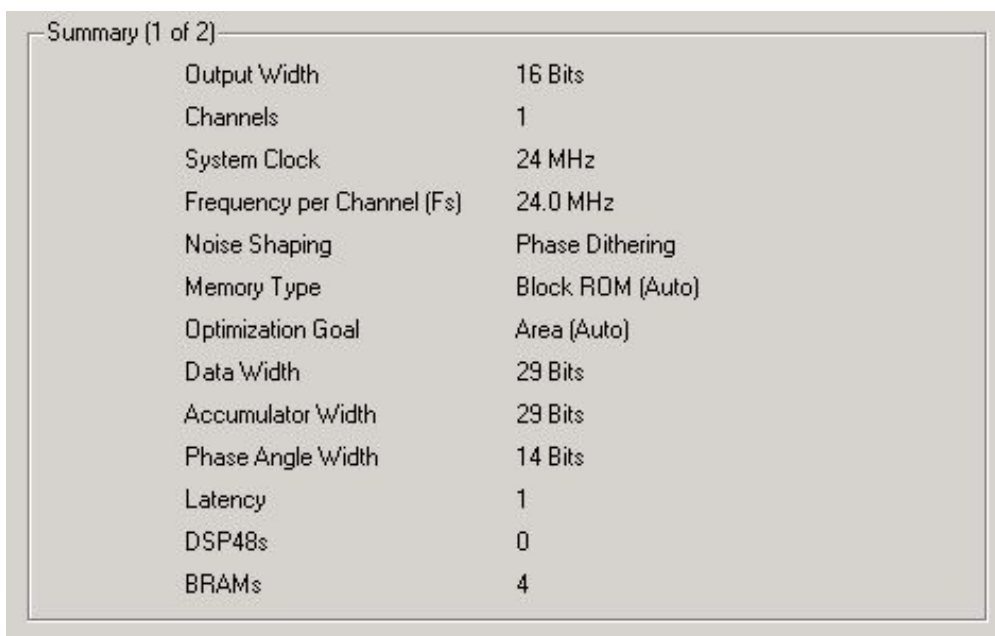
La résolution en fréquence Δf_{OUT} est déterminée par la taille de la mémoire ROM (2^p) et par la fréquence d'horloge (f_{CLK}). Par exemple, si la mémoire contient 16 384 échantillons représentant un quart de cycle de sinus et que la fréquence de l'horloge est 24 MHz, alors la résolution en fréquence sera de 366,22 Hz. La résolution en amplitude est déterminée par la taille (nombre de bits) des échantillons stockés dans la mémoire ROM et par les caractéristiques du DAC. Par exemple, si les échantillons sont codés sur 16 bits et que le DAC a aussi une résolution de 16 bits (ou plus) avec une plage dynamique de 1 V à la sortie, alors la résolution en amplitude sera de 15,26 μV .

Pour une pulsation constante ω , la dérivée de la phase est constante grâce au processus d'accumulation de la phase. La linéarité de la progression de la phase en fonction du temps dépend essentiellement de la stabilité de l'horloge, f_{CLK} , qui contrôle l'accumulateur de phase.

Réalisation du DDS dans le FPGA

Le module DDS a été réalisé par un cœur IP configuré par le programme *Core Generator* de l'environnement *Xilinx ISE 10.1*. Les paramètres suivants ont été fixés : a) la taille du bus de données à la sortie du DDS (16 bits), b) le nombre de synthétiseurs à réaliser (1 canal), c) la fréquence de l'horloge maîtresse (24 MHz), d) le type de correction à appliquer aux données générées et e) certains critères d'optimisation (par exemple, minimiser les ressources utilisées par le module ou minimiser la latence des données, etc.).

Quatre options étaient offertes pour le type de correction à appliquer aux données : bruitage de la phase (*Phase Dithering*), interpolation par série de Taylor (*Taylor Series Corrected*), aucune correction (*none*), et automatique (*auto*). Nous avons opté pour la correction par bruitage de phase après des essais des quatre options. Cette forme de correction consiste à ajouter à la phase instantanée (Φ) un bruit blanc de faible amplitude qui augmente la



Output Width	16 Bits
Channels	1
System Clock	24 MHz
Frequency per Channel (Fs)	24.0 MHz
Noise Shaping	Phase Dithering
Memory Type	Block ROM (Auto)
Optimization Goal	Area (Auto)
Data Width	29 Bits
Accumulator Width	29 Bits
Phase Angle Width	14 Bits
Latency	1
DSP48s	0
BRAMs	4

Figure 3.10 Résultat de la compilation du cœur IP qui réalise le DDS.

probabilité d'utiliser tous les échantillons du signal stockés dans la mémoire ROM. Sans ce bruitage de la phase, on obtiendrait pour certaines valeurs de $\Delta\Phi$ un signal de sortie dont chaque cycle est constitué de la même séquence d'échantillons. Le spectre d'un tel signal comporte des harmoniques plus ou moins fortes du signal qu'on désire synthétiser. Ces harmoniques réduisent la pureté spectrale du signal, une qualité importante pour la porteuse de référence d'un système de TIE. Nous verrons à la section 4.2 comment cette caractéristique est mesurée par la plage dynamique exempte de parasites (en anglais, *Spurious Free Dynamic Range* ou SFDR).

La figure 3.10 montre le rapport de compilation du cœur IP qui réalise le DDS. On y trouve le nombre de bits requis pour l'accumulateur de phase (29 bits) et pour la variable contenant la phase instantanée (14 bits). Cette dernière indique la taille de la mémoire interne utilisée pour réaliser la ROM ($2^{14} = 16\,384$ mots de 16 bits). La latence du DDS est aussi indiquée : un cycle d'horloge de 24 MHz. En simulant ce DDS à l'aide d'un outil de *Xilinx*, on a obtenu un SFDR théorique de 96 dBm.

Circuits connexes au DDS

La figure 3.11 montre le schéma-bloc des circuits externes connexes au DDS. Le bus de données du DDS est relié aux entrées d'un DAC de type LTC1668 (*Linear Technology*). Il s'agit d'un DAC de 16 bits permettant une fréquence maximale d'écriture de 50 MHz. Nous

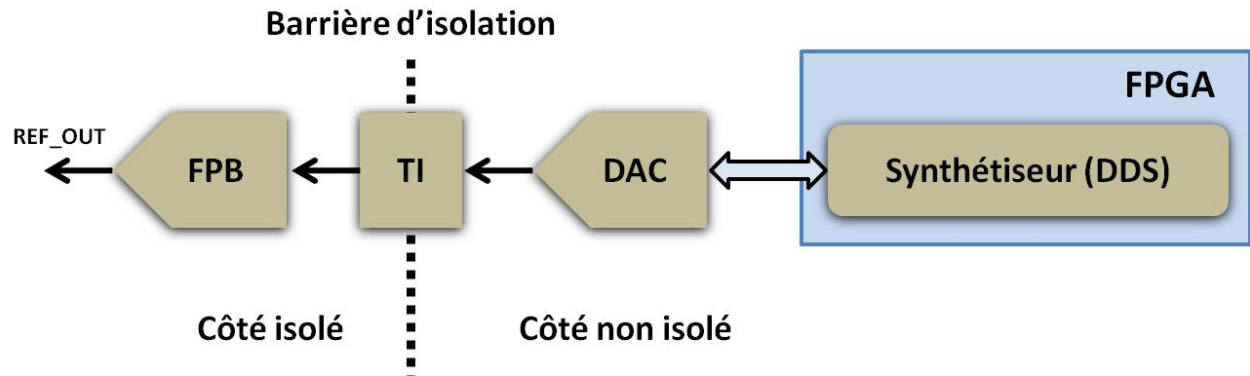


Figure 3.11 Circuits connexes au DDS externes au FPGA.

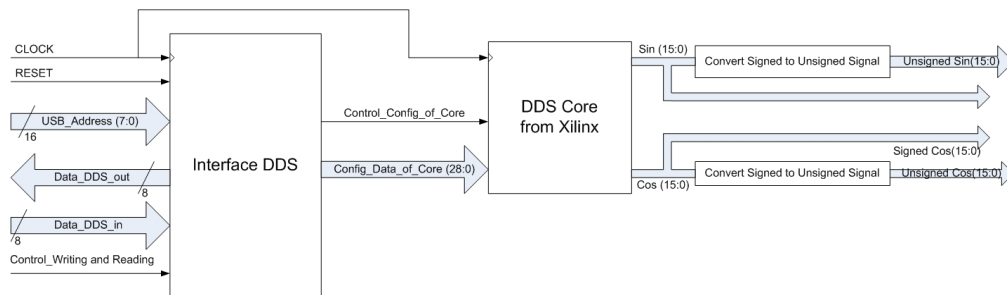


Figure 3.12 Circuits connexes au DDS internes au FPGA.

l'utilisons à 24 MHz, la fréquence de l'horloge maîtresse du FPGA. Le circuit de sortie de ce DAC est constitué de deux sources de courant complémentaires. Ces sorties sont reliées directement au primaire d'un transformateur d'isolation (TI) de type TT1-6 (*Mini Circuits*) qui assure le transfert de la porteuse de référence au côté isolé de la carte. Ce transformateur a des enroulements symétriques avec prises médianes. Celle du primaire est reliée à la masse pour assurer un chemin DC aux courants de sortie du DAC. Une résistance de $50\ \Omega$ est placée au secondaire. Le courant crête des sorties du DAC étant fixé à 20 mA, cette résistance produit un signal de 1 V crête à l'entrée du filtre passe-bas (FPB) réalisé par un LTC1564 (*Linear Technology*). Cette puce comprend un filtre passe-bas du huitième ordre et un amplificateur à gain programmable. La fréquence de coupure du filtre est programmable entre 10 et 150 kHz par incrément de 10 kHz. Le gain de l'amplificateur est programmable de 1 à 15 V/V par pas de 1 V/V. Un registre de 8 bits permet de programmer la fréquence de coupure (4 bits) et le gain (4 bits). Dans notre circuit, ces paramètres sont fixés par des cavaliers (*jumpers*), étant donné que le contrôle par le FPGA aurait requis huit optocoupleurs. Le signal de sortie du LTC1564 est relié à un connecteur SMA, à partir duquel la porteuse de référence (REF_OUT) est acheminée au MEA par un câble coaxial.

Plusieurs facteurs ont été considérés lors du choix du DAC. Parmi les plus importants a été le SFDR. Selon la fiche technique du LTC1668, ce DAC peut produire un signal sinusoïdal de 1 MHz avec un SFDR de 85 dBm lorsque la fréquence d'écriture est de 25 MHz. Ces conditions sont un peu différentes de celles de notre système (la fréquence de la porteuse de référence est comprise entre 10 et 150 kHz) mais c'était le meilleur estimé dont nous disposions. Il y aura donc une diminution du SFDR du signal synthétisé (relativement au SFDR théorique de 96 dBm obtenue par simulation) dès la conversion au domaine analogique.

La figure 3.12 montre le schéma-bloc de circuits connexes au DDS réalisés à l'intérieur du FPGA. Le cœur IP du DDS est au centre du schéma. Ce module génère les données pour un sinus et un cosinus codées en binaire signé (*two's complement binary*). Toutefois, le DAC requiert des données codées en binaire non signé (*straight binary*). La conversion de format est faite par les deux circuits représentées à droite du schéma. Les données du sinus et du cosinus codées en binaire signé sont requises pour le démodulateur de la porteuse de mesures qui sera décrit à la section 3.2.2. Le circuit représenté à gauche du schéma consiste en une interface entre le DDS et les bus d'adresse et de données du microcontrôleur USB. Un seul registre contrôle le DDS. Celui-ci contient l'incrément de phase $\Delta\Phi$ de 29 bits qui détermine la fréquence de la porteuse de référence.

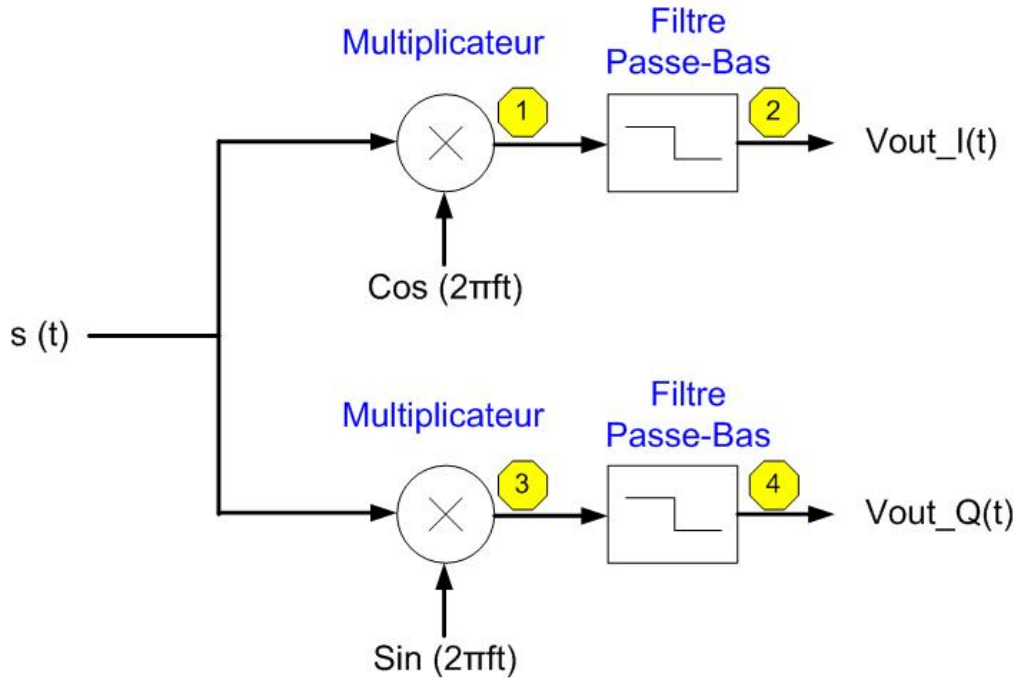


Figure 3.13 Schéma-bloc d'un DDC élémentaire.

3.2.2 Démodulateur de la porteuse de mesures

L'information nécessaire à la reconstruction d'images de TIE se trouve dans l'amplitude et la phase relative de la porteuse de mesures de TIE que le MEA transmet à l'UC (c.f. figure 3.5). Pour extraire cette information, la porteuse de mesures est numérisée et traitée par un module appelé *convertisseur numérique par abaissement* réalisé à l'intérieur du FPGA. Nous utiliserons l'abréviation DDC (du terme anglais *Digital Down Converter*) pour désigner ce module.

Principes de fonctionnement d'un DDC

La figure 3.13 montre le schéma-bloc d'un DDC élémentaire. Le signal à démoduler $s(t)$ est multiplié par une sinusoïde de même fréquence et en phase avec la porteuse de référence. Puisque la multiplication de deux signaux dans le domaine du temps est équivalente à une convolution des spectres de ces signaux, le spectre du produit comporte un terme centré autour de 0 Hz et un terme centré autour du double de la fréquence de la porteuse de référence. Ce second terme est éliminé par un filtre passe-bas à la sortie du multiplicateur. Le terme spectral centré autour de 0 Hz est la composante réelle (en phase) du signal $s(t)$. La composante en quadrature de phase est obtenue de la même façon mais le signal à démoduler est multiplié par une sinusoïde déphasée de 90 degrés.

Une démonstration du procédé de démodulation synchrone est donnée ci-dessous. On suppose que le signal d'entrée $s(t)$ est une sinusoïde de fréquence f dont l'amplitude $m(t)$ et la phase $\theta(t)$ sont fonction du temps.

$$\begin{aligned} s(t) &= m(t) \sin(2\pi ft + \theta(t)) \\ s(t) &= m(t) \sin(\theta(t)) \cos(2\pi ft) + m(t) \cos(\theta(t)) \sin(2\pi ft) \end{aligned} \quad (3.4)$$

Ce signal peut être représenté par la somme d'une composante en phase $m_I(t)$ et d'une composante en quadrature $m_Q(t)$.

$$\begin{aligned} s(t) &= m_I(t) \cos(2\pi ft) + m_Q(t) \sin(2\pi ft) \\ &\text{avec} \\ m_I(t) &= m(t) \sin(\theta(t)) \quad \text{et} \quad m_Q(t) = m(t) \cos(\theta(t)) \end{aligned} \quad (3.5)$$

L'équation du signal au point 1 du circuit de la figure 3.13 est :

$$\begin{aligned} s(t) &= m_I(t) \cos^2(2\pi ft) + m_Q(t) \sin(2\pi ft) \cos(2\pi ft) \\ &= m_I(t) \left(\frac{1 + \cos(2\pi(2f)t)}{2} \right) + m_Q(t) \left(\frac{\sin(2\pi(2f)t)}{2} \right) \end{aligned} \quad (3.6)$$

En supposant un filtre passe-bas idéal de fréquence de coupure inférieure à $2f$, les composantes du signal autour de $2f$ sont éliminées et on obtient l'équation suivante au point 2 du circuit :

$$V_{\text{out_I}}(t) = \frac{m_I(t)}{2} = \frac{m(t) \sin(\theta(t))}{2} \quad (3.7)$$

Par un raisonnement analogue, on obtient l'équation suivante au point 3 du circuit :

$$m_I(t) \left(\frac{\sin(2\pi(2f)t)}{2} \right) + m_Q(t) \left(\frac{1 - \cos(2\pi(2f)t)}{2} \right) \quad (3.8)$$

et au point 4 du circuit, l'équation suivante :

$$V_{\text{out_Q}}(t) = \frac{m_Q(t)}{2} = \frac{m(t) \cos(\theta(t))}{2} \quad (3.9)$$

Avec les signaux $V_{\text{out_I}}$ et $V_{\text{out_Q}}$, on peut déterminer la fonction $m(t)$ qui module la porteuse de référence et la fonction $\theta(t)$ qui représente le déphasage du signal modulé par rapport à la porteuse de référence. Les fonctions $m(t)$ et $\theta(t)$ sont utilisées dans la reconstruction d'images de TIE. Comme la distinction entre les composantes en phase et en quadrature

de phase est basée sur le synchronisme entre le signal mesuré et la porteuse de référence, il est primordial que le déphasage entre la porteuse de référence utilisée par le DDC et celle utilisée par les sources de courant demeure constant.

Réalisation du DDC dans le FPGA

Les deux multiplicateurs du DDC ont été réalisés par des cœurs IP de *Xilinx* configurés à l'aide du programme *Core Generator*. Pour la configuration, on doit choisir plusieurs paramètres, dont le nombre de bits aux entrées et à la sortie du multiplicateur (ici, 16 et 32 bits respectivement) et l'utilisation ou non d'une horloge (fonctionnement en mode synchrone ou asynchrone). Le mode synchrone utilise moins de ressources du FPGA mais implique un délai entre les données d'entrée et de sortie. Nous avons choisi le mode asynchrone. La multiplication est alors réalisée en logique combinatoire, et le produit est disponible presque instantanément à la sortie du multiplicateur.

Les deux filtres passe-bas dans la figure 3.13 sont des filtres à réponse impulsionnelle finie (en anglais, *finite impulse response filters*, ou FIR). Ils ont aussi été réalisés avec des cœurs IP de *Xilinx*. Leur configuration sera décrite plus loin, après une brève introduction aux filtres numériques.

Filtres FIR

Un filtre numérique est un élément qui modifie le spectre d'un signal par des opérations mathématiques sur ses échantillons. En général, on vise à atténuer des composantes spectrales non désirées, tout en laissant inchangées d'autres composantes. Contrairement aux filtres analogiques, réalisés à l'aide de composantes passives et/ou actives, les filtres numériques sont réalisés par des circuits intégrés programmables tels des FPGA, des microprocesseurs ou des DSP. Un filtre numérique peut être défini par une équation aux différences. Dans le domaine temporel (discret), la forme générale d'un filtre numérique est donnée par l'équation suivante :

$$y[n] = \sum_{k=0}^N b_k x[n-k] - \sum_{k=1}^M a_k y[n-k]$$

$$y[n] = b_0 x[n] + b_1 x[n-1] + b_2 x[n-2] + \cdots + b_N x[n-N] \\ - a_1 y[n-1] - a_2 y[n-2] + \cdots + a_M y[n-M] \quad (3.10)$$

La transformée en Z permet de définir un filtre numérique dans le domaine fréquentiel

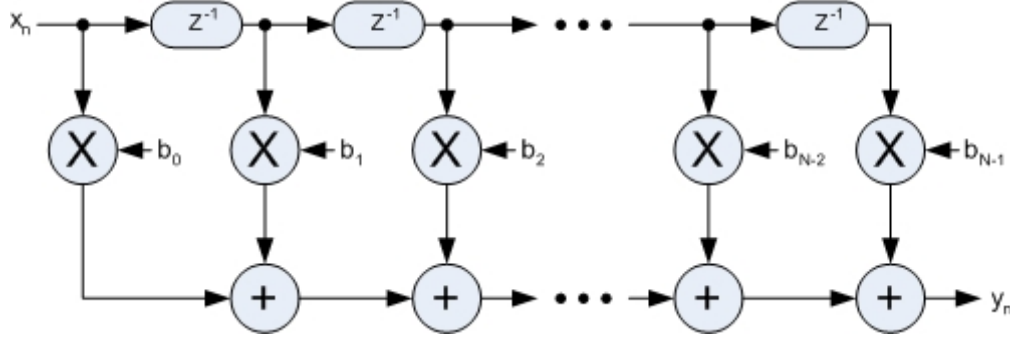


Figure 3.14 Structure logique d'un filtre FIR.

par l'équation suivante :

$$H(z) = \frac{Y(z)}{X(z)} = \frac{\sum_{k=0}^N b_k z^{-k}}{\sum_{k=0}^M a_k z^{-k}}$$

$$H(z) = \frac{b_0 + b_1 z^{-1} + b_2 z^{-2} + \dots + b_N z^{-N}}{1 + a_1 z^{-1} + a_2 z^{-2} + \dots + a_M z^{-M}} \quad (3.11)$$

Le type de filtre réalisé (passe-bas, passe-haut ou passe-bande) est déterminé par le choix des coefficients.

Il existe deux grandes familles de filtres numériques : les filtres FIR (*finite impulse response*) et IIR (*infinite impulse response*). Les filtres FIR ont une réponse impulsionnelle qui devient nulle après un certain nombre d'échantillons. Ils sont en général non récursifs¹, *i.e.* que leur sortie dépend uniquement du signal d'entrée. Ainsi, tous les coefficients a de l'équation 3.10 sont nuls. La figure 3.14 montre le schéma d'un filtre FIR. Chaque bloc z^{-1} est un élément de mémoire contenant un échantillon passé du signal d'entrée. Les contributions des échantillons du signal d'entrée sont pondérées par les coefficients b_1, b_2, \dots, b_N . La sortie du filtre est la somme des produits.

Les filtres IIR ont une réponse impulsionnelle qui, théoriquement, s'étend jusqu'à l'infini. Ce type de filtre est récursif, *i.e.* que leur sortie dépend à la fois des échantillons du signal d'entrée et des échantillons du signal de sortie. Les filtres IIR sont utilisés pour réaliser des équivalents des filtres analogiques classiques, tels que les filtres de Butterworth, de Tchebychev, de Bessel ou elliptiques.

Les filtres FIR utilisés pour le DDC sont paramétrables lors de la configuration des cœurs IP. Nous avons prévu qu'ils le soient aussi en cours d'utilisation, mais cette option n'était pas entièrement réalisée au moment de rédiger ce mémoire. Étant donné l'importance de

1. Certains filtres récursifs à coefficients entiers sont de type FIR.

ces filtres dans le processus de démodulation, on pourra ainsi ajuster dynamiquement les caractéristiques des filtres pour optimiser le SNR quelles que soient les conditions d'opération du système. Les deux filtres du DDC sont identiques afin de traiter pareillement les données en phase et en quadrature de phase.

La figure 3.15 résume la configuration choisie pour le cœur IP des FIR. Parmi les paramètres choisis à la configuration on retrouve : la fréquence d'horloge pour les opérations de filtrage (24 MHz) et la fréquence d'échantillonnage du signal d'entrée, fixée à 2 MHz. Ces deux paramètres déterminent la latence du FIR. On a également fixé la largeur du bus de données d'entrée (32 bits), le nombre de coefficients b utilisés (78 coefficients) et leur taille (9 bits). Ces coefficients sont lus d'un fichier et écrits dans une mémoire associée au filtre.

Après chargement des coefficients, le programme de simulation affiche la réponse en fréquence du filtre. La figure 3.16 montre la réponse en fréquence obtenue avec des coefficients calculés à l'aide d'un programme écrit en Matlab. Ce sont les coefficients par défaut utilisés au démarrage du système. Ils pourront éventuellement être changés pendant le fonctionnement du système par des contrôles de l'interface graphique.

L'axe des X du graphique est la fréquence normalisée, *i.e.* relative à la fréquence de Nyquist qui est de 1 MHz dans ce cas-ci. Le filtre présente une atténuation de plus de 50 dB entre le lobe principal et les lobes secondaires. Le premier zéro se trouve à 10 kHz. Rappelons que le signal d'entrée du démodulateur est une porteuse multiplexée : son amplitude et sa phase varient au fur et à mesure que le MEA réalise la séquence de mesures d'impédance. La fréquence de multiplexage dépend de la cadence d'images, du nombre d'électrodes et de la séquence de mesures choisis. Par exemple, pour cinq trames par seconde, seize électrodes et une séquence définie par le protocole de Sheffield (voir la section 4.3), on a 1040 mesures par seconde. Le filtre de la figure 3.16 conviendrait dans ce cas.

Circuits connexes au DDC

La figure 3.17 montre le schéma-bloc des circuits connexes au DDC qui se trouvent à l'extérieur du FPGA. En partant de la gauche, la porteuse de mesures (le signal AM_IN provenant du MEA) est appliqué au primaire d'un transformateur d'isolation (TI) de type TT1-6 (*Mini Circuits*). Le secondaire du transformateur est connecté aux entrées d'un amplificateur d'instrumentation (IA) à gain fixe (10 V/V). La prise médiane du secondaire du transformateur est reliée à la masse analogique du côté isolé de la carte. Ceci assure un chemin DC aux courants de polarisation des entrées de l'IA. La sortie de l'IA est connectée à un filtre passe-bas (FPB) réalisé par un LTC1564 (*Linear Technology*). Cette puce comprend un amplificateur à gain programmable et un filtre passe-bas du huitième ordre à fréquence de coupure programmable. Contrairement au DDS, où ces paramètres du filtre passe-bas

Summary	
Component Name :	DDC_FIR
Filter Type :	Single Rate
Number of Channels :	1
Clock Frequency :	24
Input Sampling Frequency :	4
Input Data Width :	32
Input Data Fractional Bits :	0
Number of Coefficients :	78
Calculated Coefficients :	78
Number of Coefficient Sets :	1
Reloadable Coefficients :	Yes
Coefficient Structure :	Symmetric
Coefficient Width :	9
Coefficient Fractional Bits :	0
Quantization Mode :	Integer_Coefficients
Gain due to Maximizing Dynamic Range of Coefficients :	N/A
Rounding Mode :	Full Precision
Output Width :	48 (full precision = 48 bits)
Output Fractional Bits :	0
Cycle Latency :	N/A
Filter Architecture :	Systolic Multiply Accumulate
Control Options :	SCLR, ND

Figure 3.15 Résultat de la compilation du cœur IP qui réalise les filtres FIR.

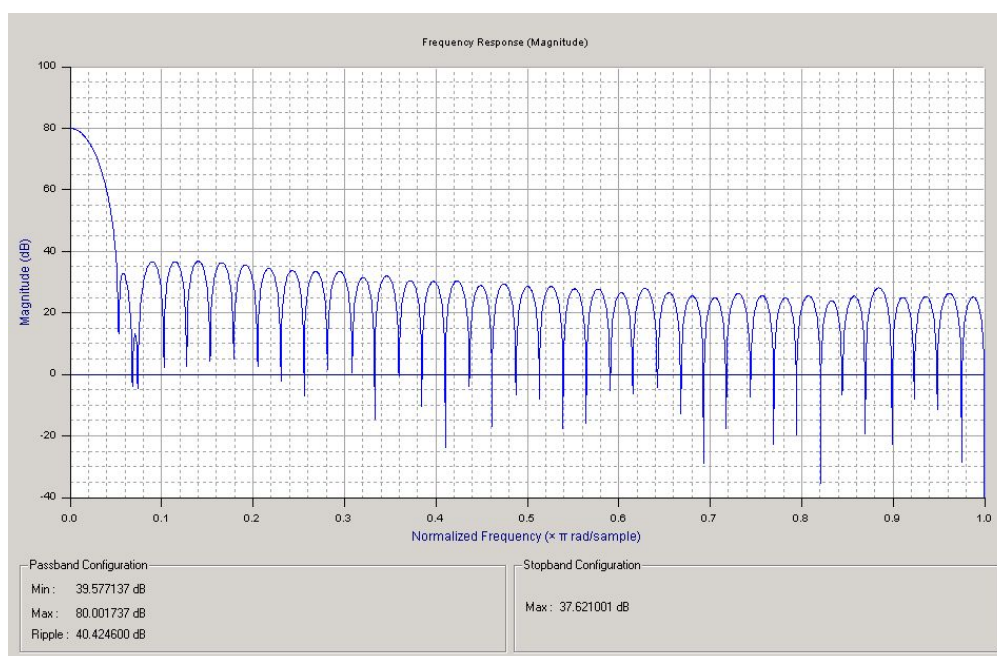


Figure 3.16 Réponse en fréquence des filtres FIR.

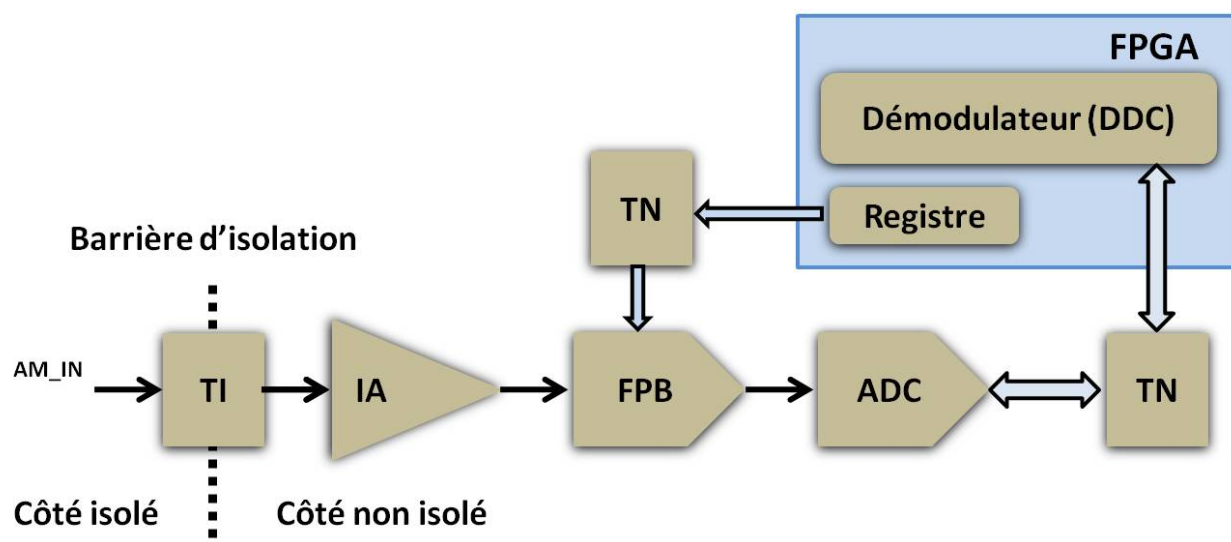


Figure 3.17 Circuits connexes au DDC externes au FPGA.

étaient fixés par des cavaliers, on a utilisé ici un registre de 8 bits interne au FPGA (le bloc Registre) pour les contrôler à partir de l'interface graphique. Le signal de sortie du FPB est numérisé à 2 MHz par un ADC de type LTC1414 (*Linear Technology*). Les blocs TN sont des traducteurs de niveau logique (74LVCC3245A, *Texas Instruments*). Ces circuits permettent de connecter les entrées/sorties du FPGA, qui fonctionne avec des niveaux logiques de 0 et +3.3 V, à l'ADC et au FPB qui fonctionnent avec des niveaux logiques de 0 et +5 V.

Les principales caractéristiques de l'ADC LTC1414 sont : a) résolution : 14 bits, b) non-linéarité incrémentale : 2 LSB, c) non-linéarité différentielle : 1,75 LSB, d) fréquence maximale de conversion : 2,2 MHz, e) temps de transition (*aperture time*) : 40 ns, f) latence nulle, et g) SNR : 79 dB.

Registres de contrôle du DDC

Des circuits logiques (décodeurs d'adresses, registres, etc.) réalisés à l'intérieur du FPGA permettent de contrôler les paramètres suivants à partir de l'interface graphique : 1) les coefficients b des filtres FIR, 2) la fréquence de coupure du filtre passe-bas, 3) le gain de l'amplificateur qui précède l'ADC et 4) le délai entre le signal SCANCLK du MEA, qui sélectionne les quatre électrodes utilisées pour la prochaine mesure d'impédance, et le signal ADC_CONVST qui initie la conversion analogique numérique.

3.2.3 Interface au MEA

Les communications entre le MEA et l'UC sont assurées par quatre signaux² : SYNC, SCANCLK, RESET et DSCOUT. Vu de l'UC, SYNC, SCANCLK et RESET sont des sorties tandis que DSCOUT est une entrée. Ces signaux sont acheminés au MEA par le câble multiconducteur qui lui apporte également les alimentations DC. Comme montré à la figure 3.5, les 24 microcontrôleurs du MEA reçoivent ces quatre signaux par l'intermédiaire d'un bus qui parcourt toute la carte. Les microcontrôleurs sont interreliés pour former un réseau à jeton. Ce type de réseau est réalisé par une connexion en guirlande d'un bit d'entrée et d'un bit de sortie de chaque microcontrôleur. Plus précisément, le bit de sortie DSCOUT d'un microcontrôleur est relié au bit d'entrée DSCIN du microcontrôleur suivant. Pour compléter le réseau, le bit d'entrée DSCIN du premier microcontrôleur est relié au niveau logique 1, tandis que le bit de sortie DSCOUT du dernier est relié à un bit d'entrée de l'interface dans l'UC. Le fonctionnement du MEA s'effectue selon quatre modes : 1) détection, 2) réception de commande, 3) exécution de commande et 4) retour d'état. À l'exception du signal RESET, le rôle des trois autres signaux varie selon le mode de fonctionnement.

2. Ces quatre signaux sont représentés dans le bloc TTL au bas à droite de la figure 3.5.

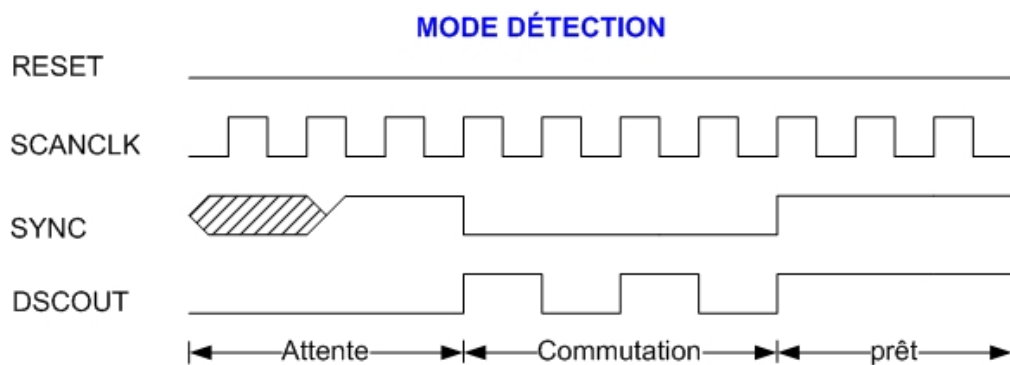


Figure 3.18 Chronogramme pour le mode détection du MEA.

Mode de détection

Le chronogramme du mode détection est illustré à la figure 3.18. Lorsque le signal SYNC passe de 1 à 0, le signal DSCOUT bascule sur chaque front montant de SCANCLK jusqu'à ce que le signal SYNC revienne à 1. L'UC se sert des transitions du signal DSCOUT pour déterminer qu'elle est bien connectée à un MEA.

Mode de réception de commande

En mode réception de commande (figure 3.19), seuls les signaux SCANCLK et SYNC sont utilisés. Le signal SCANCLK sert d'horloge alors que les données sont transmises par la ligne SYNC. Par ce mode, l'ordinateur transmet la commande que tous les microcontrôleurs du MEA doivent exécuter. Les commandes sont de longueur variable et peuvent comporter jusqu'à 34 octets. Chaque octet est suivi d'un neuvième bit qui indique s'il est le dernier octet de la commande ou non. Une fois la commande reçue, le MEA passe automatiquement

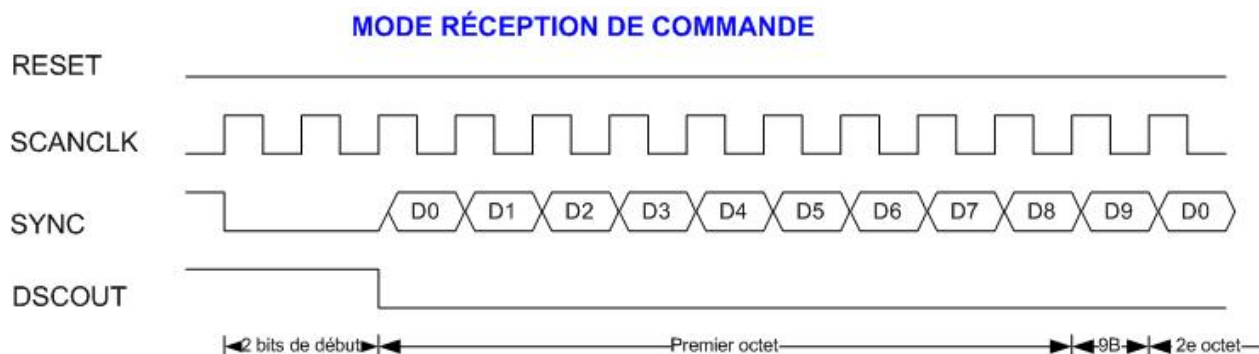


Figure 3.19 Chronogramme pour le mode réception de commande du MEA.

en mode d'exécution de commande.

Mode d'exécution de commande

Durant le mode exécution de commande, le signal DSCOUT est maintenu à 0 pour indiquer à l'UC que le MEA est occupé. Lorsque l'exécution de la commande est terminée, le signal DSCOUT devient 1 et le MEA passe automatiquement en mode retour d'état.

Mode de retour d'état

Durant le mode retour d'état (figure 3.20), le MEA transmet de l'information à l'UC par la ligne DSCOUT. Le signal SCANCLK sert d'horloge. L'information transmise peut comporter jusqu'à 34 octets, dont un octet d'indicateurs d'erreurs suivi, s'il y a lieu, de données générées par la commande qui vient d'être exécutée. Chaque octet est suivi d'un neuvième bit qui indique si c'est le dernier octet de la série. Le signal SYNC est maintenu à 1 durant la transmission des données. Lorsque le retour d'état est terminé, le MEA passe automatiquement en mode de réception de commande.

Énumération

Parmi les commandes reconnues par les microcontrôleurs du MEA, deux commandes ont un enchaînement différent de celui présenté ci-dessus : les commandes énumération et acquisition. Pour la commande d'énumération, il s'agit de déterminer le nombre d'électrodes actives présentes dans le réseau à jeton et de permettre à celles-ci de se situer les unes par rapport aux autres. Initialement, le DSCOUT de chaque microcontrôleur est fixé à 0, ce qui entraîne que les DSCIN de tous les microcontrôleurs sont aussi à 0, sauf le premier dont le DSCIN est fixé à 1 par une résistance de rappel. Le signal SYNC est également maintenu

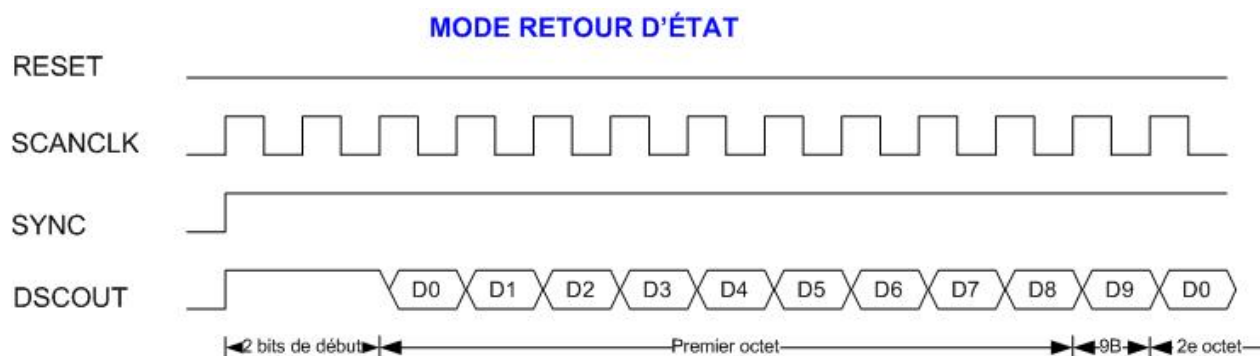


Figure 3.20 Chronogramme pour le mode retour d'état du MEA.

à 0. À chaque coup d'horloge (SCANCLK), le signal DSCOUT des microcontrôleurs prend la valeur du signal DSCIN à son entrée. Ainsi, le niveau logique 1, fixé à l'entrée du premier microcontrôleur par une résistance de rappel, se propage au deuxième microcontrôleur puis aux autres, jusqu'au dernier. Lorsque l'UC détecte la transition sur le signal DSCOUT, il fait passer le signal SYNC à 1 pour signaler la fin de l'énumération. En comptant le nombre de coups d'horloge nécessaires à la propagation du 1 à travers le réseau, l'UC peut connaître le nombre d'électrodes présentes. De plus, en comptant le nombre de coups d'horloge entre le début de l'énumération et le moment où le 1 apparaît à son entrée DSCIN, chaque microcontrôleur peut déterminer sa propre position dans le réseau.

Acquisition

Pour la commande acquisition, le signal DSCOUT sert à marquer le début d'une trame et le signal SCANCLK indique le changement de configuration des électrodes pour passer à la mesure d'impédance suivante. Le signal SYNC sert à sortir du mode acquisition pour retourner à la phase de réception de commande. Le signal RESET sert uniquement à réinitialiser le MEA.

Réalisation de l'interface du MEA dans le FPGA

Les circuits qui servent à réaliser l'interface du MEA dans le FPGA comprennent un bloc récepteur/transmetteur fonctionnant en mode sériel synchrone et un bloc multiplexeur qui détermine la source du signal SCANCLK selon le mode de fonctionnement en cours. En effet, le signal SCANCLK peut provenir de trois sources : le bloc de filtres moyennateurs, dans le cas de l'acquisition de données en mode automatique, un registre contrôlé soit par l'interface graphique pour l'acquisition en mode manuel ou le microcontrôleur USB. Ces circuits ont été programmés en VHDL.

Circuits connexes à l'interface du MEA

Le circuits externes connexes à l'interface au MEA sont présentés à la figure 3.21. Il s'agit de quatre optocoupleurs (OC) de type PS9601 (*NEC*). Ces optocoupleurs ont un délai de propagation typique de 50 ns, ce qui permet une fréquence de commutation d'environ 10 MHz. Leur tension d'isolation, *i.e.* la tension que le diélectrique peut supporter lors de tests de résistance au claquage, est de 5000 V_{rms} appliquée pendant une minute.

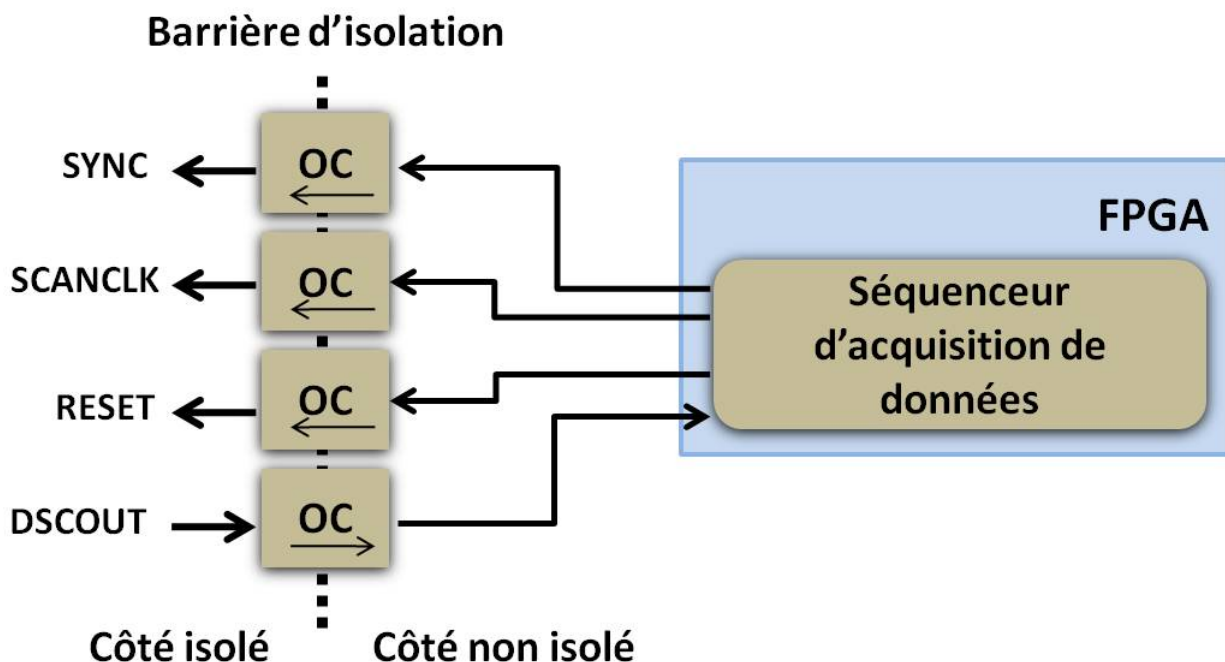


Figure 3.21 Circuits externes connexes à l'interface au MEA.

Registres de contrôle de l'interface du MEA

Les signaux RESET, SYNC, et SCANCLK sont contrôlés par l'état de trois registres du FPGA. Le signal RESET ne peut être modifié que par une commande provenant de l'interface graphique. Le signal SYNC peut être modifié de la même manière mais peut aussi être contrôlé directement par le microcontrôleur USB. En effet, quelques fonctions concernant le MEA ont été directement implantées dans ce dernier pour réduire le nombre de transferts par le port USB.

Pour l'acquisition de données, le signal SCANCLK peut être généré par le bloc de filtres moyenneurs (mode automatique) ou par l'utilisateur (mode manuel). Lorsqu'on change la source du SCANCLK des circuits internes contrôlent la commutation du signal de façon à ne pas générer d'impulsion parasite (*glitch*) qui serait interprétée par les microcontrôleurs du MEA comme un ordre de changement de configuration d'électrodes. Si le signal SCANCLK est généré par le bloc de filtres moyenneurs, une impulsion est générée à la fin de chaque période d'activation pour changer la configuration d'électrodes et ainsi passer à la mesure d'impédance suivante. Si le signal SCANCLK est générée à partir de l'interface graphique, la commutation est décidée par l'utilisateur, ce qui permet de fixer la configuration d'électrodes en cours aussi longtemps qu'on le désire.

3.2.4 Filtres moyennneurs

Les signaux à la sortie des filtres FIR occupent une bande spectrale relativement étroite étant donné que la démodulation synchrone déplace l'information pertinente à la TIE autour de 0 Hz. Puisque le système est du type sériel, le signal à la sortie des filtres FIR est une séquence de plateaux, chacun représentant une mesure d'impédance. Cette séquence se répète, avec de faibles variations d'amplitude, à une fréquence égale à la cadence d'images. La largeur de la bande spectrale représentant les données de TIE dépend donc de la cadence d'images, du nombre de mesures par trame et, bien entendu, des variations d'impédance provenant du processus physiologique qu'on étudie.

À titre d'exemple, pour réaliser l'imagerie TIE de la ventilation pulmonaire à une cadence de 5 trames/s avec seize électrodes utilisées selon un protocole de mesure de type Sheffield, la bande passante utile à la reconstruction d'images est d'environ 20 kHz. Puisque les filtres FIR produisent à leur sortie deux millions d'échantillons par seconde on a une situation de suréchantillonnage. Pour éviter d'engorger la connexion USB vers l'ordinateur avec autant de données, deux options s'offrent à nous : 1) la décimation dans le temps, *i.e.* ne retenir qu'un échantillon sur N , et 2) l'accumulation de N échantillons successifs de la même mesure et l'utilisation de la moyenne comme mesure finale d'impédance. La seconde option est plus avantageuse car elle permet d'améliorer le SNR du système. En effet, si le bruit qui entache les mesures d'impédance était de type bruit blanc additif, de moyenne nulle et non corrélé au signal, alors on obtiendrait une amélioration du SNR proportionnel à la racine carrée de N . Ainsi, en prenant la moyenne de quatre échantillons successifs d'une même mesure on doublerait le SNR. Précisons, que le bruit rencontré en TIE ne répond pas à tous les critères d'un bruit blanc. L'amélioration du SNR est donc moins grande mais tout de même significative. La deuxième option a donc été retenue. Elle a été mise en œuvre en réalisant dans le FPGA le bloc des filtres moyennneurs décrit à la section suivante.

Réalisation des filtres moyennneurs dans le FPGA

Le bloc des filtres moyennneurs comprend les circuits suivants :

1. Deux accumulateurs de 72 bits : un pour les données provenant du filtre FIR qui traite la partie en phase des mesures d'impédance et un second pour les données du filtre FIR qui traite la partie en quadrature de phase. Les données sortant des filtres FIR ont 48 bits. Les accumulateurs peuvent donc faire la somme de 2^{24} échantillons sans débordement.
2. Un compteur de 32 bits qui contrôle la période d'inactivité. Ce compteur est initialisé avec une valeur lue d'un registre accessible à l'utilisateur et il est décrémenté par l'horloge

de 2 MHz. Le compteur est autobloquant, *i.e.* qu'il reste à zéro quand le décompte est terminé. Pendant le décompte, les accumulateurs de même que les filtres FIR sont maintenus à zéro.

3. Un compteur de 32 bits qui contrôle la période d'activité. Ce compteur aussi est initialisé par une valeur lue d'un registre accessible à l'utilisateur et décrémenté par l'horloge de 2 MHz. Le compteur est autobloquant. L'accumulation des échantillons provenant des filtres FIR s'effectue tant que le compteur n'est pas rendu à zéro. Quatre opérations se produisent à la fin du décompte : i) les données à la sortie des deux accumulateurs sont concaténées à deux compteurs de 16 bits qui identifient le numéro de la mesure et le numéro de la trame, ii) le mot de 176 bits qui en résulte est transféré au module multiplexeur de données pour être transmis au PC via le port USB, iii) les deux accumulateurs sont remis à zéro et iv) une impulsion est envoyée à l'interface du MEA pour lui indiquer de commuter les électrodes afin d'effectuer la mesure suivante.
4. Deux compteurs de 16 bits qui contiennent, comme indiqué plus haut, le numéro de la mesure actuelle dans la trame en cours et le numéro de la trame en cours. Le compteur de mesures est remis à zéro à la fin d'une trame, indiquée par une transition du signal DSCOUT du MEA. Le compteur de trames n'est pas réinitialisé.
5. Un compteur de 16 bits qui permet d'ajuster la durée de l'impulsion envoyée au MEA pour lui indiquer de commuter les électrodes. L'ajustement de la durée de cette impulsion est rendu nécessaire par le fait que nous disposons de quatre modèles différents de MEA.

Tous ces circuits ont été programmés en VHDL. Les connexions aux autres circuits se font à l'intérieur du FPGA. Aucun circuit externe n'est requis.

3.2.5 Multiplexeur de données

Ce bloc agit comme un commutateur de bus de données. Il permet de transmettre à l'ordinateur les données qui proviennent des points suivants de la chaîne de démodulation :

1. La sortie de l'ADC (16 bits).
2. Les sorties des multiplicateurs qui traitent les composantes en phase et en quadrature de phase des mesures d'impédance (32 bits par sortie).
3. Les sorties des filtres FIR qui traitent les composantes en phase et en quadrature de phase des mesures d'impédance (48 bits par sortie).
4. La sortie composite du bloc des filtres moyenneurs (176 bits).

Le système TIE5-USB 2.0 étant conçu pour traiter simultanément des données de TIE et d'EEG, le multiplexeur doit également gérer le transfert de ces données vers l'ordinateur. Il vérifie à chaque cycle d'horloge la présence de données de TIE à la sortie du bloc de filtres moyennateurs, puis la présence de données d'EEG. La vérification s'effectue dans cet ordre parce que les données de TIE ne sont pas stockées dans un FIFO, alors que les données d'EEG le sont. Le transfert des données de TIE est donc prioritaire.

Le multiplexeur permet quatre modes de transfert des données vers l'ordinateur :

- Le transfert alterné de données de TIE et d'EEG.
- Le transfert de données de TIE seulement.
- Le transfert de données d'EEG seulement.
- Aucun transfert.

La possibilité de transmettre les données provenant de l'ADC, des multiplicateurs et des filtres FIR s'est avérée très utile pour la mise au point du système puisqu'elles peuvent être affichées en temps réel par les modules oscilloscope de l'interface graphique. Un exemple d'affichage des données à la sortie de l'ADC apparaît à la figure 4.10. On peut facilement y voir les transitoires produites par la commutation des électrodes actives chaque fois qu'on fait une nouvelle mesure d'impédance.

Réalisation du multiplexeur de données dans le FPGA

Le multiplexeur de données a été programmé en VHDL. Les connexions aux autres blocs se font à l'intérieur du FPGA. Aucun circuit externe n'est requis.

Trois registres de contrôle sont associés au multiplexeur de données : un registre pour choisir la source des données, un second registre pour choisir le mode de transfert et un troisième pour enregistrer des signaux d'erreurs (par exemple, si le FIFO contenant les données d'EEG devenait plein).

3.2.6 Récepteur de données d'EEG

Ce module assure l'acquisition, le stockage temporaire et le transfert des données d'EEG vers l'ordinateur. Il comprend deux blocs : une interface SPI (*Serial Peripheral Interface*), qui convertit les données du format sériel au format parallèle et une mémoire FIFO (*First In, First Out*) qui stocke les données parallélisées en attendant qu'elles soient transmises à l'ordinateur par le port USB.

Les données sont transmises par le MEA en trames de N échantillons de 16 bits, un échantillon par canal d'EEG activé par l'utilisateur. Le MEA supportant 24 canaux d'EEG, N varie de 1 à 24. Le transfert des données s'effectue en format sériel asynchrone au moyen de

quatre signaux : EEG_SERDAT, EEG_SERCLK, EEG_WRDSYNC et EEG_FRMSYNC. Vus de l'UC, ce sont quatre signaux d'entrée. EEG_SERDAT porte les données sérielles dont la saisie des bits est synchronisée par le signal EEG_SERCLK. Le signal EEG_WRDSYNC délimite les mots de 16 bits représentant les échantillons et EEG_FRMSYNC délimite les trames de N échantillons.

Réalisation du récepteur de données d'EEG dans le FPGA

Le récepteur de données d'EEG a été réalisé dans le FPGA au moyen de deux cœurs IP de *Xilinx*. Le premier émule une interface SPI et le second, une mémoire FIFO. La figure 3.22 montre les interconnexions entre ces deux blocs.

L'interface SPI est un bus de communication sériel synchrone utilisé pour les communications entre composants ou entre des cartes au sein d'un même système. C'est un standard adopté par plusieurs fabricants de composants électroniques. La communication est bidirectionnelle simultanée.

Le FIFO joue le rôle d'une file d'attente. Cette mémoire a des horloges indépendantes pour l'écriture et la lecture de données. Cela permet de découpler deux domaines d'horloges différents. Notre système étant synchronisé par une seule horloge de 24 MHz, la même horloge est utilisée pour l'écriture et la lecture. Les paramètres du cœur IP qui réalise le FIFO ont été configurés comme suit : a) taille des mots : 16 bits, b) capacité de la mémoire : 256 mots, c) transfert automatique du prochain mot à lire au registre de sortie (option *first-word fall-through*) et d) activation de deux indicateurs d'erreurs, les signaux *Full* et *Empty*. Ces signaux permettent au prochain module (l'interface au port USB) de coordonner la lecture des données. Le signal *Full* indiquant une perte de données due à la saturation de la mémoire et le signal *Empty* indiquant une donnée erronée parce que lue d'une mémoire vide.

Circuits connexes au récepteur de données d'EEG

La figure 3.23 montre le schéma-bloc des circuits connexes au récepteur de données d'EEG. Le transfert de ces données nécessitant une bande passante relativement grande, la connexion entre le MEA et l'UC s'effectue par signalisation différentielle basse-tension (en anglais, *Low-Voltage Differential Signaling* ou LVDS). La norme LVDS permet des taux de transfert de l'ordre de 100 Mbits/s, alors que les données issues de l'ADC³ qui numérise les EEG est de 9 Mbits/s.

Les données d'EEG proviennent à l'UC par un câble HDMI (*High-Definition Multimedia Interface*) de 2 m. Ce câble contient quatre paires de conducteurs torsadés qui sont affectées

3. Il s'agit ici de l'ADC de 16 bits, 250 kHz représenté en haut à droite de la figure 3.5.

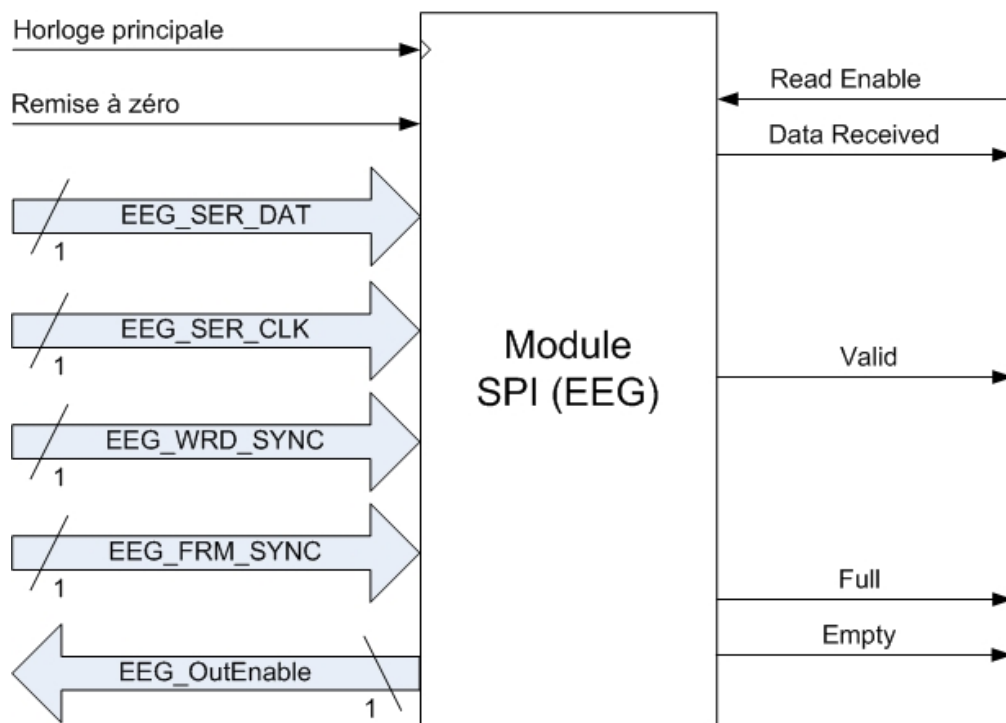


Figure 3.22 Module récepteur de données d'EEG.

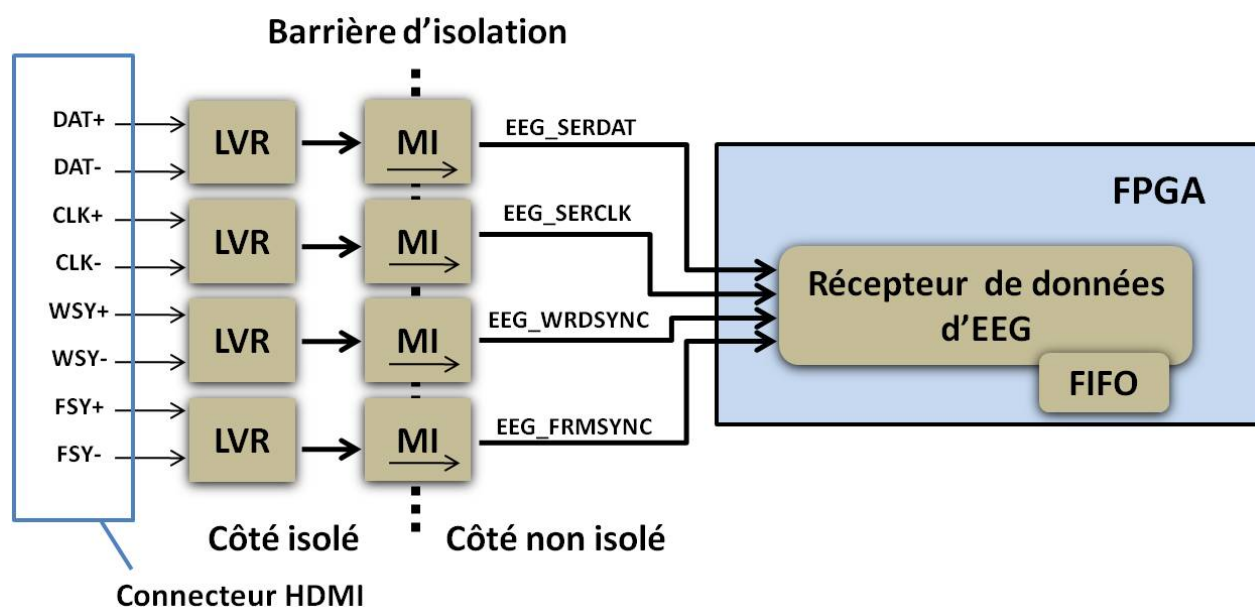


Figure 3.23 Circuits externes connexes au récepteur de données d'EEG.

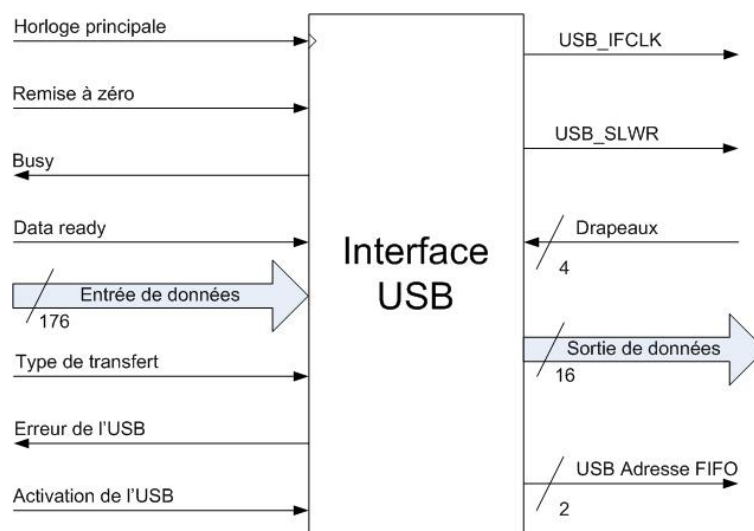


Figure 3.24 Entrées et sorties de l'interface au port USB.

aux paires de signaux DAT+, DAT- (*Data*), CLK+, CLK- (*Clock*), WSY+, WSY- (*Word Sync*), et FSY+, FSY- (*Frame Sync*). Ces signaux sont d'abord convertis en signaux de niveaux logiques CMOS +5 V par des récepteurs LVDS (les blocs LVR) de type DS90C032 (*National Semiconductor*), puis transférés du côté non isolé de la barrière par un composant de type ADuM2400 (*Analog Devices*) qui comporte quatre isolateurs électromagnétiques (MI) basés sur une technologie MEMS. À la sortie des isolateurs, les signaux EEG_SERDAT, EEG_SERCLK, EEG_WRDSYNC et EEG_FRMSYNC parviennent au FPGA.

3.2.7 Interface au port USB

Les circuits connexes de l'interface USB sont un microcontrôleur CY7C68013-128AC (*Cypress Semiconductor*) et une mémoire *flash* de 64 kilobits (24LC64, *Microchip*). Les composantes logicielles sont : 1) le *firmware* du microcontrôleur USB, 2) le pilote USB (*driver*) du PC et 3) l'interface graphique par laquelle l'utilisateur contrôle le système. Celle-ci est décrite à la section 3.3.

La figure 3.24 montre les signaux d'entrée et de sortie de l'interface au port USB dont les circuits ont été programmés en VHDL. Les signaux reliés aux circuits internes au FPGA sont représentés à gauche et ceux du microcontrôleur USB à droite. Ces derniers sont décrits ci-dessous :

- USB_IFCLK : horloge de 24 MHz correspondant à l'horloge maîtresse du système et synchronisant l'écriture des données dans l'un des FIFO du microcontrôleur USB.
- USB_SLWR : signal de contrôle de l'écriture des données dans l'un des FIFO du microcontrôleur USB.

- Drapeaux : 4 bits servant à indiquer des conditions d'erreur lors des opérations effectuées par certains circuits du FPGA.
- Données : bus de 16 bits pour les données qui doivent être écrites dans un des FIFO du microcontrôleur USB.
- Adresse du FIFO USB : 2 bits servant à sélectionner l'un des quatre FIFO du microcontrôleur USB.

Les données à transmettre au microcontrôleur USB proviennent du multiplexeur décrit à la section 3.2.5. Le format et le débit de ces données varient. Les données de TIE ont 176 bits chacune alors que les données d'EEG ont 16 bits. Les FIFO du microcontrôleur USB ont une largeur de 16 bits. Il faut onze cycles d'horloge de 24 MHz pour écrire une donnée de TIE et un cycle pour une donnée d'EEG. Pour l'application originale du système, soit l'imagerie TIE du cerveau combinée à l'enregistrement d'EEG, le débit maximal est actuellement de 35 088 octets/s répartis comme suit :

- Données de TIE : Une trame par seconde. Une trame contient 504 données de TIE si on utilise les 24 électrodes du MEA et le protocole de mesure de Sheffield. Le débit est donc de $504 \text{ mesures/s} \times 22 \text{ octets/mesure} = 11\,088 \text{ octets/s}$.
- Données d'EEG : $1000 \text{ échantillons/s} \times 24 \text{ canaux} \times 1 \text{ octet} = 24\,000 \text{ octets/s}$.

D'autre part, le microcontrôleur USB est programmé pour utiliser le mode interruption pour transférer les données au PC. Ce mode garantit le transfert de 1024 octets par intervalle de $125 \mu\text{s}$, ce qui représente un débit de 7,8125 megaoctets/s.

3.3 Description des logiciels de test

Les descriptions des divers blocs de traitement de signal implantés dans le FPGA montrent la complexité de l'UC du système TIE5-USB 2.0. Le fonctionnement de cette UC est contrôlé par des variables contenues dans près de 50 registres. Il aurait été inefficace d'effectuer les tests de validation et de caractérisation par l'approche *ad hoc*, *i.e.* en modifiant les variables pertinentes au test dans le code VHDL, recompilant l'ensemble du *firmware* pour enfin reprogrammer les mémoires rattachées au FPGA. En effet, ce processus aurait nécessité entre 20 et 60 minutes à chaque modification. Le développement d'un panneau de contrôle virtuel permettant à l'utilisateur de visualiser en temps réel le contenu de chaque registre et de le modifier au besoin s'imposait donc. Nous décrivons dans cette section la réalisation de ce panneau de contrôle et les opérations qu'il permet de faire pendant le fonctionnement du système.

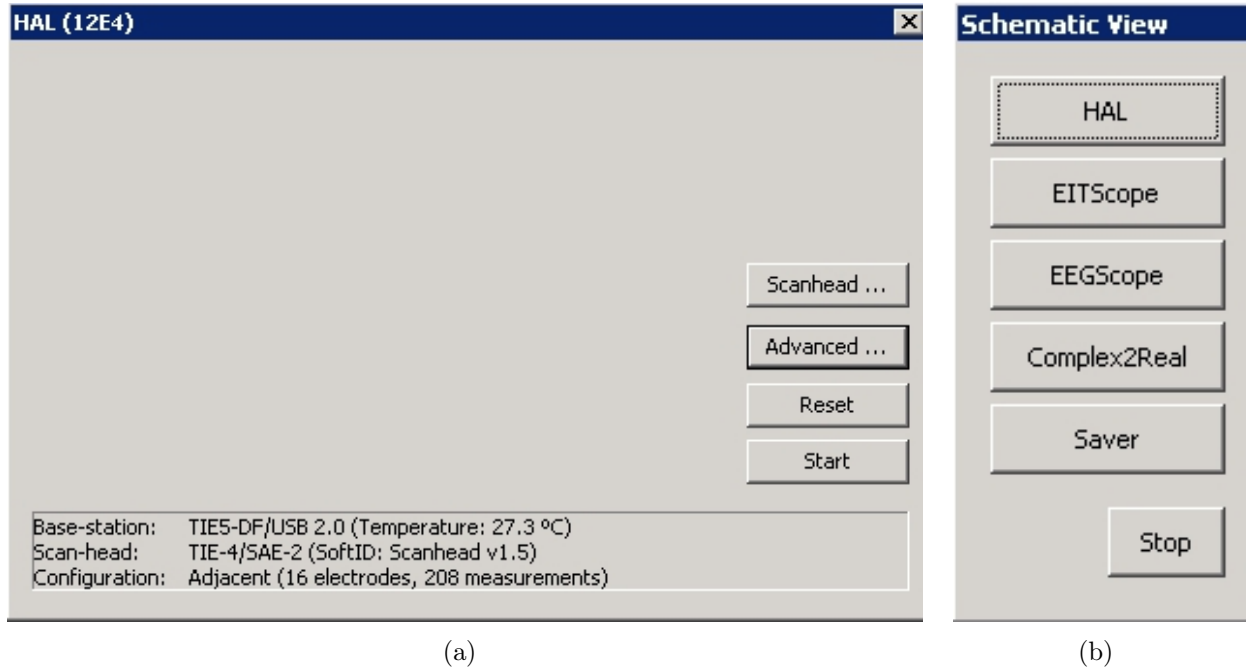


Figure 3.25 Panneau de contrôle du système TIE5-USB 2.0.

3.3.1 Panneau de contrôle

Le panneau de contrôle a été réalisé dans l'environnement MEMTA (*Modular Expandable Multi-Threaded Architecture*) décrit dans (Gagnon, 2003). Cet environnement permet de définir un système virtuel adapté aux besoins de l'utilisateur au moyen d'un fichier (script) contenant les énoncés qui décrivent les modules requis et la façon dont ils doivent être interconnectés. Les modules sont développés séparément sous forme de bibliothèques liées dynamiquement (en anglais, *Dynamic Linked Libraries* ou DLL). Ces DLL peuvent fonctionner dans des processus légers (*threads*) distincts, permettant ainsi d'utiliser plus efficacement un ordinateur multi-processeur. Plusieurs modules qui réalisent des fonctions courantes sont disponibles dans la bibliothèque de base. L'utilisateur peut créer de nouveaux modules en programmant des DLL qui définissent les entrées/sorties de chaque module et qui réalisent les fonctions désirées. La bibliothèque MEMTA de base contient les modules suivants :

1. Un afficheur de signaux qui émule un oscilloscope à quatre traces.
2. Un afficheur d'images.
3. Un enregistreur de données en format Matlab.
4. Un lecteur de données enregistrées en format Matlab.
5. Un module pour calculer les matrices de reconstruction d'images de TIE.

6. Des modules de reconstruction d'images de TIE utilisant divers algorithmes.
7. Un module pour calculer le SNR d'un système à partir de données enregistrées sur un fantôme résistif.

La plupart des systèmes virtuels utilisent des modules issus de cette librairie. On peut utiliser des instances multiples d'un même module, par exemple, deux afficheurs de signaux pour visualiser huit signaux. Le script de chaque système doit inclure un module définissant la couche d'abstraction du matériel (en anglais, *Hardware Abstraction Layer* ou HAL). Le HAL contient les instructions qui réalisent les fonctions que l'utilisateur a définies pour le système virtuel à partir des ressources disponibles dans le système réel. En général, le HAL est le seul module que l'utilisateur doit programmer quand il crée un nouveau système virtuel.

La figure 3.25 montre les fenêtres qui apparaissent à l'écran lorsqu'on exécute le script MEMTA utilisé lors de tests du système TIE5-USB 2.0. La fenêtre de gauche est celle du module HAL. On y retrouve quatre boutons et une zone de texte regroupant des informations sur la configuration courante du système. Le bouton *Scanhead ...* ouvre une fenêtre contenant le panneau de contrôle du MEA. À partir de ce panneau on peut, par exemple, définir les paramètres qui déterminent la séquence de mesures de TIE. Le bouton *Advanced ...* ouvre la fenêtre illustrée à la figure 3.26. Il s'agit de l'interface graphique avancée qui donne accès à tous les éléments de contrôle du système. Dans une interface graphique normale, *i.e.* celle dont se servirait un usager non initié, l'accès à l'interface avancée serait protégée par un mot de passe pour éviter des manipulations pouvant compromettre le fonctionnement du système (par exemple, effacer la mémoire contenant le *firmware* du microcontrôleur USB). Nous décrivons en détail l'interface graphique avancée à la section 3.3.2. Le bouton *Reset* du HAL réinitialise le système et le bouton *Start* démarre l'acquisition de données. Ce bouton a un fonctionnement à bascule : une fois l'acquisition démarrée la légende du bouton devient *Stop* et le prochain clic du bouton arrête l'acquisition.

La zone de texte au bas de la fenêtre du HAL affiche cinq informations : 1) l'UC utilisée, 2) la température mesurée par le capteur situé sur cette carte, 3) la carte de MEA utilisée, 4) la version du logiciel des microprocesseurs du MEA et 5) la séquence de mesures de TIE choisie. Dans ce cas-ci, il s'agit d'une séquence utilisant des électrodes adjacentes pour appliquer le courant et mesurer les différences de potentiel, avec seize électrodes actives pour générer 208 mesures par trame. La fenêtre de droite à la figure 3.25 est le panneau de contrôle de MEMTA. Le bouton *HAL* ouvre ou ferme la fenêtre du HAL. Les boutons *EITScope* et *EEGScope* ouvrent les fenêtres des afficheurs de signaux de TIE et d'EEG. Le module *Complex2Real* extrait l'amplitude, la phase et les parties réelle et imaginaire des données de TIE. Le bouton *Saver* ouvre la fenêtre de l'enregistreur de données de TIE et d'EEG. Le bouton *Stop* arrête le système et quitte l'application MEMTA.

Advanced Dialog

Driver
Version: 1.0.6

USB descriptors
Manufacturer: IGB
Product: TIE5-DF/USB 2.0
Serial Number: 1.0

Ring Buffer
Buffer Size: 8388608
Event Trig Level: 4576
Read Quantum: 44
Start

EEPROM
Programmed? Yes
Version: 05/07/2010
Erase
Blank Check
Program
Verify

Filter
Gain: 10
Cut-off: 70 kHz
Mute

Temperature
27.3 °C

Global Reset
Configured? Yes
Version: 10/11/2010

SAE
HardID: TIE-4/SAE-2
SoftID: Scanhead v1.5
Config: Adjacent (16 electrodes, 208 measurements)
Pulse reset ☐ RESET
Pulse sync ☐ SYNC
Pulse scandlk ☒ SCANCLK
Dscin: ON
Detect
GetID
Acquire
Suspend
Resume
Factory Rst

DDC - AutoScanClk
Frequency: 49.99999701 (kHz/Deg)
Phase: 67108864
Mute ☐
Delay: 1 (Microseconds) (DDOS Cycles)
Pulse Width: 100 (Microseconds) (DDOS Cycles)
Active Period: 400 (Microseconds) (DDOS Cycles)
Inactive Period: 400 (Microseconds) (DDOS Cycles)

Control Registers
WRITE
Address: 8206
Data: 0
Write To Address
READ
Address: 8206
Data: 1
Read From Address

DDC - Data Multiplexer
EIT Data ☒ EIT Output: Averager
EEG Data ☐ ADC Errors: 0
USB Transfer ☒ EIT Errors: 0
EEG Errors: 0
USB Errors: 0
Clear All Errors

Rebuild FIR Coef
☒ Default Coef (50kHz)
Load
Save ffo RAM to File

List of last Commands used
Clear Command List

Close

Figure 3.26 Interface graphique avancée.

3.3.2 Interface graphique avancée

L'interface graphique avancée (figure 3.26) permet de saisir des informations sur le MEA et l'UC et d'en contrôler le fonctionnement au moyen de composants graphiques comme des zones de texte, des zones de listes déroulantes, des groupes de commandes, des boutons, etc. Le rôle de chaque élément de l'interface est décrit ci-dessous. Les numéros inscrits dans les pentagones à la figure 3.26 correspondent aux numéros des items de la liste suivante.

1. La zone de texte *Driver* affiche la version du *firmware* du microcontrôleur USB.
2. La zone de texte *USB descriptors* affiche le nom du fabricant du système, le nom générique du système et le numéro de série du système avec lequel l'interface graphique communique via le port USB.
3. Le groupe de commandes *Ring Buffer* permet de définir la taille de la mémoire tampon ainsi que les paramètres qui contrôlent le transfert de données au microcontrôleur USB. Les valeurs inscrites dans les zones de texte sont prises en compte quand l'utilisateur appuie sur le bouton *Start*.
4. Le groupe *FPGA* affiche l'état actuel du FPGA (configuré ou non configuré) et la version de son *firmware*. Le bouton *Global Reset* permet de réinitialiser le FPGA afin qu'il puisse être reconfiguré.
5. Le groupe *SAE* permet d'interagir avec le MEA. Les zones de texte affichent le nom générique et le numéro de série du MEA connecté à l'UC, la version du *firmware* des microcontrôleurs du MEA et la configuration actuelle des électrodes actives (nombre d'électrodes sélectionnées et nombre de mesures par trame). Les boîtes à cocher *RESET*, *SYNC* et *SCANCLK* fixent l'état logique des signaux RESET, SYNC et SCANCLK du MEA. Les boutons *Pulse reset*, *Pulse sync* et *Pulse scanclk* produisent des impulsions sur les entrées RESET, SYNC et SCANCLK du MEA. La case à cocher *AUTOSCAN* active ou bloque l'acquisition automatique de données de TIE. La zone de texte *Dscin* affiche l'état du signal DSCIN du MEA. Le bouton *Configure ...* ouvre une fenêtre où l'on choisit les électrodes utilisées pour l'acquisition de données de TIE et on fixe les paramètres déterminant la séquence des mesures. Le bouton *Detect* vérifie si un MEA est connecté à l'UC et le bouton *Get ID* rafraîchit le contenu des trois zones de texte en haut du cadre. Le bouton *Factory Rst* réinitialise les registres du MEA avec des valeurs par défaut programmées dans le *firmware*. Les boutons *Acquire* et *Suspend* démarrent et arrêtent respectivement l'acquisition automatique de données de TIE. Le bouton *Resume* redémarre l'acquisition de données au point de la séquence où elle avait été interrompue par le bouton *Suspend*.

6. Le groupe *EEPROM* permet d'interagir avec la mémoire non volatile (EEPROM) qui contient le *firmware* du FPGA. Les zones de texte en haut du cadre affichent : l'état actuel de la mémoire (programmée ou effacée) et la version du *firmware* qu'elle contient. Les boutons *Erase*, *Blank Check*, *Program* et *Verify* permettant respectivement d'effacer la mémoire, de vérifier que la mémoire est entièrement effacée, de programmer la mémoire avec les données lues d'un fichier et de comparer le contenu de la mémoire aux données lues d'un fichier.
7. Le groupe *Filter* permet d'interagir avec les registres du filtre passe-bas qui conditionnent la porteuse de mesures de TIE. La liste déroulante *Gain* permet de fixer le gain du filtre entre 1 et 15 V/V par incrément de 1 V/V. La zone *Cut-off* permet de fixer la fréquence de coupure entre 10 et 150 kHz par incrément de 10 kHz. La case à cocher *Mute* fixe le gain à zéro, ce qui permet de mesurer le bruit de fond de la chaîne de démodulation.
8. La zone de texte *Temperature* affiche la température à l'intérieur du boîtier de l'UC.
9. Le groupe *DDS* permet de programmer la fréquence et la phase de la porteuse de référence de TIE. La case à cocher *Mute* bloque la génération de la porteuse.
10. Le groupe *DDC - AutoScanClk* permet de programmer la latence et la durée des impulsions appliquées à la ligne SCANCLK du MEA.
11. Le groupe *DDC - Averager* permet de programmer la durée des périodes d'inactivité et d'activité des filtres moyennateurs du démodulateur en quadrature de phase (DDC).
12. Le groupe *DDC - Data Multiplexer* permet d'interagir avec les registres du multiplexeur de données, de choisir entre le signal de TIE et d'EEG, et de choisir dans la chaîne de démodulation le signal à transmettre au PC ainsi que de visualiser le contenu du registre d'erreurs et de le remettre à zéro.
13. Le groupe *Control Registers* permet d'accéder directement à tous les registres du système. On spécifie l'adresse du registre et on obtient son contenu dans la zone de texte *Data* du groupe *READ* lorsqu'on actionne le bouton *Read From Address*. Alternative-ment, on inscrit la valeur désirée pour ce registre dans la zone de texte *Data* du groupe *WRITE* et la valeur est inscrite quand on actionne le bouton *Write To Address*.
14. La liste déroulante *Reload FIR Coef* permet de transmettre aux filtres FIR des coefficients lus d'un fichier ou bien des coefficients par défaut. Le transfert des coefficients à la mémoire des FIR s'effectue quand l'utilisateur appuie sur le bouton *Load*.
15. La zone de texte *List of last commands used* affiche les dernières commandes transmises au système par l'interface graphique.

CHAPITRE 4

RÉSULTATS

Ce chapitre décrit les principaux tests qui ont été réalisés pour caractériser le système d'acquisition de données de TIE et d'EEG. Le chapitre comprend huit sections. La première section décrit les instruments utilisés pour les tests. Les trois sections suivantes décrivent la mesure de trois critères de performance des systèmes de TIE, à savoir : le SFDR, le SNR et la précision globale. La section cinq porte sur la stabilité du système, plus exactement, sur l'évolution du SNR durant la première heure de fonctionnement alors que la température des composants passe de la température ambiante à la température en régime permanent. La section six étudie l'effet sur le SNR de deux paramètres de fonctionnement que l'opérateur peut modifier à partir de l'interface graphique. La section sept propose une comparaison des performances du système TIE5-USB 2.0 développé durant cette maîtrise et du système précédent (TIE4-USB). La dernière section présente des résultats préliminaires d'enregistrements *in vivo* de données de TIE et de biopotentiels (dans ce cas-ci des électrocardiogrammes) réalisés avec le nouveau système.

Mentionnons que les tests visant à caractériser les circuits du MEA (par exemple, la transconductance et la conductance de fuite des pilotes de courant, l'impédance d'entrée/sortie des canaux de TIE, le gain de tension des préamplificateurs de TIE et le gain des amplificateurs d'EEG) ont été réalisés dans un projet connexe. Les techniques utilisées pour ces tests et les résultats obtenus sont décrits par Jéhanne-Lacasse (2011).

4.1 Instruments utilisés pour les tests

Les tests décrits dans ce chapitre ont été réalisés avec les instruments suivants :

- Un analyseur de réseau et de spectre (*Agilent 4395A network/spectrum/impedance analyzer*).
- Deux sondes actives large bande (*Agilent 41800A wideband active probes*).
- Un oscilloscope comportant quatre canaux analogiques et un analyseur logique à seize canaux (*Agilent infinium S4831D mixed signal oscilloscope*).
- L'assortiment usuel d'instruments de laboratoire : oscilloscope, générateur de signaux, multimètre numérique, etc.
- Un fantôme résistif de précision développé par notre laboratoire (Gagnon *et al.*, 2010).

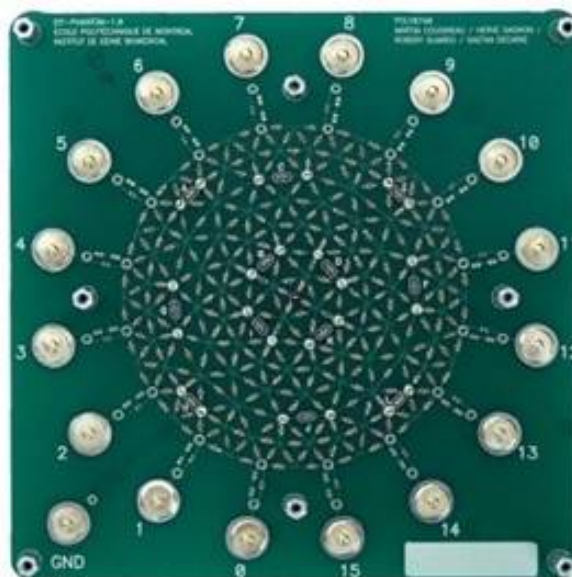


Figure 4.1 Fantôme résistif.

Le fantôme illustré à la figure 4.1 comprend 340 résistances de précision (0,1 %) interconnectées de façon à former un maillage d'éléments triangulaires. Les résistances ont été calculées pour modéliser un milieu circulaire de conductivité uniforme. Le fantôme comprend aussi 17 circuits à deux bornes formés de deux résistances et un condensateur. Les valeurs de ces composants ont été calculées pour émuler la réponse en fréquence d'électrodes Ag/AgCl. Une borne de seize de ces circuits est connectée à seize nœuds en périphérie du maillage tandis que l'autre borne est reliée à seize connecteurs à pression identiques à ceux d'électrodes Ag/AgCl jetables. Ces connecteurs à pression permettent d'effectuer les tests de caractérisation avec les mêmes câbles d'électrodes qu'on utilisera pour l'acquisition de données *in vivo*. Le dix-septième circuit d'émulation d'électrodes est relié entre le nœud central du fantôme et le connecteur à pression situé dans le coin inférieur gauche de la carte. Pour l'acquisition de données de TIE, ce connecteur est relié à la masse analogique du système.

Ce fantôme a été utilisé pour mesurer le SNR et la précision globale du système. On l'a aussi utilisé pour vérifier la chaîne complète de traitement de signaux de TIE, y compris la reconstruction d'images. En effet, on retrouve de l'autre côté du circuit imprimé du fantôme douze interrupteurs qui permettent de court-circuiter certaines résistances du maillage pour produire des perturbations de conductivité.

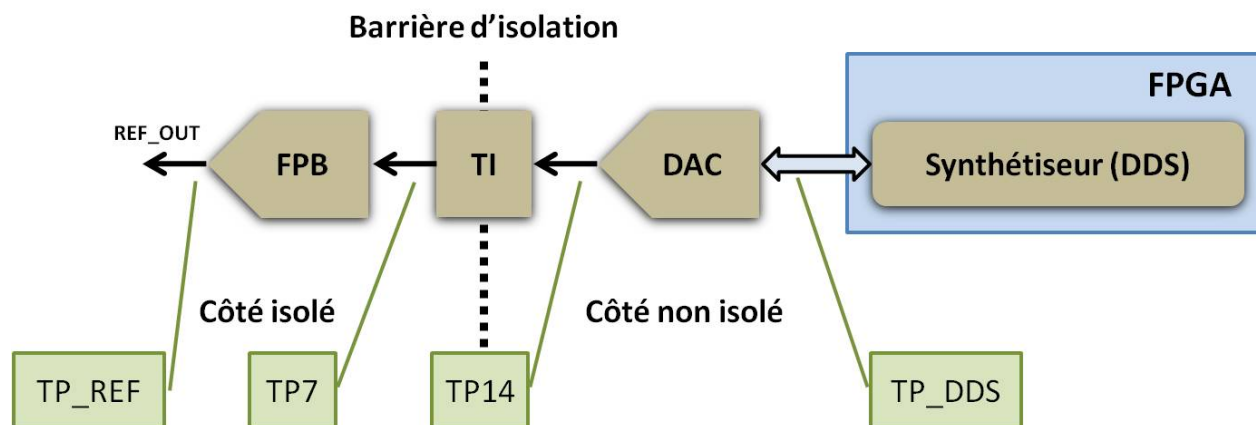


Figure 4.2 Schéma-bloc des circuits connexes au DDS avec points de test pour l'évaluation du SFDR.

4.2 Plage dynamique exempte de parasites (SFDR)

Le SFDR est défini comme le ratio entre la valeur efficace (valeur rms) du signal et la valeur efficace de la composante spectrale parasite (*i.e.* indésirable) la plus forte, qu'elle soit ou non une harmonique du signal. L'objectif de la TIE conventionnelle étant d'imager, à une fréquence donnée, des variations dans la distribution de conductivité d'une section du corps, on doit idéalement appliquer un courant sinusoïdal sans aucun parasite. Puisque le courant appliqué par les électrodes est contrôlé par la porteuse de référence, le SFDR de ce signal constitue une mesure objective de la pureté spectrale du courant d'excitation effectivement utilisé pour l'acquisition de données de TIE.

4.2.1 Mesure du SFDR du signal REF_OUT

La figure 4.2 montre le schéma-bloc des circuits connexes au synthétiseur numérique direct (DDS). Le schéma identifie aussi les points de test utilisés pour évaluer le SFDR de la porteuse de référence. Le point de test TP_DDS est en fait le bus de données générées par le DDS. Le SFDR de ce signal n'est donc pas mesuré mais plutôt obtenu de la liste de spécifications du cœur IP qui réalise le DDS dans le FPGA. TP7 et TP14 correspondent à de vrais points de test sur la carte de l'UC. Ils donnent accès aux signaux de part et d'autre du transformateur d'isolation large bande (identifié par le bloc TI). Le point de test TP_REF est le connecteur REF_OUT situé sur le panneau avant du système. Ce connecteur SMA sert au branchement du câble coaxial qui conduit la porteuse de référence au MEA. Pour simplifier l'écriture, nous désignerons ci-après le signal présent à ce connecteur comme le signal REF_OUT.

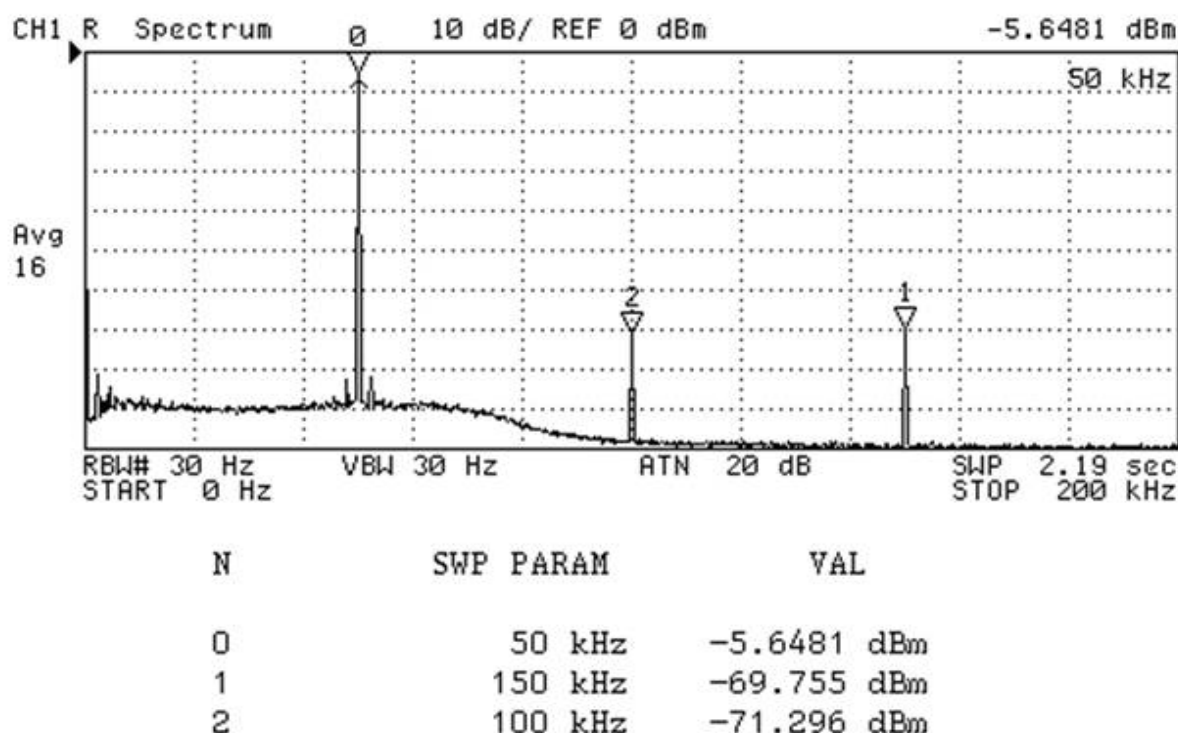


Figure 4.3 Spectre de la porteuse de référence mesuré au point de test TP_REF.

La figure 4.3 montre le spectre du signal REF_OUT obtenu en programmant le DDS pour synthétiser une porteuse de 50 kHz. Le spectre a un pic de -5,65 dBm à 50 kHz, ainsi que des pics parasites de -71,30 dBm à 100 kHz et de -69,76 dBm à 150 kHz. Ces derniers correspondent à des harmoniques du signal désiré, résultant vraisemblablement de non-linéarités dans la chaîne de traitement de signal. Le SFDR du signal REF_OUT est donc de 64,11 dBm, soit la différence d'amplitude entre le pic principal et le plus grand pic parasite.

À prime abord, un SFDR de 64 dBm suggère des performances passables pour un synthétiseur numérique. Toutefois, on doit se rappeler que le SFDR d'un signal dépend de la bande de fréquence à l'intérieur de laquelle on l'évalue. On utilise habituellement deux définitions : 1) le SFDR dans la bande de Nyquist et 2) le SFDR dans la bande utile. Le SFDR dans la bande de Nyquist est évalué entre 0 Hz et la moitié de la fréquence d'échantillonnage. Dans ce cas-ci, c'est la fréquence à laquelle le DDS transmet des données au DAC pour générer le signal analogique REF_OUT. L'écriture au DAC s'effectuant au taux de 24 millions d'échantillons par seconde dans notre système, la fréquence de Nyquist est 12 MHz. Si on

programme l'analyseur de spectre pour parcourir la bande comprise entre 10 Hz (la plus basse fréquence permise par l'analyseur) et 12 MHz, on trouve encore le plus grand pic parasite à 150 kHz. Le SFDR pour la bande de Nyquist est donc bien de 64 dBm. Par contre, la bande passante utile du système, *i.e.* la bande passante du signal démodulé, est beaucoup plus faible. Bien qu'elle dépende de divers paramètres choisis par l'utilisateur, comme la cadence d'images, la bande passante utile du système ne dépasse pas 20 kHz. En observant le spectre du signal REF_OUT dans la plage 30 kHz à 70 kHz (*i.e.*, 50 kHz \pm 20 kHz), on voit que les pics parasites sont d'environ -92 dBm. Le SFDR pour la bande utile serait alors 86 dBm, un résultat comparable à celui des meilleurs générateurs de signaux.

On peut résumer ce qui précède en disant que le SFDR pour la bande de Nyquist correspond au pire cas et celui pour la bande utile au meilleur cas. On peut tendre vers le meilleur cas en filtrant la porteuse de référence avec un filtre passe-bande analogique très performant, centré à la fréquence d'excitation désirée et avec une bande passante égale à la bande utile. Toutefois, il faut un filtre programmable si l'on veut conserver la possibilité de modifier la fréquence d'excitation à partir de l'interface usager. Les difficultés de réalisation de filtres passe-bande programmables nous ont fait rejeter cette approche. Nous avons préféré rechercher les facteurs qui affectent le SFDR pour trouver éventuellement le maillon faible de la chaîne de synthèse. Dans ce contexte, nous continuerons à utiliser le SFDR pour la bande de Nyquist comme mesure de la pureté spectrale de la porteuse de référence.

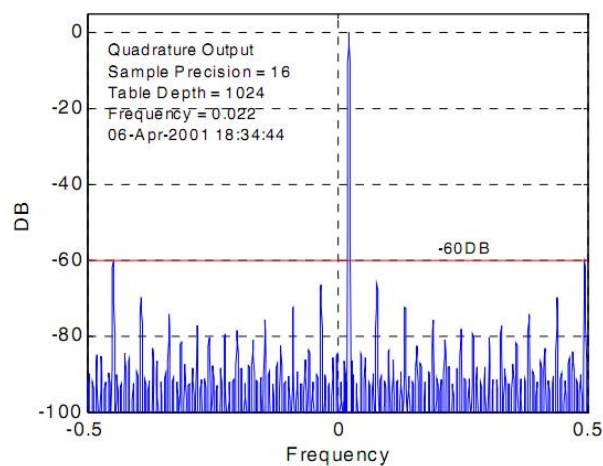
4.2.2 SFDR en divers points de la chaîne de synthèse de REF_OUT

La figure 4.4 montre les spectres des signaux présents aux points de test identifiés à la figure 4.2. Le spectre en (a) est produit par l'outil de développement du cœur IP qui réalise le DDS. C'est pourquoi la valeur du SFDR pour ce signal est qualifiée de théorique. Les spectres en (b), (c) et (d) ont été obtenus avec l'analyseur et les SFDR sont des valeurs mesurées.

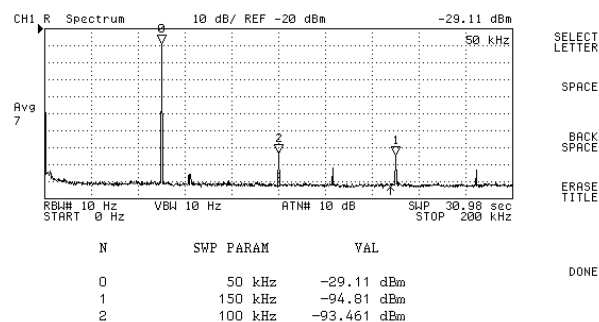
Les valeurs de SFDR obtenus de ces spectres sont rapportées au tableau 4.1. L'examen de ce tableau permet de faire quelques constatations intéressantes. Premièrement, il y a une différence significative (plus de 20 dBm) entre le SFDR théorique du DDS et le SFDR mesuré

Tableau 4.1 Valeurs du SFDR des signaux apparaissant aux quatre points de test.

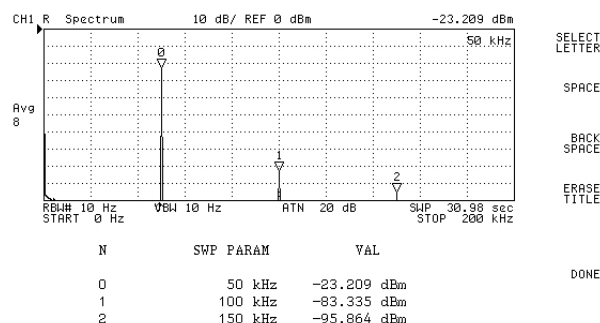
	SFDR	
	Théorique	Mesuré
TP_DDS	96,0 dBm	N.D.
TP14	N.D.	64,35 dBm
TP7	N.D.	60,13 dBm
TP_REF	N.D.	64,11 dBm



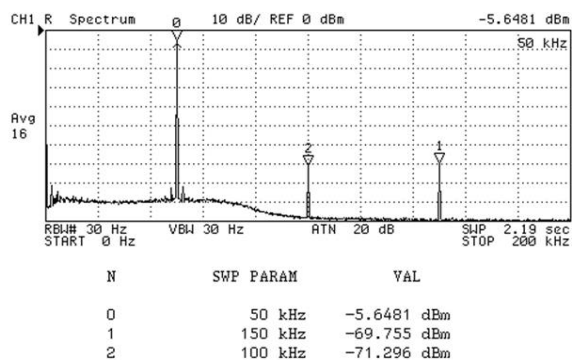
(a)



(b)



(c)



(d)

Figure 4.4 Spectres des signaux à quatre points de test de la chaîne de synthèse : a) point de test DDS (TP_DDS), b) point de test 14 (TP14), c) point de test 7 (TP7) et d) point de test REF (TP_REF).

au point de test TP14 situé à la sortie du DAC. On pourrait penser que des limites inhérentes au DAC en sont responsables mais la fiche technique du LT1668 (*Linear Technology*) ne permet pas d'expliquer une aussi grande réduction du SFDR. Une cause probable serait une mauvaise adaptation des sorties complémentaires de courant du DAC au primaire du transformateur, qui provoquerait la saturation du noyau de ce dernier (voir la section 3.2.1). La réduction de 4,22 dBm du SFDR entre les points de test TP14 et TP7, *i.e.* entre le primaire et le secondaire du transformateur, appuierait cette explication.

Le SFDR augmente d'environ 4 dBm entre le secondaire du transformateur et le point de test TP_REF, *i.e.* entre l'entrée et la sortie du filtre passe-bas (bloc FPB) réalisé avec une puce LTC1564 (*Linear Technology*). Pour ces essais, nous avons fixé la fréquence de coupure de ce filtre à 60 kHz; l'atténuation des composantes spectrales de plus haute fréquence expliquerait l'augmentation du SFDR.

4.2.3 SFDR du signal REF_OUT en fonction de la fréquence

Plusieurs facteurs affectent le SFDR de la porteuse de référence en raison des circuits qui interviennent entre les données générées par le DDS et le signal analogique disponible au connecteur REF_OUT. Il est raisonnable de penser que le principal facteur de variabilité du SFDR est la fréquence choisie pour la porteuse. Nous avons donc refait les essais précédents en variant la fréquence de la porteuse synthétisée entre 10 et 160 kHz par incrément de 10 kHz. Précisons que la fréquence de coupure du filtre passe-bas a été fixée à 150 kHz pour ces nouveaux tests. La figure 4.5 résume les résultats obtenus. Le graphique du haut montre la variation de l'amplitude du pic principal et le graphique du bas, la variation du SFDR en fonction de la fréquence.

La variation d'amplitude du signal reflète les réponses en fréquence combinées du transformateur d'isolation, qui agit comme un passe-haut, et du filtre passe-bas LTC1564. Dans la plage de fréquences comprise entre 20 et 130 kHz, l'amplitude de la porteuse varie de -6 dBm à -5,2 dBm de façon progressive. Cette variation d'amplitude pourrait être compensée, si nécessaire, par une table de correction obtenue par calibration. Le graphique du bas montre un SFDR moyen d'environ 60 dBm dans cette même plage de fréquences. La grande variabilité du SFDR pourrait être due à la limite de résolution de l'analyseur de spectre. En effet, pour évaluer le SFDR, il faut mesurer des pics parasites dont l'amplitude est parfois proche du bruit intrinsèque (en anglais, *noise floor*) de l'analyseur.

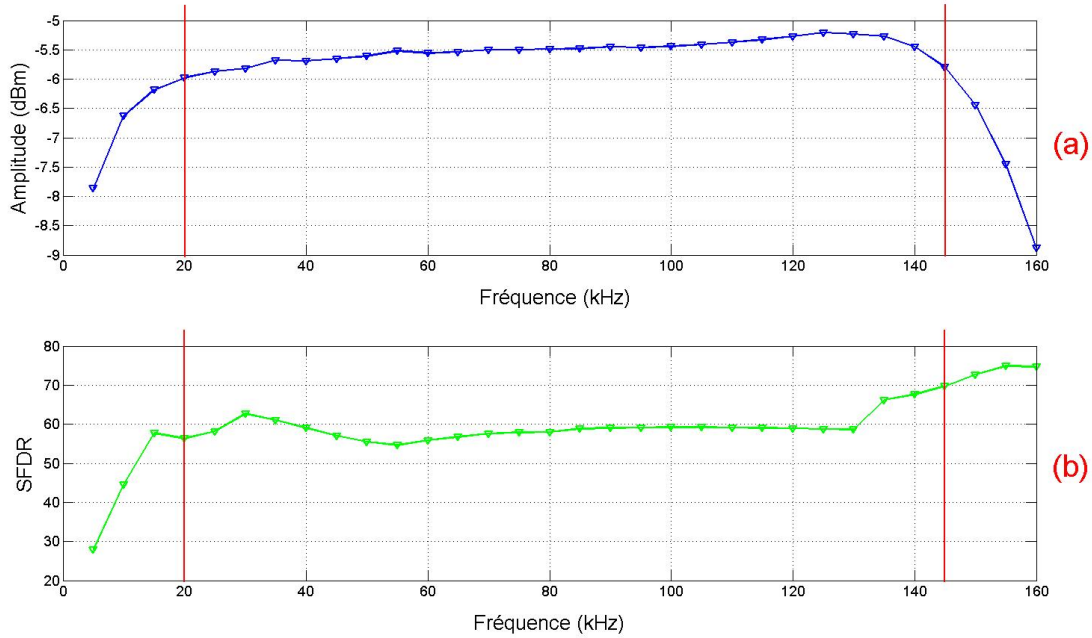


Figure 4.5 Amplitude (a) et SFDR (b) du signal au point de test TP7.

4.3 Rapport signal sur bruit

Le SNR est une mesure de la capacité d'un système à produire, sur une période de temps donnée, les mêmes valeurs de sortie quand les entrées ne varient pas. Une façon de mesurer le SNR d'un système de TIE consiste à appliquer la porteuse de référence à toutes les électrodes, d'acquérir des données pendant le temps d'observation désiré, puis de calculer la valeur moyenne et l'écart-type des données pour estimer le SNR. Toutefois, cette technique ne fait intervenir qu'une partie des circuits du système (par exemple, aucun courant n'est appliqué par les électrodes), ce qui tend à surestimer le SNR qu'on obtiendrait (si cela était possible) pour des données acquises *in vivo*.

Nous utilisons dans notre laboratoire une technique de mesure du SNR qui permet de reproduire aussi fidèlement que possible les conditions expérimentales des essais *in vivo*. Cette technique utilise le fantôme passif illustré à la figure 4.1. Elle est appliquée comme suit :

- Seize canaux du MEA sont reliés au fantôme passif par les mêmes câbles d'électrodes qu'on utilise pour les essais *in vivo*. Par exemple, les résultats de la figure 4.6 ont été obtenus avec des câbles de 45 cm sans écran de blindage. On tient ainsi compte des effets parasites des câbles d'électrodes : leur capacité, le couplage réciproque (*crosstalk*),

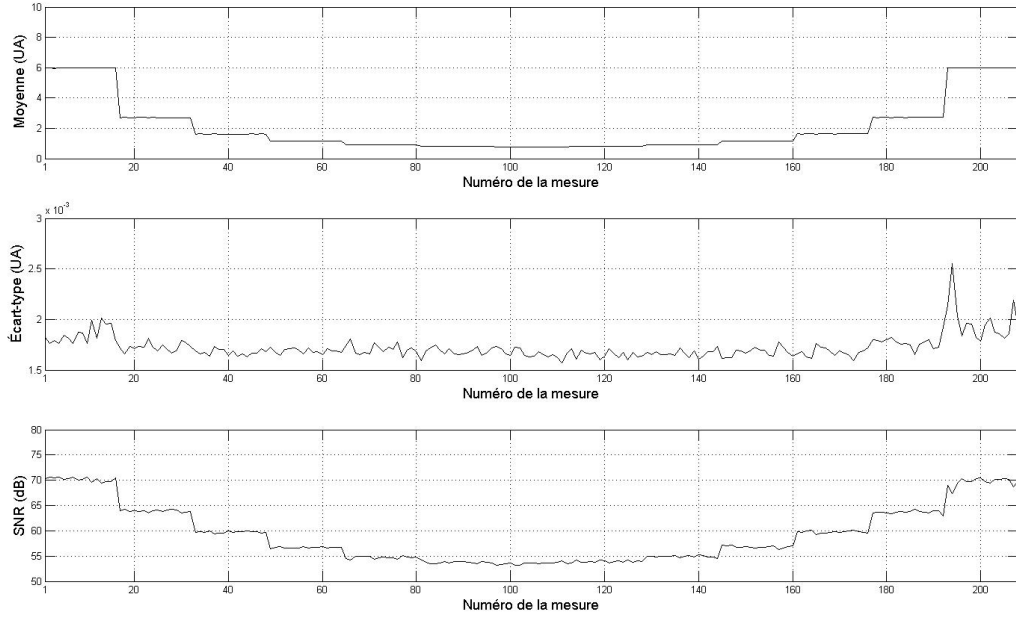


Figure 4.6 Moyenne, écart-type et SNR calculés à partir de 1000 trames de données acquises à la cadence de 5 trames/s.

le couplage à l'alimentation du secteur, etc.

- Les huit canaux restants du MEA sont désactivés. Ceci est nécessaire parce que nous ne disposons pas de fantômes conçus pour 24 électrodes.
- Un nombre prédéterminé de trames sont acquises à la même cadence et avec la même séquence qu'on utilisera pour les essais *in vivo*. Ici, nous avons acquis 1000 trames au taux de 5 trames/s avec la séquence décrite plus bas.
- Pour chacune des 208 mesures d'une trame, on calcule la moyenne (\overline{m}_i) et l'écart-type (σ_{m_i}) des mesures contenues dans les 1000 trames. Le SNR pour chaque mesure est obtenu par l'équation suivante :

$$\text{SNR}_i = 20 \log_{10} \left(\frac{\overline{m}_i}{\sigma_{m_i}} \right) \quad (4.1)$$

où m_i représente la i^{e} mesure d'une trame.

Le profil d'amplitude du signal de TIE (graphique du haut, figure 4.6) dépend de la géométrie du fantôme (circulaire bidimensionnel) de la distribution de conductivité modélisée (uniforme) et de la séquence d'acquisition. Nous utilisons une variante du protocole de Sheffield qui comporte plusieurs avantages pratiques, notamment la simplicité de réalisation

du protocole dans le *firmware* des microcontrôleurs du MEA. Pour décrire cette séquence, considérons un cercle entouré de seize électrodes, numérotées de 1 à 16 dans le sens horaire. L'électrode 1 est située à 12 heures.

- La première mesure de la trame est obtenue avec les électrodes 1 et 2 comme source et puits de courant, et les électrodes 3 et 4 comme suiveur et inverseur de tension.
- Les mesures 2 à 16 sont obtenues en réaffectant en bloc ces 4 fonctions aux électrodes suivantes (*i.e.*, en effectuant une rotation).
- Les seize premières mesures correspondent au premier plateau dans le premier graphique de la figure 4.6. Les valeurs sont constantes en raison de la symétrie et de l'uniformité du milieu.
- La mesure 17 de la trame est obtenue en utilisant de nouveau les électrodes 1 et 2 comme source et puits de courant mais en insérant un intervalle d'une électrode entre le puits et le suiveur. Les électrodes 4 et 5 sont donc utilisées pour le suiveur et l'inverseur de tension respectivement.
- Les mesures 18 à 32 se font de la même façon que les mesures 2 à 16, en réaffectant en bloc les quatre fonctions aux électrodes suivantes.
- Les mesures 17 à 32 correspondent au deuxième plateau du graphique. L'amplitude du plateau est inférieure à celle du premier car on a accru la distance entre la paire d'électrodes qui applique le courant et celle qui mesure la différence de potentiel.
- La séquence se poursuit avec la même logique : on fait seize rotations puis on ajoute un intervalle d'une électrode entre le puits et le suiveur.
- La séquence se termine lorsque la prochaine rotation nous conduirait à la même configuration d'électrodes que la mesure numéro 1. On obtient ainsi seize plateaux de treize mesures, pour un total de 208 mesures par trame.

Le graphique du bas à la figure 4.6 montre la variation du SNR en fonction du numéro de la mesure, *i.e.* la position de la mesure dans la trame. Les résultats de l'évaluation du SNR pour une cadence d'images de 5 trames/s sont résumés au tableau 4.2.

Tableau 4.2 SNR pour le système TIE5-USB 2.0.

SNR			
Moyenne	Écart-type	Minimum	Maximum
59,35 dB	5,75 dB	53,01 dB	71,30 dB

4.4 Précision globale

La précision globale est un indicateur de la proximité de la valeur mesurée par un instrument à la valeur réelle du mesurant. Cette définition sous-entend que la valeur réelle du mesurant est connue, par exemple, en se reportant à un étalon accepté mondialement. Il n'existe pas d'étalon reconnu pour la TIE. Néanmoins, un dispositif de test stable, construit avec des composantes très précises, comme le fantôme de la figure 4.1, permet d'estimer la précision globale d'un système de TIE. Pour cela, les données acquises sont comparées à une trame théorique calculée pour ce fantôme. La précision globale est donnée par l'équation :

$$P_i = \left[1 - \left| \frac{m_{i_{\text{mesuré}}} - m_{i_{\text{théorique}}}}{m_{i_{\text{théorique}}}} \right| \right] \times 100 \% \quad (4.2)$$

où $m_{i_{\text{mesuré}}}$ est la moyenne des valeurs mesurées pour la i^{e} position d'une trame et $m_{i_{\text{théorique}}}$ la valeur calculée pour cette même position.

Nous avons évalué la précision globale du système avec le même montage expérimental que pour la caractérisation du SNR. On a effectué une série de tests en acquérant 1000 trames de données à des cadences comprises entre 1 et 42 trames/s. La fréquence de la porteuse de référence avait été fixée à 50 kHz. Pour chaque test, on a déterminé la moyenne, le maximum et le minimum du vecteur P calculé avec l'équation ci-dessus. La figure 4.7 résume les résultats obtenus.

La valeur moyenne de la précision globale est pratiquement constante jusqu'à environ 35 trames/s, où elle décroît d'environ 0,1 %. La valeur maximale est de 100 %, ce qui signifie simplement qu'au moins une des 208 mesures de chaque trame est égale à la valeur correspondante de la trame théorique. La valeur minimale fluctue mais se maintient autour de 99,2 % jusqu'à une cadence de 34 trames/s.

4.5 Dérive thermique

La dérive thermique est une modification progressive des performances d'un système, qui est clairement associée au changement de température de ses composants. La dérive thermique est quasi inévitable puisque tout système dissipe une certaine quantité d'énergie lorsqu'il fonctionne. On peut en réduire l'amplitude et/ou les effets de diverses façons. Premièrement, en réduisant l'énergie nécessaire au fonctionnement du système. Cette approche est efficace si elle est suivie dès la conception du système, par exemple, en privilégiant pour le traitement de signal des solutions numériques plutôt que des circuits analogiques. Deuxièmement, par un contrôle actif de la consommation d'énergie. Ceci est fait dans certains cas en désactivant des sections du système qui ne sont pas requises en fonctionnement normal. Troisièmement,

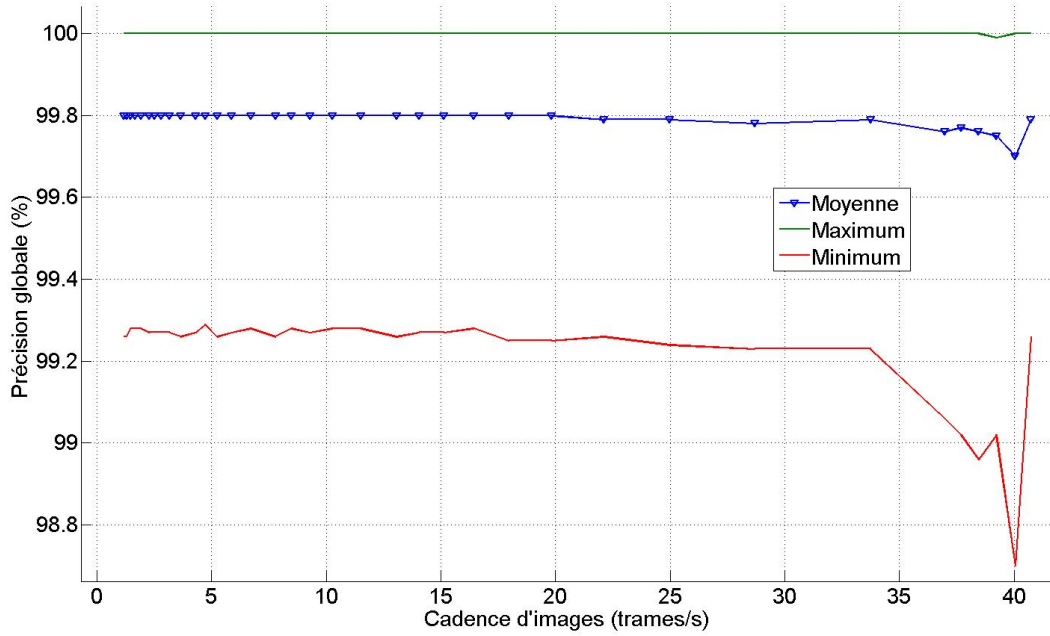


Figure 4.7 Précision globale en fonction de la cadence d'acquisition.

par une gestion active de l'énergie dissipée. Ceci se fait par des dispositifs (dissipateurs de chaleur, ventilateurs, etc.) qui visent à maintenir constante la température du système.

Les inconvénients provoqués par la dérive thermique dépendent des applications visées. Le système TIE5-USB 2.0 est conçu pour le monitoring préopératoire de patients épileptiques. Dans cette application, le système doit fonctionner sur des périodes variant de quelques heures à quelques jours. De plus, la technique utilisée, appelée *imagerie dynamique* permet de reconstruire uniquement des images de changements de conductivité survenus entre l'instant où l'on a acquis la trame de référence et l'instant présent. La trame de référence est habituellement acquise au début de la session de monitoring. Cette technique d'imagerie est sensible aux variations des caractéristiques du système. La dérive thermique peut donc rendre inutilisables les images reconstruites si les variations des caractéristiques du système sont plus importantes que les changements de conductivité dus au processus qu'on veut imager.

La figure 4.8 montre un exemple de la variation du SNR pendant les trois premières heures de fonctionnement du système. Celui-ci avait été éteint pendant plusieurs heures pour que les composants reviennent à la température ambiante (environ 25 degrés Celsius). Ce test a été réalisé avec le montage décrit à la section 4.3 mais en utilisant 2500 trames plutôt que 1000 pour évaluer le SNR. L'évolution asymptotique du SNR avec le temps d'opération (et donc

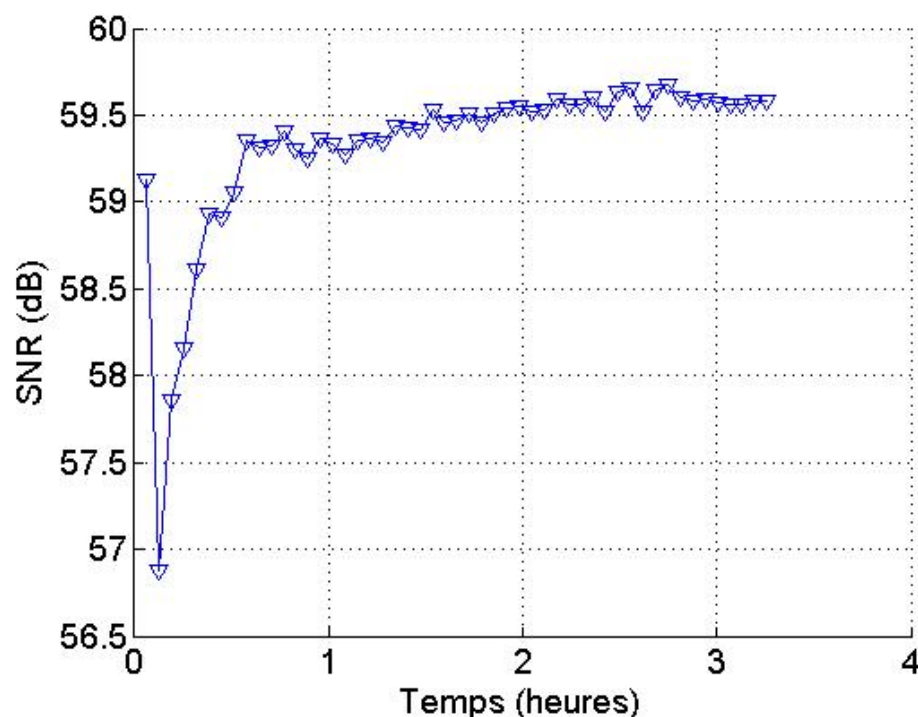


Figure 4.8 Variation du SNR durant les trois premières heures.

avec la température) est caractéristique du phénomène de dérive thermique. Le SNR était d'environ 56,8 dB au début du test et atteint 59,5 dB après deux heures de fonctionnement. Le premier point du graphique n'est pas significatif. Précisons que les mesures des trois paramètres de performance (SFDR, SNR et la précision globale) rapportées au tableau 4.2 avaient été faites après avoir fait fonctionner le système pendant deux heures.

Le graphique de la figure 4.9 montre la variation du SNR sur 18 heures de fonctionnement continu. La variation brusque de la trace un peu après 6 heures est due au fait qu'on a retiré le couvercle du boîtier de l'UC. On voit que le SNR se maintient autour de 59,5 dB.

4.6 Facteurs qui affectent le SNR

En plus de la dérive thermique, le SNR du système est affecté par des paramètres de fonctionnement que l'utilisateur peut modifier à partir de l'interface graphique. Nous examinons dans cette section l'effet de deux paramètres : la durée de la période d'inactivité des filtres moyenneurs et la cadence d'images. Un troisième paramètre, la bande passante des filtres FIR, a également une grande influence sur le SNR. La dépendance est complexe et une étude systématique nécessiterait un modèle numérique de la chaîne de démodulation. Il n'a pas été possible de réaliser cette étude dans le cadre de notre projet. Nous la proposons comme un

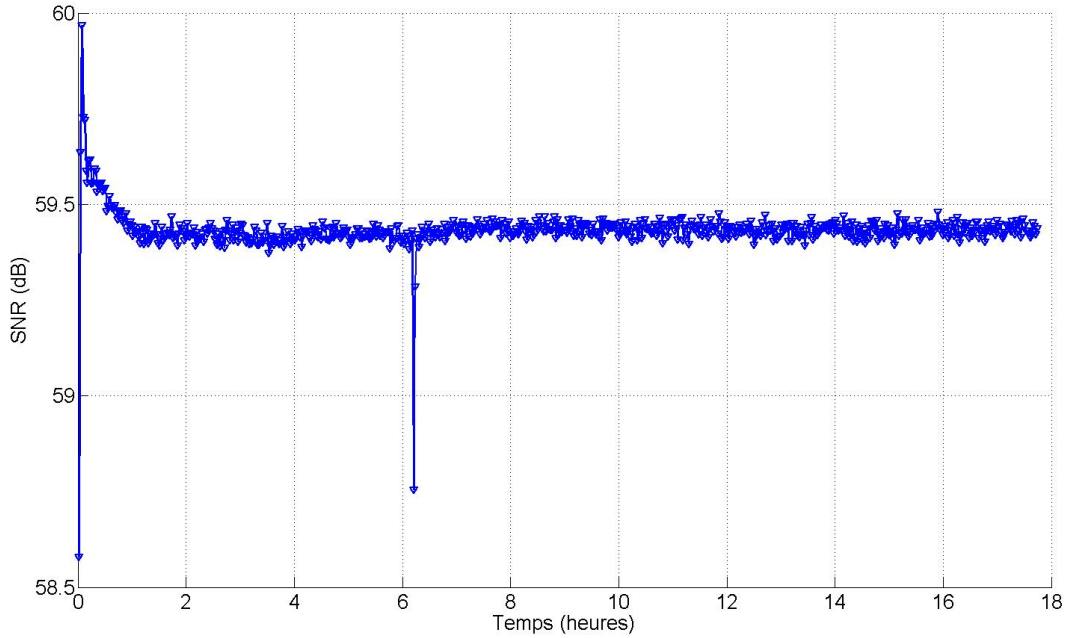


Figure 4.9 Variation du SNR sur 18 heures de fonctionnement continu.

des six travaux à réaliser et en décrivons les étapes à la section 5.2.3.

4.6.1 Période d'inactivité des filtres moyennneurs

La variante du protocole de Sheffield que nous utilisons pour l'acquisition de données de TIE nécessite la commutation de quatre électrodes actives à chaque mesure. Cette commutation produit des transitoires dans la porteuse de mesures provenant du MEA. La trace du fond dans la figure 4.10 montre cette porteuse¹ après qu'elle ait été numérisée par l'ADC de 14 bits, 2 MHz situé sur la carte de l'UC. Les transitoires sur les mesures de quatre trames consécutives sont évidentes. La trace à l'intérieur du cadre est un agrandissement d'une transitoire.

Ces transitoires détérioreraient significativement le SNR du système si on les laissait passer dans les filtres moyennneurs. C'est pourquoi on a implanté un mécanisme qui rejette les données provenant des filtres FIR durant une période d'inactivité dont l'utilisateur peut programmer la durée à partir de l'interface graphique. La figure 4.11 montre l'effet de cette période d'inactivité sur le SNR du système. L'abscisse du graphique représente la valeur moyenne des SNR de toutes les mesures d'une trame, évaluée avec la procédure décrite à la

1. La porteuse de mesures de TIE sera dorénavant désignée signal AM_IN.

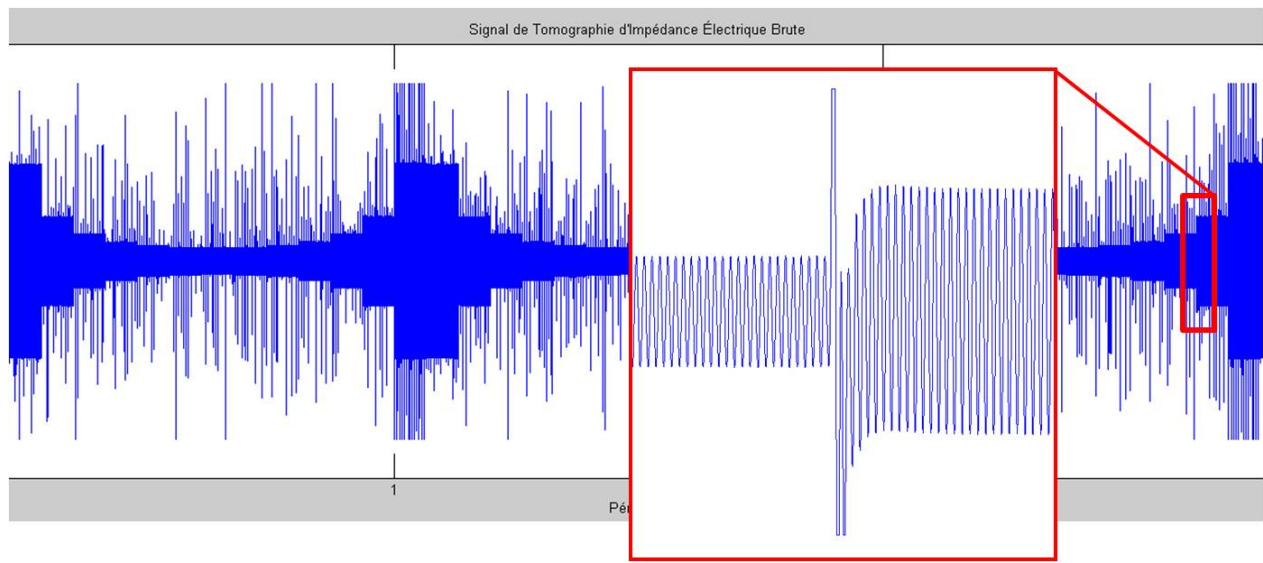


Figure 4.10 Transitoires dans le signal AM_IN causées par la commutation des électrodes.

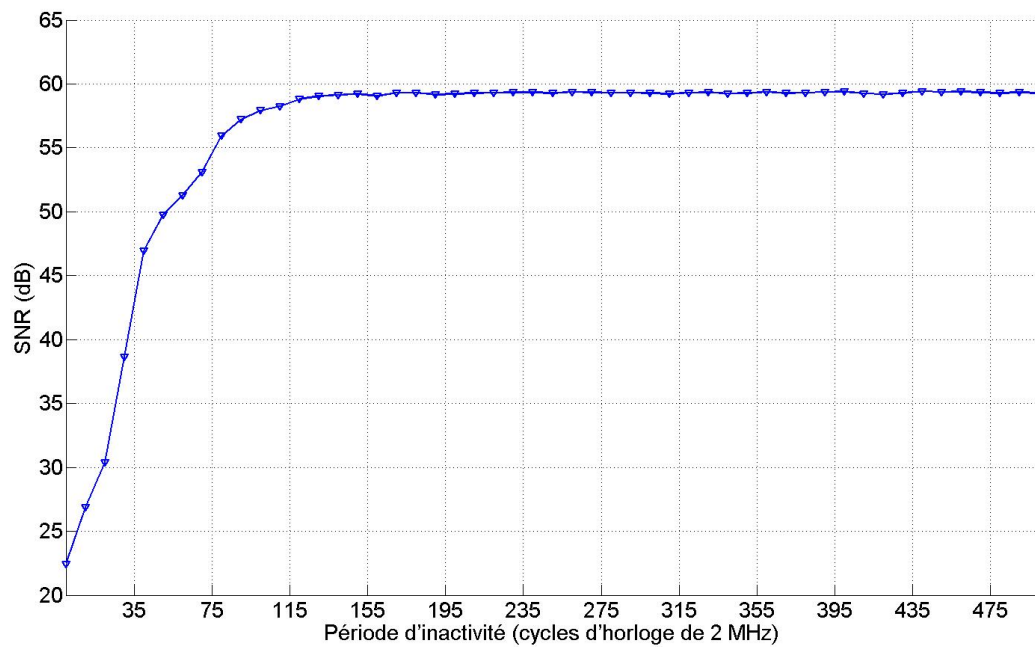


Figure 4.11 Effet de la période d'inactivité sur le SNR du système.

section 4.3. Les unités en ordonnée sont des cycles d'horloge de 2 MHz. Le graphique nous montre une augmentation progressive du SNR moyen au fur et à mesure qu'on augmente la période d'inactivité, jusqu'à environ 150 cycles, soit $75 \mu s$, où le SNR se stabilise à environ 59,5 dB.

4.6.2 Cadence d'images

La cadence d'images (en anglais, *frame rate* ou FR) d'un système de TIE est généralement spécifiée en trames/s. Le nombre de mesures d'impédance dans une trame dépend : a) du nombre d'électrodes utilisées, b) du protocole de mesure et c) de l'inclusion, ou non, de mesures dites réciproques. Pour les protocoles du type Sheffield où les mesures d'impédance sont réalisées avec deux paires d'électrodes adjacentes le nombre de mesures par trame est donné par l'équation suivante :

$$M = \frac{N(N-3)}{L} \quad (4.3)$$

où N est le nombre d'électrodes. $L = 1$ si on inclut les mesures réciproques, ou 2 si on les exclut. Par exemple, avec seize électrodes on obtient 208 mesures par trame si on inclut les mesures réciproques. Chaque mesure est initiée par une transition du signal SCANCLK. La période de ce signal ou, si l'on préfère, l'intervalle de temps entre chaque mesure (T_{mes}), est donc reliée à la cadence d'images (FR) par l'équation :

$$T_{\text{mes}} = \frac{1}{M \times FR} \quad (4.4)$$

Pour relier la cadence d'images aux paramètres d'acquisition de données de TIE, il faut développer l'intervalle T_{mes} en ses divers constituants : les périodes d'inactivité et d'activité des filtres moyenneurs (P_{inact} et P_{act} respectivement) et la période de stabilisation des filtres FIR (P_{FIR}) après qu'on les ait arrêtés. Ce qu'on fait avant chaque mesure.

$$T_{\text{mes}} = T_{\text{samp}}(P_{\text{inact}} + (78 + 2 + 5) + P_{\text{act}}) \quad (4.5)$$

Le premier terme de droite est le temps d'inactivité des filtres moyenneurs. La constante $(78 + 2 + 5)$ représente le nombre de cycles d'horloge requis pour stabiliser les filtres FIR (ce nombre dépend du nombre de coefficients utilisés dans ces filtres, 78 dans notre cas), plus 2 cycles de latence pour les filtres et 5 cycles pour la logique combinatoire qui gère les périodes d'activité et d'inactivité. T_{samp} est l'inverse de la fréquence d'échantillonnage f_{samp} qui est

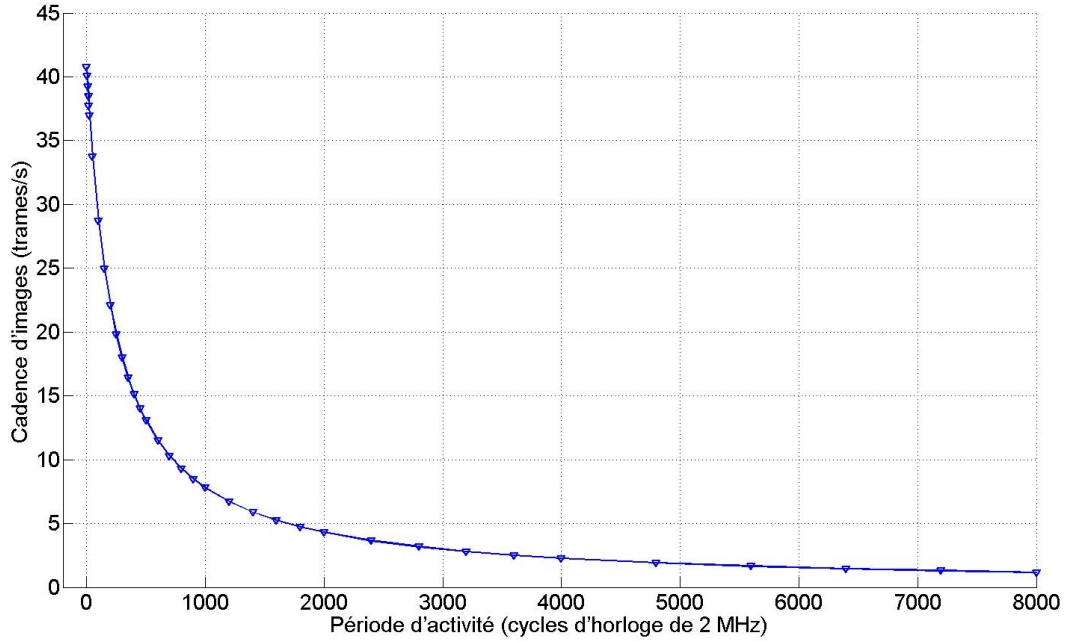


Figure 4.12 Cadence d'images en fonction de la période d'activité.

2 MHz. On a donc la relation générale suivante pour la cadence d'images :

$$FR = \left(\frac{L}{N(N-3)} \right) \left(\frac{1}{T_{\text{samp}}(P_{\text{inact}} + 85 + P_{\text{act}})} \right) \quad (4.6)$$

La figure 4.12 montre la relation entre la cadence d'images et la période d'activité pour les paramètres d'acquisition utilisés dans les tests décrits dans ce chapitre : $N = 16$ électrodes, $L = 1$ (inclusion des mesures réciproques) et $P_{\text{inact}} = 150$. On voit qu'on peut atteindre une cadence de 40 trames/s si on choisit une période d'activité d'un cycle. À l'autre extrême, des périodes d'activité de 8000 cycles et plus donnent des cadences inférieures à 1 trame/s, qui conviennent à l'étude de phénomènes physiologiques lents qui nécessitent un SNR aussi grand que possible.

Il peut arriver, selon le choix des paramètres mentionnés ci-dessus et de la fréquence de la porteuse de référence, que la commutation des électrodes se fasse à un instant où le signal AM_IN a une amplitude non nulle. Dans ce cas, la transitoire de commutation sera plus grande que si elle se produisait près d'un passage par zéro. Pour une configuration donnée du système, on peut donc maximiser le SNR en faisant en sorte que la commutation des électrodes se produise à des multiples entiers de la période de la porteuse de référence. Ainsi,

si on désigne par f_{ref} la fréquence de la porteuse de référence et f_{mes} la fréquence de mesure (*i.e.* du signal SCANCLK), il suffira de satisfaire la relation suivante :

$$f_{\text{ref}} = k f_{\text{mes}} \quad (4.7)$$

où k , exprimé comme suit, doit être un entier :

$$k = \left(\frac{f_{\text{ref}}}{f_{\text{samp}}} \right) (P_{\text{inact}} + 85 + P_{\text{act}}) \quad (4.8)$$

Ainsi, pour une porteuse de référence de 50 kHz, on aurait :

$$k = \frac{1}{40} (P_{\text{inact}} + 85 + P_{\text{act}})$$

Pour que k soit entier, il suffit que le terme entre parenthèses soit un multiple de 40. Le tableau 4.3 donne quelques valeurs de périodes d'inactivité et d'activité qui satisfont cette condition dans le cas où la fréquence de la porteuse de référence est 50 kHz. Rappelons que la fréquence d'échantillonnage f_{samp} n'est pas modifiable par l'utilisateur.

Afin de vérifier l'impact sur le SNR du synchronisme entre la fréquence de référence et la fréquence de commutation des électrodes, une série de tests semblables à ceux décrits à la section 4.3 ont été faits en variant la période d'inactivité autour de 395 cycles, qui correspond à la condition de synchronisme pour une période d'activité de 400 cycles. Le tableau 4.4 résume les résultats obtenus.

4.7 Comparaison de deux systèmes de TIE

Nous présentons dans cette section une comparaison de deux indicateurs de performance : le SFDR et le SNR, pour le système TIE4-USB, décrit à la section 2.4.4, et le nouveau système

Tableau 4.3 Quelques valeurs des périodes d'inactivité et d'activité qui permettent de faire correspondre la commutation des électrodes à des passages par zéro de la porteuse de référence. Les unités pour ces périodes sont des cycles d'horloge de 2 MHz.

Fréquence de la porteuse de référence : $f_{\text{ref}} = 50 \text{ kHz}$			
P_{inact}	195	395	595
P_{act}	200	400	600

Tableau 4.4 Valeurs du SNR pour des périodes d'inactivité variant autour de 395 cycles d'horloge de 2 MHz.

P_{act}	P_{inact}	SNR Moyen	SNR Max	SNR Min	Écart-type
400	385	59,27 dB	70,77 dB	52,97 dB	5,64 dB
400	390	59,31 dB	71,03 dB	53,25 dB	5,69 dB
400	395	59,36 dB	70,70 dB	53,02 dB	5,71 dB
400	400	59,26 dB	70,73 dB	53,11 dB	5,59 dB
400	405	59,20 dB	70,69 dB	53,29 dB	5,49 dB

TIE5-USB 2.0. Précisons que les données pour le système TIE4-USB ont été extraites de Dazé (2004).

4.7.1 Comparaison du SFDR des deux systèmes

Le tableau 4.5 montre le SFDR de la porteuse de référence des deux systèmes, pour la plage de fréquences 20 à 65 kHz, par pas de 5 kHz. Ces limites découlent de la disponibilité des données pour le système TIE4-USB. Puisque la fréquence de coupure du filtre passe-bas de ce système n'était pas spécifiée, nous avons fixé à 150 kHz la fréquence de coupure du filtre du système TIE5-USB 2.0. Le tableau montre que la valeur moyenne du SFDR pour le système TIE5-USB 2.0 est 5,6 dBm supérieure à celle du système TIE4-USB. Il n'y a pas de différence significative dans les écarts-types.

4.7.2 Comparaison du SNR des deux systèmes

Le SNR du système TIE5-USB 2.0 a été évalué en faisant varier la cadence d'images entre 1 et 41 trames/s. Cette variation a été réalisée en changeant la période d'activité des filtres moyenneurs; la période d'inactivité était fixée à 395 cycles d'horloge de 2 MHz. Les valeurs du SNR pour le système TIE4-USB ont été extraites de Dazé (2004). Seules les valeurs du SNR pour des cadences de 2 à 22 trames/s étaient disponibles. Dans tous les cas, le SNR a été évalué en traitant 1000 trames consécutives acquises à 50 kHz.

La figure 4.13 montre les variations du SNR en fonction de la cadence d'images pour les deux systèmes. Les valeurs du SNR maximal et minimal étaient disponibles seulement pour le système TIE5-USB 2.0. En comparant le SNR moyen des deux systèmes, on constate que l'écart en faveur du TIE5-USB 2.0 est d'environ 4 dB.

Tableau 4.5 Mesure du SFDR pour les systèmes TIE4-USB et TIE5-USB 2.0.

Fréquence (kHz)	SFDR	
	TIE4-USB (dB)	TIE5-USB 2.0 (dB)
20	45,8	56,35
25	51,2	58,12
30	52,6	62,65
35	53,4	61,01
40	52,8	59,00
45	51,4	56,98
50	55,6	55,50
55	51,4	54,66
60	52,8	55,89
65	54,2	56,77
Moyenne	52,1	57,69
Écart-type	2,6	2,53

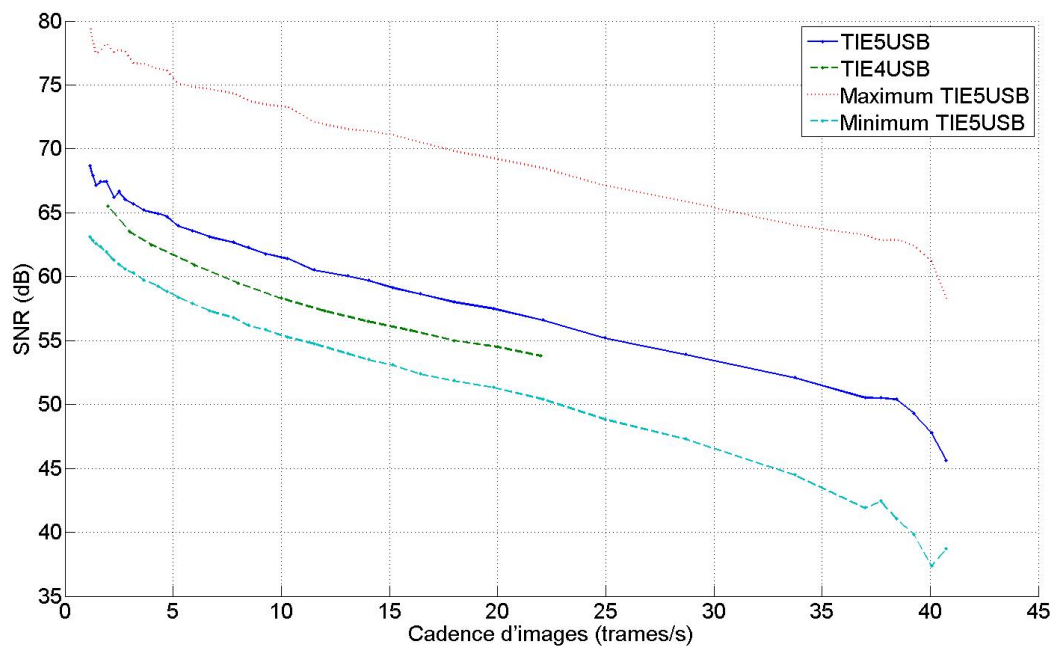


Figure 4.13 SNR en fonction de la cadence d'images pour les systèmes TIE4-USB et TIE5-USB 2.0.

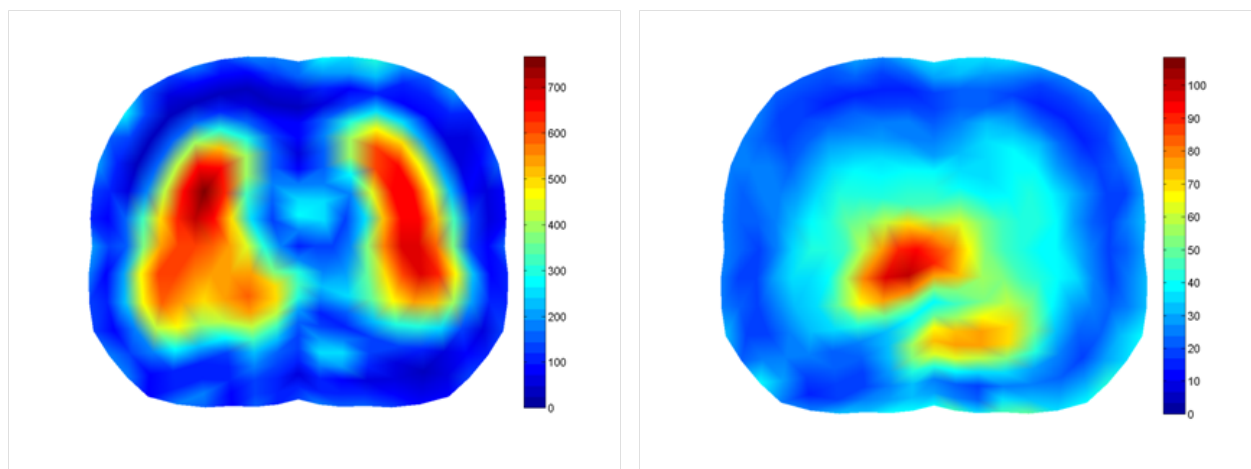


Figure 4.14 Images fonctionnelles de ventilation pulmonaire (gauche) et de perfusion pulmonaire (droite). Le côté gauche du sujet est à droite des images et le dos en bas. Les échelles sont en unités arbitraires de conductivité.

4.8 Premiers résultats *in vivo*

En raison de délais dans la construction du MEA, il n'a pas été possible de compléter les optimisations qui auraient permis d'obtenir des images de changements de conductivité du cerveau. Toutefois, les tests décrits aux sections précédentes ont démontré que les performances du système étaient suffisantes pour reconstruire des images de ventilation pulmonaire. Cette application est idéale pour faire les premiers essais *in vivo* d'un nouveau système parce que les variations d'impédance produites par la respiration sont au moins dix fois plus grandes que celles produites par des changements de volume ou de débit sanguin dans le cerveau. De plus, l'allure des images est bien documentée et on peut en modifier l'aspect en demandant au sujet d'effectuer des inspirations/expirations profondes ou bien des changements de posture.

4.8.1 Vérification de la chaîne d'acquisition de données de TIE

Nous avons effectué plusieurs essais sur des sujets normaux après avoir obtenu l'autorisation du comité d'éthique de l'École Polytechnique de Montréal. Ces essais ont été faits avec 24 électrodes Ag/AgCl réparties uniformément autour du thorax au niveau de T8. Le courant appliqué était de 4 mA crête-à-crête à 50 kHz et la cadence d'acquisition : 5 trames/s. Puisque le système reconstruit des images dynamiques en temps réel, une validation qualitative a été faite en observant l'effet des manœuvres respiratoires effectuées par le sujet.

La figure 4.14 montre les résultats obtenus avec une méthode de traitement de données appelée *imagerie fonctionnelle* (en anglais, *Functional imaging* ou FI). Cette méthode

visé à mettre en évidence les régions où la conductivité des tissus varie autour d'une fréquence connue. Par exemple, pour déterminer les régions du thorax qui correspondent aux poumons, on peut enregistrer les données pendant que le sujet effectue des cycles d'inspiration/expiration aussi réguliers que possible. Avec ces données, on reconstruit une image fonctionnelle pour la fréquence de ventilation que le sujet a adoptée. Plus précisément, on a utilisé pour cet exemple les étapes de traitement suivantes : 1) 300 trames de données de TIE ont été enregistrées à la cadence de 5 trames/s, 2) des images dynamiques comprenant 576 éléments ont été reconstruites avec ces 300 trames, 3) en prenant l'amplitude du i^{e} élément de chaque image dynamique, on a formé 576 vecteurs de 300 points chacun (ces vecteurs sont en fait des signaux échantillonnés à 5 Hz), 4) par la transformée de Fourier, on a calculé le spectre d'amplitude de chaque signal, 5) avec le spectre moyen, on a déterminé la fréquence respiratoire dominante (FRD), et 6) on a formé l'image fonctionnelle en affectant au i^{e} voxel de celle-ci l'énergie spectrale évaluée sur une bande de fréquences centrée sur la FRD. La largeur de bande pour évaluer l'énergie spectrale est habituellement de 10 à 20 % de la FRD afin de tenir compte de variations normales dans l'amplitude et la durée des cycles respiratoires.

L'image fonctionnelle de ventilation (image de gauche, figure 4.14) montre deux régions d'activité situées à la position attendue pour les poumons dans cette coupe du thorax. L'image de droite est une image fonctionnelle de perfusion pulmonaire. Elle est obtenue en appliquant le même traitement aux mêmes données que ci-dessus, mais en utilisant la fréquence cardiaque dominante (FCD) plutôt que la FRD. Cette image fonctionnelle montre les régions du thorax où la conductivité varie autour de la fréquence cardiaque, vraisemblablement en raison de variations cycliques du volume sanguin dans les chambres cardiaques.

4.8.2 Vérification de la chaîne d'acquisition de données d'EEG

Une validation préliminaire de la chaîne d'acquisition de données d'EEG a été faite en enregistrant des électrocardiogrammes (ECG). Contrairement à l'EEG, il est plus facile de vérifier le fonctionnement de cette chaîne avec des ECG puisque leur forme d'onde est bien connue. Il est toutefois nécessaire de réduire le gain de tension des amplificateurs d'EEG de 10 000 V/V à 1000 V/V étant donné que l'amplitude des ECG captés sur le thorax est de l'ordre du millivolt. La figure 4.15 montre 24 dérivations thoraciques enregistrées avec les électrodes utilisées pour acquérir les données de TIE utilisées pour les images fonctionnelles décrites ci-dessus. Cet essai confirme le fonctionnement de la chaîne d'acquisition d'EEG pour des signaux dont l'amplitude est comparable à celle de l'ECG.

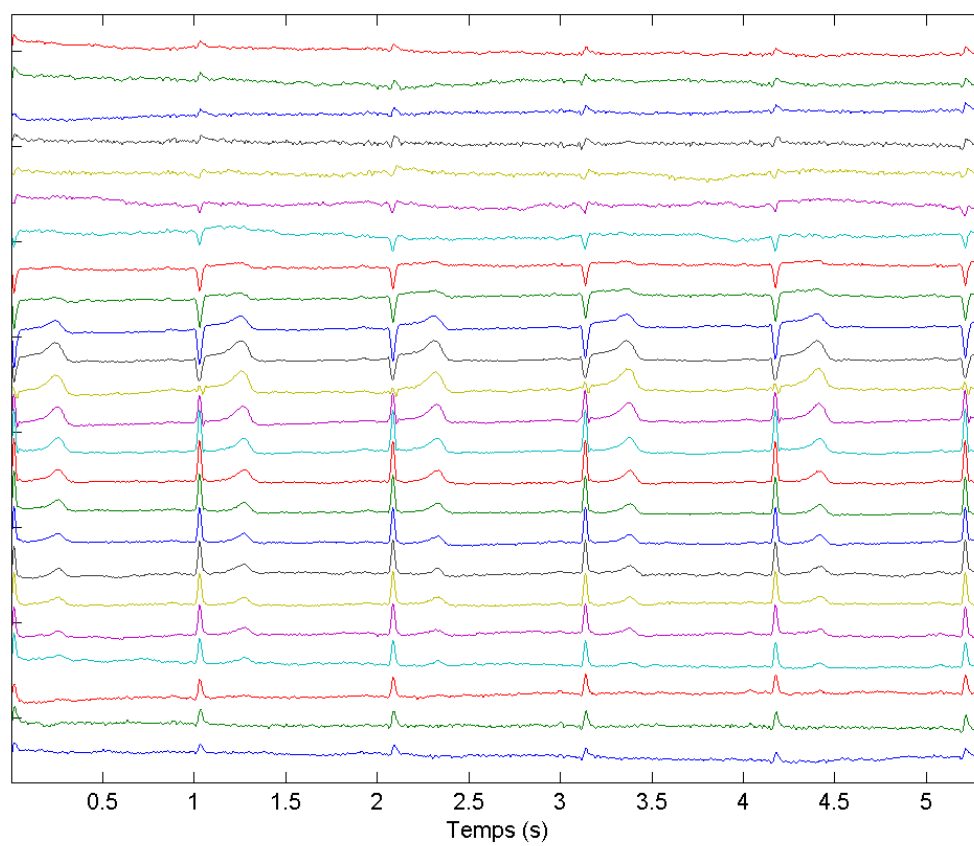


Figure 4.15 Électrocardiogrammes acquis par les 24 canaux d'EEG.

CHAPITRE 5

CONCLUSION

Ce chapitre comprend trois sections. Dans la première, nous rappelons le contexte et les objectifs spécifiques du projet de maîtrise et nous faisons le bilan de nos réalisations. La deuxième section, intitulée *suggestions de travaux à réaliser*, présente six projets visant à améliorer les performances du système par des modifications ciblées au matériel et/ou au logiciel. Un de ces projets consiste à ajouter au FPGA, qui contrôle l'UC du système, les modules de traitement de signaux nécessaires à l'acquisition de données de TIE bifréquence. Cet ajout permettrait l'application du système aux situations où les variations de conductivité dans la région du corps étudiée se produisent sur de longues périodes de temps. La dernière section présente les défis à relever pour que la TIE devienne un complément des techniques actuelles de localisation de foyers épileptiques, ce qui constituait l'objectif général du projet à long terme dans lequel s'inscrivait notre projet de maîtrise.

5.1 Synthèse des travaux réalisés

Il est utile de rappeler ici l'objectif général du projet de maîtrise. Comme décrit à la section 1.4, le contexte du projet est le monitoring de patients épileptiques en attente d'une chirurgie visant à exciser les zones du cerveau dont l'activité électrique anormale déclenche les crises. L'objectif général est de développer une technique non invasive pour améliorer la précision des techniques courantes de localisation de foyers épileptiques. Nous proposons une approche qui combine l'électroencéphalographie (EEG) à la TIE du cerveau, en faisant l'hypothèse suivante :

L'augmentation du volume et/ou du débit sanguin dans une région du cerveau modifie sa distribution de conductivité électrique en raison du contraste de conductivité entre le sang et les tissus environnants. Des variations locales de conductivité, mises en évidence par les images de TIE et accompagnées de tracés anormaux d'EEG, permettent de considérer ces régions comme des foyers épileptiques potentiels.

Des examens par CT-scan ou IRM, orientés par les résultats de l'approche qui est proposée, pourraient venir confirmer la nature des foyers potentiels qui ont été identifiés et préciser leur position. L'atteinte de l'objectif général nécessitait quatre étapes : 1) développer un système pour acquérir simultanément les données de TIE et d'EEG, 2) développer des algorithmes de localisation utilisant ces données, 3) développer des fantômes de la tête pour

évaluer les performances du système et des algorithmes, et 4) réaliser une étude clinique à petite échelle (une dizaine de patients épileptiques) pour valider le système.

La planification pour l'ensemble du projet a fait ressortir la nécessité de subdiviser la première étape en deux projets de maîtrise conduits parallèlement. Un premier projet portant sur l'électronique frontale du système a été complété à l'été 2011 (Jéhanne-Lacasse, 2011). Notre projet portait sur le développement de l'UC.

Voici, en résumé, les principales réalisations :

1. Partant d'une carte d'UC conçue et réalisée par notre laboratoire, nous avons écrit le programme de configuration du FPGA qui contrôle la carte. Ce programme a été écrit en VHDL dans le but de faciliter le transfert à une autre famille de FPGA, advenant la réédition du circuit imprimé.
2. En collaboration avec un des codirecteurs, nous avons développé une interface graphique avancée qui permet de contrôler tous les paramètres qui déterminent le fonctionnement des modules de traitement de signaux réalisés dans le FPGA. Cette interface est orientée vers le débogage et l'optimisation du système, elle s'adresse donc à des usagers experts. Toutefois, elle contient tous les éléments pour réaliser une version simplifiée qui sera intégrée à l'interface graphique destinée aux usagers cliniciens.
3. Le fonctionnement de chaque module de traitement de signal a été vérifié et des mesures de performance ont été faites avec un analyseur de réseau et de spectre, de même qu'avec des fonctions de test intégrées au système. Nous avons étudié quatre critères de performance : 1) le SFDR, 2) le SNR, 3) la précision globale et 4) la stabilité du système (*i.e.* le contrôle de la dérive thermique).
4. Les critères de performance pour le nouveau système ont été comparés à ceux d'un système de la génération précédente (TIE4-USB). Nous avons observé dans tous les cas une amélioration. Par exemple, à une cadence d'images de 5 trames/s, le SNR moyen est passé de 61,5 dB à 64,5 dB. La valeur moyenne du SFDR de la porteuse de référence est passée de 52,1 dBm à 57,7 dBm pour la plage de fréquences comprise entre 20 kHz et 65 kHz. Un gain d'environ 0,1 % a été réalisé pour la précision globale.
5. Nous avons réalisé une carte fille¹ pour recevoir les données d'EEG transmises en format sériel synchrone par le MEA. Cette carte sert uniquement d'interface électrique. La conversion du format des données sériel à parallèle et leur écriture dans une mémoire FIFO en attendant qu'elles soient transmises au PC sont réalisées par un module du FPGA que nous avons programmé.

1. Cette carte fille contient les circuits représentés à la figure 3.23.

6. Nous avons ajouté aux démodulateurs en quadrature de phase (le module DDC du FPGA) des filtres moyennneurs dont on peut programmer les périodes d'activité et d'inactivité. Les données transitoires, qui correspondent aux commutations des circuits du MEA lors du changement de configuration des électrodes, sont rejetées pendant la période d'inactivité. Puis, les données valides sont accumulées par les filtres moyennneurs pendant la période d'activité. La commutation d'électrodes pour la prochaine mesure d'impédance s'effectue à la fin de la période d'activité, après que les données de sortie des filtres moyennneurs aient été transférées à l'interface USB pour être transmises à l'ordinateur. Les systèmes précédents ne comportaient pas de filtres moyennneurs : les données sortant du DDC étaient décimées pour réduire le débit de données à transmettre. Les filtres moyennneurs donnent à l'utilisateur la possibilité d'améliorer le SNR des mesures en utilisant des données qui auraient autrement été ignorées.
7. Un important outil de débogage a été ajouté au système sous la forme d'un multiplexeur de données. Ce module permet de prélever les données sortant des divers modules de traitement de signaux internes au FPGA et de les transmettre à l'ordinateur. Des fonctions sont disponibles dans l'interface utilisateur pour afficher ces données en temps réel sous la forme de signaux analogiques et de les enregistrer sur disque pour analyse ultérieure. Des mécanismes de détection d'erreurs ont aussi été mis en place dans divers modules, notamment dans l'interface USB qui gère le transfert de données à l'ordinateur.
8. Des essais *in vivo* ont été faits sur des sujets normaux pour vérifier le fonctionnement des chaînes d'acquisition de données de TIE et d'EEG.

Un résultat important du projet a été de permettre à notre groupe de poursuivre le développement de systèmes de TIE, en offrant une solution au problème d'obsolescence des composants. En effet, l'évolution rapide des technologies électroniques rend nécessaire d'effectuer environ à tous les 5 ans une révision du design des systèmes. Par exemple, l'architecture des systèmes TIE4-USB, qui avait été définie à la fin des années 1990, était pratiquement obsolète en 2003. La cause était l'arrêt de production de quatre puces spécialisées dont dépendait l'UC : un synthétiseur numérique direct (DDS) avec DAC intégré, un démodulateur en quadrature de phase (DDC), une mémoire FIFO à entrée série et sortie parallèle et un microcontrôleur USB 1.0. Pour construire d'autres systèmes de cette génération, il aurait fallu se procurer des pièces auprès de revendeurs de composants discontinués ou usagés.

Le développement d'une architecture qui intègre dans un FPGA la quasi-totalité des fonctions de traitement de signal a été amorcé avec le projet de maîtrise de Dazé (2004). Il a été complété dans une large mesure par notre projet. Comme l'illustre la figure 3.4, l'UC du système actuel ne comporte que trois composants externes au FPGA : un ADC, un DAC et un microcontrôleur USB 2.0. On pourrait argumenter que ces composants n'échappent

pas à l'obsolescence. Toutefois, il s'agit ici de composants qui ont des équivalents fonctionnels produits par plus d'un fabricant. L'utilisation de composants d'un autre type que celui prévu dans le design initial pourrait nécessiter une réédition du circuit imprimé, mais pas de changement radical dans l'architecture du système.

Nous pouvons conclure de ce qui précède que les objectifs spécifiques de notre projet de maîtrise ont été atteints dans une très large mesure.

5.2 Suggestions de travaux à réaliser

Nous proposons dans cette section six projets de moyenne envergure qui visent à rehausser les performances du système.

5.2.1 Optimisation de la séquence de mesures

La séquence de mesures utilisée pour les tests de caractérisation du système ainsi que pour les essais *in vivo* est générée par un algorithme qui réalise une variante du protocole de Sheffield. Nous avons décrit cet algorithme à la section 4.3. Une propriété intéressante de cette séquence de mesures, lorsqu'on l'applique à un fantôme circulaire de conductivité homogène, est de produire des trames dont le profil d'amplitude est facilement reconnaissable. Le graphique du haut à la figure 4.6 illustre le profil obtenu avec cette séquence. Brièvement, pour un système de N électrodes, le profil comporte $(N - 3)$ plateaux de N mesures chacun. Des anomalies, comme une erreur de positionnement des électrodes ou une électrode déconnectée, produisent des modifications au profil qui sont révélatrices de l'anomalie. Toutefois, cette séquence a l'inconvénient de nécessiter la commutation de quatre électrodes actives à chaque mesure. Il s'en suit, pour chaque mesure, une transitoire semblable à celle de la figure 4.10. La durée de ces transitoires varie de 50 à 80 μs et leur amplitude peut atteindre 80 % de la plage dynamique de l'ADC. Pour obtenir un SNR acceptable, il est essentiel de rejeter pendant les transitoires les données qui proviennent des filtres FIR. Ceci est fait par les compteurs de périodes d'inactivité des filtres moyennneurs.

La figure 4.11 montre l'effet de la période d'inactivité de ces filtres sur le SNR du système. Ce graphique a été obtenu en fixant la période d'activité à 400 cycles d'horloge de 2 MHz (*i.e.* 200 μs). On constate que le SNR maximal (environ 59,5 dB) est atteint quand la période d'inactivité dépasse 200 cycles (100 μs). Donc, le système rejette les données provenant des filtres FIR pendant 33 % du temps alloué à une mesure. On peut contourner cette difficulté en modifiant l'algorithme qui génère la séquence de façon à ce que seulement deux électrodes actives (EA) soient commutées à chaque mesure. Compte tenu des caractéristiques des circuits de pilotes de courant et de préamplificateurs utilisés dans les EA, il est préférable de commuter

d’abord les EA qui agissent comme source et puits de courant puis, à tour de rôle, les EA qui mesurent la différence de potentiel entre les autres paires d’électrodes adjacentes (en excluant, bien sûr, la paire qui sert à appliquer le courant). On poursuit la séquence en changeant la paire de EA qui appliquent le courant, puis en faisant toutes les mesures de différences de potentiel sur les autres paires adjacentes.

Pour clarifier, supposons un système à seize électrodes. Pour faire les 208 mesures d’une trame, la nouvelle séquence comporterait treize commutations des EA qui appliquent le courant et 195 commutations des EA qui mesurent les différences de potentiel. Étant donné que le temps de stabilisation (*settling time*) des préamplificateurs est environ 10 % de celui des pilotes de courant, une réduction importante du temps d’inactivité est possible. En effet, pour 93 % des mesures de la trame, la période d’inactivité serait réduite à un dixième de celle utilisée pour 7 % des mesures restantes où l’on commute les pilotes de courant. On peut tirer profit de ce résultat de deux façons : 1) en conservant la même période d’activité tout en bénéficiant d’une cadence d’images plus élevée, ou 2) en allongeant la période d’activité afin de conserver la même cadence d’images tout en bénéficiant d’une augmentation du SNR due au fait que chaque mesure intègre un plus grand nombre d’échantillons du signal démodulé.

Cette optimisation peut être réalisée simplement. Premièrement, il faut ajouter au *firmware* des microcontrôleurs du MEA une fonction qui réalise l’algorithme de la nouvelle séquence de mesures. Des cases à cocher dans l’interface graphique pourraient permettre à l’usager de choisir la séquence qu’il désire utiliser. Deuxièmement, il faut modifier le code du FPGA pour que les filtres moyennent sélectivement des périodes d’inactivité courte et longue spécifiées par l’usager, selon que le dernier SCANCLK signalait une commutation des préamplificateurs ou des pilotes de courant.

5.2.2 Optimisation de la chaîne de synthèse

Cette optimisation vise à accroître le SFDR de la porteuse de référence distribuée aux pilotes de courant dans le MEA. Nous avons présenté à la section 4.2.2 une analyse du SFDR de ce signal au fur et à mesure qu’il franchit les étages de la chaîne de synthèse (c.f. figure 4.2). Les résultats de cette analyse, présentés au tableau 4.1, sont discutés ci-dessous.

Le SFDR théorique du signal synthétisé par le DDS est de 96,0 dBm. Il s’agit du SFDR calculé par le simulateur du cœur IP qui réalise le DDS dans le FPGA et non pas d’une mesure faite avec l’analyseur de spectre. À la sortie du DAC qui reçoit les données du DDS, le SFDR mesuré est de 64,35 dBm. Cette importante chute du SFDR ne peut s’expliquer par des imperfections inhérentes au DAC, dont les performances dynamiques (non-linéarités intégrale et différentielle) sont excellentes. L’explication pourrait résider dans une mauvaise adaptation des signaux de sortie du DAC au transformateur d’isolation. Nous reviendrons

sur ce point plus loin. Le SFDR du signal au secondaire du transformateur d'isolation (*i.e.* du côté patient de la barrière d'isolation) est de 60,13 dBm. Enfin, à la sortie du filtre passe-bas du huitième ordre, le SFDR remonte à 64,11 dBm. C'est ce signal qui est distribué au MEA pour contrôler le courant appliqué au patient quand on acquiert les données de TIE. À titre indicatif, le SFDR des signaux synthétisés par un générateur de signal de qualité (par exemple, le SMA100A de *Rhode & Schwartz*) dépasse 85 dBm.

L'analyse des spectres des signaux aux différents points de la chaîne de synthèse montre que la composante parasite de plus grande amplitude, donc celle qui détermine le SFDR, est toujours la seconde harmonique de la porteuse qu'on synthétise. Les spectres montrent aussi d'autres harmoniques de la porteuse. Ces observations nous suggèrent la présence de non-linéarités dans les circuits qui traitent la porteuse. Le transformateur d'isolation nous apparaît être le maillon faible de la chaîne de synthèse pour les raisons suivantes :

1. La construction même du transformateur utilisé (TT1-6, *Mini Circuits*) le rend vulnérable à la saturation du noyau pour des signaux de grande amplitude. En effet, ce type de transformateur large bande est constitué d'un tore de ferrite dans lequel passent des fils torsadés formant les enroulements du primaire et secondaire. D'après les dimensions externes du TT1-6, environ $6 \times 8 \times 4$ mm, le rayon moyen du tore ne peut dépasser 2,5 mm. Un aussi petit volume de ferrite peut être saturé par un signal qui produit un flux magnétique supérieur à un certain seuil. La saturation du noyau engendre des non-linéarités dans la réponse du transformateur, d'où l'apparition d'harmoniques dans le spectre.
2. L'étage de sortie du DAC utilisé (LTC1668, *Linear Technology*) est constitué de sources de courant complémentaires. Les deux broches de sortie sont connectées au primaire du transformateur. La prise centrale de cet enroulement est connectée à la masse. Le courant crête de sortie du DAC est fixé à 20 mA par une résistance reliée à deux broches de la puce. Enfin, une résistance de 50 Ω connectée au secondaire du transformateur produit un signal de tension de 1 V crête. Ce circuit d'interface entre le DAC et un transformateur est techniquement correct ; il est d'ailleurs suggéré dans la fiche technique du LTC1668. Toutefois, la fiche technique ne spécifie pas le type de transformateur à utiliser. Il est possible qu'en fixant à 20 mA le courant crête des sorties du DAC on dépasse le seuil de flux magnétique qui fait saturer le noyau du transformateur.
3. Le signal de 1 V crête présent au secondaire du transformateur est appliqué à un filtre passe-bas du huitième ordre dont la fréquence de coupure et le gain sont programmables (LTC1564, *Linear Technology*). Bien que le gain ait été fixé pour respecter la plage dynamique du filtre, il est possible que sa linéarité soit réduite quand on fonctionne avec des signaux d'entrée de cette amplitude.

On doit donc déterminer dans un premier temps quelles sont les conditions d'opération optimales pour la chaîne de circuits comprenant le DAC, le transformateur d'isolation et le filtre passe-bas. Les fiches techniques de ces composants donnent peu d'indications à ce sujet et il faudra procéder par expérimentation. Le courant crête aux sorties du DAC LTC1668 peut être modifié en changeant une résistance. Il faudra donc refaire les mesures du SFDR aux divers points de la chaîne après avoir réduit le courant crête du DAC de moitié, du quart, etc. Puisque la tension crête à l'entrée du filtre passe-bas diminue proportionnellement au courant crête, cette approche permettra aussi de déterminer si la linéarité du filtre est en cause.

5.2.3 Optimisation de la chaîne de démodulation

Cette optimisation vise à accroître le SNR de la chaîne de circuits servant à démoduler la porteuse de mesures provenant du MEA. Le schéma-bloc de cette chaîne est illustré à la figure 3.17. Elle comprend : 1) un transformateur d'isolation, 2) un amplificateur d'instrumentation, 3) un filtre passe-bas à gain et fréquence de coupure programmables, 4) un ADC de 16 bits, et 5) un démodulateur en quadrature de phase réalisé par le module DDC du FPGA. Ce dernier comprend un DDC élémentaire, comme celui de la figure 3.13, et deux filtres moyennneurs (c.f. section 3.2.4).

Le travail d'optimisation proposé porte uniquement sur les filtres FIR du DDC. Le principal rôle de ces filtres est de rejeter la composante spectrale de fréquence égale au double de la fréquence de la porteuse de référence. Les équations à la section 3.2.2 montrent comment la démodulation synchrone produit cette composante dans le spectre des signaux de sortie des multiplicateurs. Notre système de TIE permet à l'utilisateur de choisir la fréquence de la porteuse de référence dans une bande comprise entre 10 et 150 kHz, avec une résolution d'environ 367 Hz. Une première caractéristique requise des filtres FIR est donc d'avoir une réponse en fréquence de type passe-bas avec un point d'extinction (*i.e.* où le gain du filtre tend vers zéro) qu'on peut programmer entre 20 et 300 kHz. Cette caractéristique est facile à obtenir par des filtres FIR étant donné leur réponse en fréquence constituée d'une série de lobes séparés par des points d'extinction. La répartition de ces points d'extinction dépend des termes de l'équation aux différences (c.f. section 3.2.2) et de la fréquence d'échantillonnage.

La caractéristique précédente ne suffit pas si on veut maximiser le SNR du système. En effet, dans un système de type sériel comme le nôtre, les composantes autour de 0 Hz dans le spectre des signaux sortant des multiplicateurs, ce qu'on appelle communément la bande de base, représentent un signal multiplexé dans le temps. C'est en fait une série de mesures d'impédance obtenues avec des combinaisons d'électrodes déterminées par le protocole de mesure. La largeur de la bande de base dépend du protocole de mesure mais aussi de la

cadence d'images et de la distribution de conductivité dans la section du corps étudiée. La deuxième caractéristique requise des filtres FIR est donc une bande passante ajustable. Pour notre système, cet ajustement doit couvrir des fréquences allant de quelques hertz (pour des cadences d'images très faibles) à quelques dizaines de kilohertz. Cet ajustement est nécessaire pour ne conserver de la bande de base que la partie contenant des informations utiles à la reconstruction d'images. Le reste de la bande de base est dominé par du bruit issu de diverses sources ; en atténuant cette partie du spectre, on améliore le SNR.

Pour réunir ces deux caractéristiques, il faut des filtres FIR d'ordre élevé comportant un nombre variable de coefficients. Les filtres présentement utilisés dans le système ont 78 coefficients calculés pour obtenir une bande passante d'environ 10 kHz. Celle-ci est adéquate pour les conditions d'opération suivantes : fréquence de la porteuse de référence : 50 kHz, fréquence d'échantillonnage de la porteuse de mesures : 2 MHz, cadence d'images : 5 trames/s, protocole de mesure : Sheffield modifié. Ces filtres constituent un compromis acceptable pour la plupart des applications du système mais ne garantissent pas un SNR optimal. Pour atteindre cet objectif, les étapes suivantes sont suggérées :

1. Développer un modèle numérique de la chaîne de démodulation afin de mieux comprendre la dépendance du SNR aux divers paramètres de fonctionnement du système. L'entrée de la chaîne modélisée serait une porteuse de mesures simulée (dont on contrôle la fréquence moyenne et la fonction de modulation d'amplitude), additionnée d'impulsions simulant les artéfacts de commutation d'électrodes (dont on contrôle la valeur moyenne, l'amplitude crête-à-crête et la durée) et aussi de bruit blanc (dont on contrôle la valeur moyenne et la valeur efficace). Les sorties de la chaîne seraient les composantes en phase et en quadrature du signal démodulé, issues des filtres moyenneurs (dont on contrôle les périodes d'inactivité et d'activité).
2. Valider ce modèle en comparant, pour diverses combinaisons de paramètres de fonctionnement du système (appelons ces combinaisons des modes de fonctionnement), les valeurs du SNR obtenues par simulation à celles mesurées par le système réel. Après validation du modèle on l'utiliserait pour déterminer la bande passante des filtres FIR qui maximise le SNR dans chaque mode de fonctionnement. Pour limiter les possibilités d'exploration, on fixerait certaines variables qui déterminent la réponse en fréquence des filtres : par exemple, le nombre de coefficients et leur taille (nombre de bits). Ceci correspond aux limites imposées par le module de *Xilinx* présentement utilisé pour réaliser les filtres FIR. En effet, ce module ne permet que la modification des valeurs des coefficients en cours d'exécution, le nombre de coefficients et leur taille doivent être fixés lors de la compilation.
3. Incorporer les résultats de l'étape précédente à l'interface usager. Ceci permettra à

l'utilisateur de choisir, à partir d'une liste déroulante, le fichier de coefficients des filtres FIR qui procurent le meilleur SNR pour les modes de fonctionnement le plus souvent utilisés.

5.2.4 Optimisation de la barrière d'isolation

La barrière d'isolation est un élément essentiel de tout système d'instrumentation médicale car elle constitue la première protection du patient contre les chocs électriques pouvant survenir à la suite d'une défaillance des composants. Tel qu'expliqué à la section 3.1.2, la barrière d'isolation du système TIE5-USB 2.0 consiste en une bande de 7 mm sur la carte de l'UC qui n'est traversée par aucun conducteur sur les six couches du circuit imprimé. Sept composants servent à transmettre les signaux de part et d'autre de la barrière : 1) deux transformateurs large bande pour la porteuse de référence et la porteuse de mesures de TIE, 2) quatre optocoupleurs pour les signaux numériques qui contrôlent le MEA, et 3) un coupleur électromagnétique pour les quatre signaux qui encodent les données d'EEG. Précisons que les circuits du MEA et de l'UC sont alimentés séparément par des blocs d'alimentation de qualité médicale.

Les composants d'isolation utilisés pour la transmission des signaux numériques ont d'excellentes performances et satisfont les normes de sécurité pour équipements médicaux. Par contre, les transformateurs large bande utilisés pour la transmission des porteuses de TIE présentent deux défauts : 1) leur fonction de transfert n'est linéaire que pour des conditions d'opération de type petit signal et 2) ils ne sont pas conçus pour résister aux tests de résistance au claquage (communément appelés tests *HIPOT*) auxquels sont soumis les équipements médicaux en cours d'homologation. La non-linéarité de la fonction de transfert dans les conditions d'opération qui prévalent dans notre système (c.f. section 4.2.2) engendre de la distorsion. L'échec aux tests de claquage pourrait interdire l'utilisation du système en milieu clinique.

La figure 5.1 montre une carte fille conçue pour remplacer les deux transformateurs par des amplificateurs isolés optiquement. Le contour et la disposition des connecteurs sur cette carte ont été étudiés pour qu'elle s'insère au dessus de la barrière d'isolation. Il suffit de dessouder les deux transformateurs et de souder à leur place 12 broches émanant de la carte fille. Celle-ci contient deux amplificateurs, l'un pour la porteuse de référence de TIE et l'autre pour la porteuse de mesures. Chaque amplificateur comprend une puce d'isolateurs optiques linéaires et quatre transistors bipolaires. Les puces d'isolateurs optiques sont conçues pour supporter une tension test de 5000 V AC pendant une minute, ce qui satisfait les normes médicales ayant trait à la résistance au claquage.

La carte fille a été réalisée par un étudiant de génie électrique dans le cadre de son projet

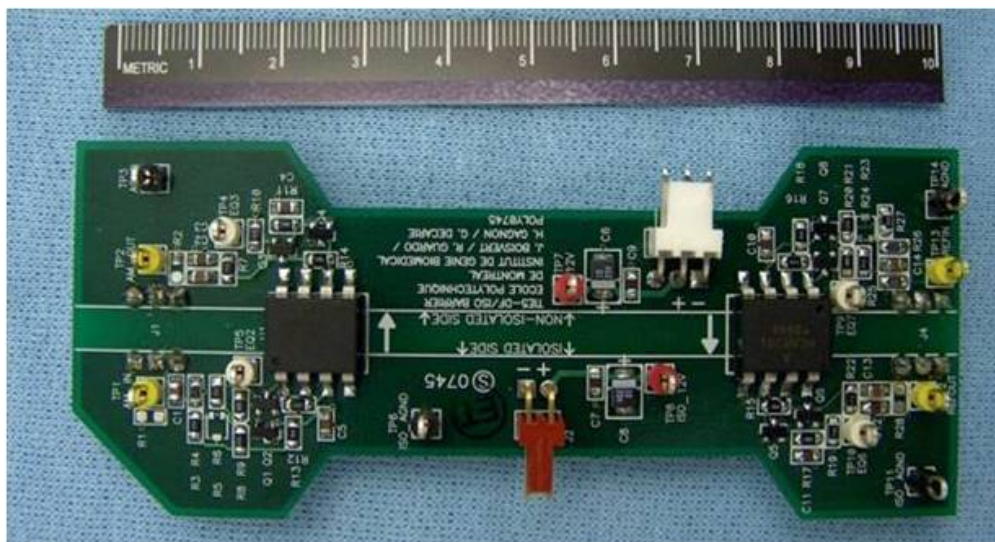


Figure 5.1 Carte servant à remplacer les deux transformateurs large bande par des amplificateurs isolés optiquement.

de fin d'études. Nous avons caractérisé les amplificateurs à l'aide d'un analyseur de réseau et de spectre. La bande passante à -3 dB s'étend de 160 Hz à 1,1 MHz, et le gain à mi-bande est de 0,9 V/V. Pour un signal d'entrée de 0,1 V crête-à-crête à 50 kHz, le SFDR du signal de sortie est d'environ 52 dBm. Le SFDR décroît rapidement quand on augmente l'amplitude du signal d'entrée. À 1 V crête-à-crête, le SFDR n'est plus que de 37 dBm. Dû à ces performances décevantes, nous n'avons pas retenu l'utilisation de cette carte pour l'UC. Cependant, cette approche pourrait résoudre les problèmes inhérents aux transformateurs large bande si on réussissait à améliorer la linéarité des amplificateurs isolés optiquement. Une piste dans ce sens serait de remplacer le circuit à transistors discrets qui pilote la puce d'isolateurs optiques par un circuit utilisant des ampli-ops large bande. Ceci devrait permettre d'améliorer la linéarité de la fonction de transfert des amplificateurs.

5.2.5 Optimisation de l'intégration matérielle

Cette optimisation vise à remplacer le FPGA *Virtex II 2000 de Xilinx* actuellement utilisé dans l'UC par un FPGA plus récent, qui consomme moins d'énergie et qui offre un meilleur ratio performance/prix. Ce remplacement nécessiterait la réédition du circuit imprimé de l'UC. Toutefois, les modifications seraient limitées à la partie de la carte occupée par le FPGA et affecteraient peu, ou pas du tout, les circuits connexes.

Plusieurs raisons justifient ce remplacement :

1. La famille de FPGA *Virtex II* est considérée obsolète par *Xilinx*, bien qu'on puisse

encore se procurer ces composants (Xilinx, 2010).

2. La version actuelle de l'environnement de développement de *Xilinx*, le *ISE Design Suite version 13*, ne supporte plus cette famille. Nous avons dû utiliser pour notre projet la version 10.1 SP3, la dernière qui supporte les *Virtex II*.
3. Le choix de la famille *Virtex II* par notre laboratoire remonte à 2003. Elle offrait une combinaison de densités de broches d'entrée/sortie et de ressources internes (blocs logiques, RAM, multiplicateurs, etc.) qui convenaient aux divers projets en cours. Notre projet de maîtrise a permis de préciser les caractéristiques requises pour réaliser des systèmes de TIE comparables au TIE5-USB 2.0. On a constaté que seulement 19 % des broches d'entrée/sortie (121 sur 624) et 41 % des ressources internes (4487 tranches sur 10 752) du *Virtex II 2000* étaient utilisés. Le choix d'un FPGA mieux adapté aux besoins réels de notre application permettrait des économies d'énergie, de surface sur le circuit imprimé et ultimement de coûts.
4. Le coût d'un FPGA *Virtex II 2000* et du support spécial servant à adapter le boîtier BGA (*Ball Grid Array*) au circuit imprimé se chiffrait en 2003 à près de 2000 dollars. Cela représentait environ 80 % du coût total des composants de l'UC. En connaissant mieux le nombre de broches d'entrée/sortie requises, on peut choisir un FPGA moins dense qu'on peut souder directement sur le circuit imprimé, éliminant ainsi le support spécial.

Parmi les FPGA à considérer pour remplacer le *Virtex II 2000*, il y a les composants des familles *Spartan 3* et *Spartan 6* de *Xilinx*. Ceux-ci consomment moins d'énergie et occupent moins de place sur la carte. On pourrait aussi utiliser un FPGA à mémoire non volatile comme le *Spartan 3AN*, ce qui permettrait d'éliminer les EEPROM externes servant à stocker le *firmware*.

5.2.6 Imagerie quasi-statique

D'après le mode de classification présenté à la section 2.2, les systèmes TIE4-USB et TIE5-USB 2.0 sont des systèmes sériels, semi-distribués et simple fréquence. Le dernier attribut signifie que les mesures d'impédance sont faites une fréquence à la fois. Cette limite du système nous contraint à la reconstruction d'images dites *dynamiques* (en anglais, *time-difference imaging*) qui montrent des changements temporels de la distribution de conductivité dans la région étudiée plutôt que la distribution de conductivité absolue. Essentiellement, les images dynamiques sont obtenues en traitant deux trames de données : une acquise à l'instant présent et l'autre, appelée *trame de référence*, acquise alors que le processus à imager est dans un état connu. Par exemple, pour le monitoring de la ventilation pulmonaire, la trame de référence

peut être acquise à la fin d’une expiration forcée, le volume d’air dans les poumons étant alors près du volume résiduel. Habituellement, la même trame de référence est utilisée pour toute la session de monitoring. Les images dynamiques montreront alors les variations cycliques de la distribution de conductivité thoracique pendant que le sujet inspire et expire.

Une difficulté évidente de l’imagerie dynamique est qu’on ne dispose pas toujours de conditions valables pour acquérir la trame de référence. Ceci pourrait être dû au fait que le processus à imager évolue sur une période de temps trop longue pour garantir que les caractéristiques du système n’ont pas significativement changé depuis l’acquisition de la trame de référence. Le dépistage du cancer du sein est un exemple de cette situation, car les tumeurs évoluent sur des périodes allant de plusieurs mois à quelques années. Une deuxième technique d’imagerie, appelée *imagerie quasi-statique* (en anglais, *frequency-difference imaging*, est plus appropriée à ces situations. Cette technique exploite les différences dans les propriétés électriques passives des tissus, qui comme le montre le tableau 5.1 sont fonction de la fréquence. L’imagerie quasi-statique utilise aussi deux trames pour reconstruire une image, mais celles-ci sont acquises simultanément par une système d’acquisition de données bifréquences.

En examinant le tableau 5.1, on remarque que les différences de conductivité à 100 et 150 kHz sont faibles pour la plupart des tissus. Par contre, les différences de permittivité relative sont plus importantes, atteignant 20 % dans certains cas. Un meilleur contraste pourrait être obtenu dans les images en optimisant le choix des fréquences de mesure en fonction de l’application. Précisons que des données pour les propriétés électriques passives d’un grand nombre de tissus, mesurées sur une vaste gamme de fréquences, sont disponibles dans la littérature (Gabriel *et al.*, 1996).

Le système TIE5-USB 2.0 se prête bien à l’ajout de la fonction d’imagerie quasi-statique. D’une part, les circuits du MEA réalisés pour ce système ont été conçus pour un fonctionnement large bande. Les tests de caractérisation des pilotes de courant et des préamplificateurs

Tableau 5.1 Conductivité (σ) et permittivité relative (ϵ) de différents tissus biologiques mesurés à 100 et 150 kHz. Les valeurs de σ sont exprimées en S/m et sont tirées de Griffiths et Ahmed (1987).

Tissu	σ (100 kHz)	ϵ (100 kHz)	σ (150 kHz)	ϵ (150 kHz)
Foie	0,1230	11 700	0,1440	10 000
Muscle squelettique	0,4340	14 800	0,4620	11 900
Rate	0,5930	3 160	0,5930	2 830
Pancréas	0,2970	10 000	0,3050	8 420
Tissu adipeux	0,0337	90	0,0342	79
Os	0,0085	163	0,0090	141
Rein	0,1100	7 610	0,1200	5 790

démontrent qu'ils peuvent fonctionner entre 10 et 150 kHz sans nécessiter le recours à une procédure de calibration. D'autre part, l'UC permet l'acquisition de données bifréquences sans aucune modification du circuit imprimé, seul le code de configuration du FPGA doit être modifié comme suit :

1. Ajouter un deuxième module DDS (c.f. section 3.2.1) pour synthétiser la deuxième composante de la porteuse de référence.
2. Ajouter un additionneur pour sommer les deux composantes de la porteuse de référence. La sortie de cet additionneur devient l'entrée du DAC.
3. Ajouter un deuxième module DDC (c.f. section 3.2.2) pour démoduler la deuxième composante de la porteuse de mesures provenant du MEA.
4. Ajouter deux filtres moyennneurs (c.f. section 3.2.4) pour traiter les données complexes provenant du deuxième module DDC.
5. Ajouter au multiplexeur de données (c.f. section 3.2.5) un port d'entrée de 176 bits pour les données composites provenant de la deuxième paire de filtres moyennneurs.

L'ajout de ces modules est réalisable dans le FPGA actuel, étant donné que l'utilisation des ressources internes n'est présentement que de 41 %. Nous estimons à environ 75 % l'utilisation des ressources internes après les modifications décrites ci-dessus.

5.3 Perspectives

Dans ce chapitre nous avons fait le point sur les travaux réalisés durant la maîtrise et proposé cinq projets visant à améliorer les performances du système TIE5-USB 2.0. On peut conclure du bilan présenté que les objectifs spécifiques du projet de maîtrise ont été atteints dans une large mesure. Par contre, si on considère l'objectif final du projet de grande envergure, soit le développement d'une technique non invasive pour localiser des foyers épileptiques, le bilan est plus modeste. Par exemple, nous n'avons pas atteint avec le système actuel des performances suffisantes pour reconstruire des images cohérentes des variations de conductivité du cerveau. De plus, l'enregistrement simultané de données de TIE et d'EEG n'a pu être démontré.

Les principales causes de cet échec dans l'atteinte de l'objectif final ont été identifiées. Elles relèvent en partie d'une omission dans la conception du MEA. En effet, pour des considérations ergonomiques, nous avons choisi d'utiliser des câbles d'électrodes simples (sans écran) plutôt que des câbles coaxiaux avec écran asservi. Les câbles coaxiaux sont plus rigides et le fait d'utiliser 24 électrodes réparties sur la tête aurait créé un montage peu confortable pour le patient lors des sessions de monitoring préopératoire. De plus, chaque câble coaxial

aurait nécessité un circuit d'asservissement du potentiel de l'écran. L'ajustement de ces circuits est critique car il peut induire des oscillations de très haute fréquence. Leur utilité dans des systèmes de TIE large bande est aussi mitigée ; ils fonctionnent généralement bien à des fréquences inférieures à 20 kHz mais deviennent progressivement inefficaces et même nuisibles (dans le sens, qu'ils réduisent l'impédance d'entrée/sortie des circuits d'électrodes actives) à plus haute fréquence. Enfin, l'ajout des composants électroniques pour 24 circuits d'asservissement aurait sensiblement augmenté le volume du MEA.

L'utilisation de câbles sans écran a deux répercussions. Pour l'acquisition de données d'EEG, le couplage d'interférence provenant du secteur rend les données inutilisables. En fait, les signaux sont dominés par le 60 Hz et ses harmoniques. L'interférence large bande due aux luminaires fluorescents est aussi très forte. Pour l'acquisition de données de TIE, le couplage mutuel (*crosstalk*) entre les câbles diminue le SNR et la précision globale des mesures d'impédance. La correction de cette erreur de conception exigera une réédition du circuit imprimé du MEA.

Une indication de l'amélioration qui devra être réalisée dans la chaîne d'acquisition d'EEG nous est donnée par le fait que nous avons réussi à enregistrer des électrocardiogrammes (ECG) de bonne qualité avec le MEA actuel (c.f. section 4.8.2). L'amplitude crête-à-crête d'ECG captés sur le thorax est de l'ordre de 1 mV alors que celle d'EEG captés sur le cuir chevelu est de 10 à 100 μV . Il faudra donc réaliser un gain de 20 à 40 dB dans le SNR de cette chaîne. Ceci peut paraître considérable mais nous estimons qu'un tel gain est possible avec des câbles coaxiaux dont l'écran est asservi par des circuits optimisés pour les basses fréquences (0,5 à 100 Hz) caractérisant l'EEG.

L'utilisation de câbles coaxiaux devra aussi réduire le couplage mutuel qui nuit aux performances de la chaîne d'acquisition de données de TIE. Pour cela, il faudra incorporer au design du nouveau MEA des multiplexeurs permettant de commuter l'écran de chaque câble entre deux circuits d'asservissement, l'un optimisé pour les basses fréquences de l'EEG et l'autre optimisé pour la plage de fréquences utilisées en TIE (10 à 150 kHz). Le mode d'acquisition alternée des données de TIE et d'EEG, décrit par le chronogramme de la figure 3.2, favorise cette approche.

L'amélioration qu'on devra réaliser, en termes de SNR, dans la chaîne d'acquisition de données de TIE est plus difficile à estimer. Des résultats de simulations numériques et d'essais avec des fantômes de la tête indiquent qu'il faut un SNR moyen supérieur à 80 dB pour obtenir des images de TIE cohérentes de perturbations de conductivité dans le cerveau (Holder, 2005). Avec le système TIE5-USB 2.0, nous obtenons actuellement un SNR moyen de 59,35 dB à une cadence d'images de 5 trames/s (c.f. tableau 4.2). Cette cadence produirait en fait 2,5 trames/s étant donné l'alternance entre l'acquisition de données de TIE et d'EEG. Il

faudrait donc réaliser un gain du SNR d'au moins 20 dB. Nous pensons que les perspectives pour atteindre cet objectif sont favorables si on réalise les travaux d'optimisation suggérés dans ce chapitre. L'optimisation de la séquence de mesures (section 5.2.1) et l'optimisation de la chaîne de démodulation (section 5.2.3) nous semblent être les deux travaux prioritaires car ils sont susceptibles de produire les meilleurs gains du SNR.

Nous avons contribué par ce projet au développement d'une technique non invasive permettant d'obtenir des images de changements de volume et de débit sanguin dans le cerveau tout en monitorant l'activité électrique cérébrale. L'application de cette technique à la localisation de foyers épileptiques est un projet à long terme. Pour y parvenir, d'importants progrès devront être accomplis dans les systèmes de mesure et les algorithmes de reconstruction d'images. Une étude pilote sur des patients épileptiques en attente de chirurgie devra également être réalisée. Si cette validation s'avère positive, le monitoring combiné de la TIE et l'EEG devrait constituer un outil d'investigation préopératoire de choix en raison de l'innocuité de l'approche, de son faible coût de mise en œuvre et de sa grande résolution temporelle.

RÉFÉRENCES

- ADLER, A. (1995). *Measurement of Pulmonary Function with Electrical Impedance Tomography*. Thèse de doctorat, École Polytechnique de Montréal.
- ADLER, A., AMYOT, R., GUARDO, R., BATES, J. H. et BERTHIAUME, Y. (1997). Monitoring changes in lung air and liquid volumes with electrical impedance tomography. *Journal of Applied Physiology*, 83, 1762–1767.
- ADLER, A., BERTHIAUME, Y., GUARDO, R. et AMYOT, R. (1995). Imaging of pulmonary edema with electrical impedance tomography. *Proceedings of the 17th Annual International Conference of the IEEE Engineering in Medicine and Biology Society*. vol. 1, 557–558.
- ADLER, A. et GUARDO, R. (1994). A neural network image reconstruction technique for electrical impedance tomography. *IEEE Transactions on Medical Imaging*, 13, 594–600.
- ADLER, A. et GUARDO, R. (1996). Electrical impedance tomography : regularized imaging and contrast detection. *IEEE Transactions on Medical Imaging*, 15, 170–179.
- ADLER, A., GUARDO, R. et BERTHIAUME, Y. (1996). Impedance imaging of lung ventilation : do we need to account for chest expansion ? *IEEE Transactions on Biomedical Engineering*, 43, 414–420.
- ADLER, A., SHINOZUKA, N., BERTHIAUME, Y., GUARDO, R. et BATES, J. H. (1998). Electrical impedance tomography can monitor hyperinflation in dogs. *Journal of Applied Physiology*, 84, 726–732.
- BARBER, D. C. et BROWN, B. H. (1984). Applied potential tomography. *Journal of Physics E : Scientific Instruments*, 17, 723–733.
- CASAS, O., ROSELL, J., BRAGÓS, R., LOZANO, A. et RIU, P. J. (1996). A parallel broadband real-time system for electrical impedance tomography. *Physiological Measurement*, 17, A1–A6.
- CHAUVEAU, N., AYEVA, B., RIGAUD, B. et MORUCCI, J. P. (1996). A multifrequency serial EIT system. *Physiological Measurement*, 17, A7–A13.
- COOK, R. D., SAULNIER, G. J., GISSER, D. G., GOBLE, J. C., NEWELL, J. C. et ISAACSON, D. (1994). ACT3 : A high-speed, high-precision electrical impedance tomograph. *IEEE Transactions on Biomedical Engineering*, 41, 713–722.
- COULOMBE, N. (2003). *Détermination quantitative de la ventilation pulmonaire par tomographie d'impédance électrique*. Mémoire de maîtrise, École Polytechnique de Montréal.

- COULOMBE, N., GAGNON, H., MARQUIS, F., SKROBIK, Y. et GUARDO, R. (2005). A parametric model of the relationship between EIT and total lung volume. *Physiological Measurement*, 26, 401–411.
- DAZÉ, P.-L. (2004). *Intégration d'un tomographe d'impédance électrique dans un réseau de portes programmables (FPGA)*. Mémoire de maîtrise, École Polytechnique de Montréal.
- DUDYKEVYCH, T., RICHTER, H., HAHN, G., FRERICHS, I., HINZ, J. et HELDIGE, G. (2005). Software and operational concept for EIT-based regional lung function monitoring. Rapport technique IfI-05-11, Institute of Computer Science, Clausthal University of Technology, Germany.
- EDIC, P. M., SAULNIER, G. J., NEWELL, J. C. et ISAACSON, D. (1995). A real-time electrical impedance tomograph. *IEEE Transactions on Biomedical Engineering*, 42, 849–859.
- FOREST, L. (2005). *Reconstruction tridimensionnelle de la distribution de conductivité électrique du thorax : instrumentation et algorithmes*. Mémoire de maîtrise, École Polytechnique de Montréal.
- GABRIEL, S., LAU, R. W. et GABRIEL, C. (1996). The dielectric properties of biological tissues II : Measurements in the frequency range 10 Hz to 20 GHz. *Physics in Medicine and Biology*, 41, 2251–2269.
- GAGNON, H. (2003). *Évaluation de la ventilation pulmonaire par tomographie d'impédance électrique*. Thèse de doctorat, École Polytechnique de Montréal.
- GAGNON, H., COUSINEAU, M., ADLER, A. et HARTINGER, A. E. (2010). A resistive mesh phantom for assessing the performance of EIT systems. *IEEE Transactions on Biomedical Engineering*, 57, 2257–2266.
- GRIFFITHS, H. et AHMED, A. (1987). Applied potential tomography for non-invasive temperature mapping in hyperthermia. *Clinical Physics and Physiological Measurement*, 8A, 147–153.
- GUARDO, R., BOULAY, C., MURRAY, B. et BERTRAND, M. (1991). An experimental study in electrical impedance tomography using backprojection reconstruction. *IEEE Transactions on Biomedical Engineering*, 38, 617–627.
- HALTER, R. J., HARTOV, A. et PAULSEN, K. D. (2008). A broadband high-frequency electrical impedance tomography system for breast imaging. *IEEE Transactions on Biomedical Engineering*, 55, 650–659.
- HARTINGER, A. (2006). *Modélisation et optimisation d'un système de tomographie d'impédance électrique*. Mémoire de maîtrise, École Polytechnique de Montréal.

- HARTINGER, A. E., GAGNON, H. et GUARDO, R. (2006). A method for modelling and optimizing an electrical impedance tomography system. *Physiological Measurement*, 27, S51–S64.
- HARTINGER, A. E., GAGNON, H. et GUARDO, R. (2007). Accounting for hardware imperfections in EIT image reconstruction algorithms. *Physiological Measurement*, 28, S13–S27.
- HARTINGER, A. E., GUARDO, R., ADLER, A. et GAGNON, H. (2009). Real-time management of faulty electrodes in electrical impedance tomography. *IEEE Transactions on Biomedical Engineering*, 56, 369–377.
- HENDERSON, R. P. et WEBSTER, J. G. (1978). An impedance camera for spatially specific measurements of the thorax. *IEEE Transactions on Biomedical Engineering*, 25, 250–254.
- HOLDER, D. S. (2005). *Electrical Impedance Tomography : Methods, History and Applications*. Institute of Physics.
- HUYNH, P. T., JAROLIMEK, A. M. et DAYE, S. (1998). The false-negative mammogram. *Radiographics*, 18, 1137–1154.
- JOSSINET, J., TOURTEL, C. et RISACHER, F. (1994). A 2 MHz wide band full wave distributed impedance tomograph. *Proceedings of the 16th Annual International Conference of the IEEE Engineering in Medicine and Biology Society*. vol. 1, 543–544.
- JOSSINET, J., TRILLAUD, C., RISACHER, F. et MCADAMS, E. T. (1993). A high frequency electrical impedance tomograph using distributed parallel input channels. *Medical Progress through Technology*, 19, 167–172.
- JÉHANNE-LACASSE, J. (2011). *Développement d'un système d'acquisition simultanée de données de tomographie d'impédance électrique et d'électroencéphalographie pour l'étude de la fonction cérébrale*. Mémoire de maîtrise, École Polytechnique de Montréal.
- KORJENEVSKY, A. (2010). Electromagnetic tomography in IRE RAS. Tiré de [http ://www.cplire.ru/html/cplitom.html](http://www.cplire.ru/html/cplitom.html).
- KOUKOURLIS, C. S., KYRIACOU, G. A. et SAHALOS, J. N. (1995). A 32-electrodes data collection system for electrical impedance tomography. *IEEE Transactions on Biomedical Engineering*, 42, 632–636.
- LI, J. H., JOPPEK, C. et FAUST, U. (1996). Fast EIT data acquisition system with active electrodes and its application to cardiac imaging. *Physiological Measurement*, 17, A25–A32.
- MALMIVUO, J. et PLONSEY, R. (1995). *Bioelectromagnetism : Principles and Applications of Bioelectric and Biomagnetic Fields*. Oxford University Press.

- MAURICE, I. (2005). *Développement d'un module d'électrodes actives pour un tomographe d'impédance électrique multifréquence*. Mémoire de maîtrise, École Polytechnique de Montréal.
- MCLEOD, C. N., DENYER, C. W., LIDGEY, F. J., LIONHEART, W. R. B., PAULSON, K. S., PIDCOCK, M. K. et SHI, Y. (1996). High speed in vivo chest imaging with OXBACT III. *Proceedings of the 18th Annual International Conference of the IEEE Engineering in Medicine and Biology Society*. vol. 2, 770–771.
- NASSIRI, M. A. (2005). *Configurations alternatives d'électrodes en tomographie d'impédance électrique*. Mémoire de maîtrise, École Polytechnique de Montréal.
- PICCOLI, C. W. (1997). Contrast-enhanced breast MRI : factors affecting sensitivity and specificity. *European Radiology*, 7, 281–288.
- POLK, C. et POSTOW, E. (1996). *Handbook of biological effects of electromagnetic fields*. CRC Press.
- RECORD, P. M. (1994). Single-plane multifrequency electrical impedance instrumentation. *Physiological Measurement*, 15, A29–A35.
- RIGAUD, B., SHI, Y., CHAUVEAU, N. et MORUCCI, J. P. (1993). Experimental acquisition system for impedance tomography with active electrode approach. *Medical & Biological Engineering & Computing*, 31, 593–599.
- RIU, P. J., BRAGÓS, R. et ROSELL, J. (1996). Broadband quasi-differential multifrequency electrical impedance imaging system. *Physiological Measurement*, 17, A39–A47.
- ROBITAILLE, N. (2007). *Développement d'un système de tomographie d'impédance électrique multifréquence pour la détection de l'œdème pulmonaire*. Thèse de doctorat, École Polytechnique de Montréal.
- ROBITAILLE, N., GUARDO, R., MAURICE, I., HARTINGER, A. E. et GAGNON, H. (2009). A multi-frequency EIT system design based on telecommunication signal processors. *Physiological Measurement*, 30, S57–S71.
- ROSELL, J., RIU, P. et PALLAS-ARENY, R. (1989). A parallel data acquisition system for electrical impedance tomography. *Proceedings of the 11th Annual International Conference of the IEEE Engineering in Medicine and Biology Society*. vol. 2, 459–460.
- SMITH, R. W. M. (1990). *Design of a Real-Time Impedance Imaging System for Medical Applications*. Thèse de doctorat, University of Sheffield, U.K.
- SMITH, R. W. M., BROWN, B. H., FREESTON, I. L., MCARDLE, F. J. et BARBER, D. C. (1990). Real time electrical impedance imaging. *Proceedings of the 12th Annual International Conference of the IEEE Engineering in Medicine and Biology Society*. vol. 12, 104–105.

SMITH, R. W. M., FREESTON, I. L. et BROWN, B. H. (1995). A real-time electrical impedance tomography system for clinical use - design and preliminary results. *IEEE Transactions on Biomedical Engineering*, 42, 133–140.

TANGUAY, L.-F. (2004). *Tomographie d'impédance électrique par courants induits (TIE-CI) : algorithmes et instrumentation*. Mémoire de maîtrise, École Polytechnique de Montréal.

TANGUAY, L.-F., GAGNON, H. et GUARDO, R. (2007). Comparison of applied and induced current electrical impedance tomography. *IEEE Transactions on Biomedical Engineering*, 54, 1643–1649.

TESCHNER, E. et IMHOFF, M. (2009). *Electrical Impedance Tomography : The realization of regional ventilation monitoring*. Dräger Medical GmbH, Moislinger Allee 53-55, D-23542 Lübeck, Germany.

TRUDELLE, S. (1995). *Évaluation de la vidange gastrique par tomographie d'impédance électrique*. Mémoire de maîtrise, École Polytechnique de Montréal.

XILINX (2010). *ISE Design Suite 11 : Installation, Licensing, and Release Notes (UG631 (v 11.5) March 16, 2010)*. Xilinx Inc., 2100 Logic Drive, San Jose, CA 95124-3400, USA.